



**CENTRO DE INVESTIGACIÓN Y DE ESTUDIOS AVANZADOS
DEL INSTITUTO POLITÉCNICO NACIONAL**

UNIDAD ZACATENCO
DEPARTAMENTO DE INGENIERÍA ELÉCTRICA
SECCIÓN DE ELECTRÓNICA DE ESTADO SÓLIDO

**“Sistema electrónico para un acelerómetro empleando un
FGMOS para correlación de parámetro inercial”**

Tesis que presenta

M. en C. Griselda Stephany Abarca Jiménez

Para obtener el grado de

Doctora en Ciencias

En la especialidad de Electrónica del Estado Sólido

Directores de Tesis:

Dr. Mario Alfredo Reyes Barranca

Dr. Salvador Mendoza Acevedo

Ciudad de México, México

Noviembre, 2016

AGRADECIMIENTOS

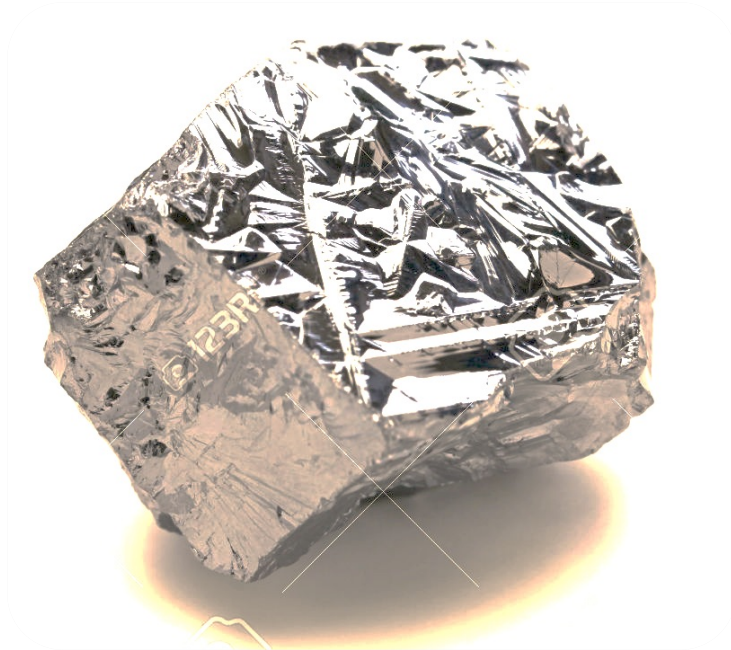
Quiero empezar estos agradecimientos dedicando este trabajo de tesis a mi esposo, que de no haber sido por su apoyo y su asesoría, no hubiera sido posible obtener estos resultados.

En segundo lugar quiero agradecer a mis tutores, el Dr. Mario Alfredo Reyes Barranca, ha sido una de las mejores personas que he conocido. Siempre apoya a sus estudiantes, los atiende, los asesora y les brinda su apoyo incondicional en lo académico y en lo profesional. Me siento afortunada de haber encontrado un tutor como él. A mi tutor el Dr. Salvador Mendoza Acevedo, que gracias a su conocimiento y apoyo, se escribió este trabajo de tesis, siempre aportando ideas acertadas y alentándome para llevar más lejos mis metas.

También es necesario agradecer al Dr. Jacobo Esteban Munguía Cervantes, que nos brindó su conocimiento y asesoría en los momentos de dificultades. Al igual que el Dr. Gabriel Romero Paredes que nos apoyó cuando más fue necesario, espero algún día tener la misma pasión por la ciencia y el conocimiento como los que tiene el Dr. Gabriel.

Por otro lado agradecemos el apoyo del Dr. Oliverio Arellano Cárdenas y al M. en C. Luis Martín Flores Nava, por su constante asesoría en el laboratorio de VLSI de la SEES.

Por último, agradezco a mis papás por la formación que me han dado, me enseñaron a trabajar duro, a seguir siempre adelante y a creer en mí misma. Gracias por todo su amor.



Prefacio

PREFACIO

En este trabajo se aborda el tema del uso del FGMOS como transductor entre un parámetro inercial y la variación de su punto de operación debido a este mismo parámetro inercial, por medio de una estructura capacitiva. El orden en el que se aborda este tema es el siguiente: se muestra preliminares que incluyen el resumen de este trabajo, así como los objetivos a alcanzar, además de la justificación de este desarrollo.

Como segunda sección se incluyen aspectos teóricos introductorios, características generales del FGMOS, el estado del arte, así como la relación mecánica de la estructura capacitiva y los parámetros del FGMOS.

En el capítulo tres se plantea el diseño electrónico del FGMOS, las características electrónicas y mecánicas de la estructura capacitiva. También se aborda el diseño topológico de ambas partes, tanto la electrónica como la mecánica, para formar el CMOS-MEMS presentado en este trabajo de tesis.

En el capítulo cuatro se detallan aspectos tecnológicos de la metodología utilizada para liberar la microestructura para que ésta pueda ser caracterizada en conjunto con la electrónica que compone al dispositivo.

En el capítulo cinco se muestran las pruebas y el proceso de caracterización que se llevó a cabo en el dispositivo, entre las pruebas que se realizaron están las pruebas estáticas como inclinómetro, y las pruebas dinámicas como mediciones de aceleraciones en una centrifugadora.

En el capítulo seis se analizan los resultados obtenidos de la caracterización, comparándolos tanto con el diseño planteado inicialmente, contraponiendo los resultados teóricos con los experimentales, así como con sensores inerciales comerciales. En esta misma sección se agrega la discusión y las conclusiones derivadas de este trabajo.

En las secciones de anexos se podrán encontrar parámetros tecnológicos usados para el diseño de la electrónica como el del cálculo de las características mecánicas del dispositivo, así como diversas pruebas realizadas para liberar la microestructura capacitiva.

Tabla de contenido

PREFACIO	iv
1 Preliminares	xix
1.1 RESUMEN	xx
1.2 ABSTRACT	xxi
1.3 OBJETIVO	xxii
OBJETIVOS ESPECÍFICOS.....	xxii
1.4 JUSTIFICACIÓN.....	xxiii
2 INTRODUCCIÓN	25
2.1 ASPECTOS TEÓRICOS.....	26
2.1.1 EL FGMOS.....	26
2.1.2 La variación de capacitancia, el parámetro inercial y el FGMOS.....	30
2.1.3 El diseño mecánico de la microestructura capacitiva.....	36
2.1.4 Parámetros eléctricos: capacitancias asociadas al modelo y el voltaje de desbalance (pull-in)	42
2.1.5 La tecnología CMOS y los sensores MEMS	43
2.2 Estado del arte	44
2.2.1 Estado del arte del FGMOS	44
2.2.2 Estado del arte de acelerómetros	46
2.3 Conclusiones de capítulo.....	56
3 Diseño del sensor MEMS	58
3.1 Las capacitancias parásitas del FGMOS y la relación de su uso como transductor.....	58
3.2 La estructura capacitiva móvil. Criterios de diseño	63
3.2.1 Las capas estructurales.....	64
3.2.2 Especificaciones de diseño de la estructura móvil.....	70
3.2.3 Cálculo y análisis por elemento finito de la estructura móvil capacitiva	72
3.3 El diseño topológico.....	80
3.3.1 FGMOS de pruebas	80
3.3.2 Estructuras capacitivas MEMS acelerómetro, acopladas con un FGMOS como transductor	84
3.4 Conclusiones de capítulo.....	89
4 Fabricación del sensor MEMS.....	91
4.1 Micromaquinado húmedos y secos probados sin obtener resultados satisfactorios.....	92
4.2 Bases para montaje, mascarilla y alineación	93
4.3 Alambrado del chip.....	107
4.4 Proceso final de liberación de la estructura.....	110
4.5 Conclusiones de capítulo.....	112

5	Caracterización y Discusión de Resultados	114
5.1	Transistores FGMOS con coeficiente de acoplamiento fijo	114
5.2	Mediciones estáticas del sensor acelerómetro con el FGMOS	118
5.2.1	El MEMS acelerómetro en tres posiciones fijas	118
5.2.2	El MEMS acelerómetro como inclinómetro.....	132
5.3	Mediciones dinámicas con el sensor FGMOS.....	142
5.4	Conclusiones de capítulo.....	147
6	Conclusiones y trabajo derivado	149
6.1	Conclusiones Generales.....	149
6.2	Trabajo derivados	152
6.3	Trabajo futuro	153
	Referencias	154
7	ANEXOS	157
I.	ANEXO: PARÁMETROS TECNOLÓGICOS DE LA CORRIDA V25U Y LA CORRIDA V57X.....	157
II.	ANEXO: proceso de micromaquinado	161
i.	Micromaquinado con vapor de HF.....	161
ii.	MICROMAQUINADO CON HF.	163
iii.	MICROMAQUINADO CON RIE	165
iv.	MICROMAQUINADO CON HF + CH ₃ -COOH + NH ₄ F + AGUA DESIONIZADA.....	168

ÍNDICE DE FIGURAS

<i>Fig. 2-1 Transistor FGMOS canal N, con n entradas (Kuntman S. K., 2011).</i>	27
<i>Fig. 2-2 Estructura de un FGMOS tipo N.</i>	28
<i>Fig. 2-3 Circuito equivalente del FGMOS.</i>	29
<i>Fig.2-4. Estructura capacitiva usada en CMOS-MEMS, (A) Vista isométrica de un acelerómetro y (B) vista de corte de un sensor de presión.</i>	33
<i>Fig.2-5. Modelo equivalente, (A) modelo eléctrico y (B) modelo electromecánico. .</i>	34
<i>Fig.2-6. Modelo electromecánico, donde C_{11} y C_{22} incrementan o decrecientan inversamente proporcional a la distancia d.</i>	34
<i>Fig. 2-7 Configuración de estructuras capacitivas, Diseño (A): estructura de viga simple; Diseño (B) estructura con resortes en forma de U; Diseño (C): variantes del diseño (C) con múltiples resortes en forma de U; diseño (D): columpio triangular; Diseño (E) columpio rectangular.</i>	38
<i>Fig. 2-8 Tipos de electrodos (Toshiyuki Tsuchiya, 2009).</i>	47
<i>Fig. 2-9 Resortes triangulares (Toshiyuki Tsuchiya, 2009).</i>	47
<i>Fig. 2-10 Montaje de la pluma los sensores inerciales (Jurij Z umer, 2012).</i>	48
<i>Fig. 2-11 Acelerómetro de 3mm X 2.8 mm (Gang Dai, 2011).</i>	50
<i>Fig. 2-12 Decremento en el grosor de la viga debido al micromaquinado (a) tamaño original, (b) tamaño disminuido (Gang Dai, 2011).</i>	50
<i>Fig. 2-13 Vigas de soporte (Xiao feng Zhoua).</i>	51
<i>Fig. 2-14 Oblea SOIMUMPs (Kalyan Kumar Mistry, 2010).</i>	52
<i>Fig. 2-15 Modelo tridimensional del mems SOI (Kalyan Kumar Mistry, 2010).</i>	52
<i>Fig. 2-16 Diagrama a bloques (Hyoungcho Ko, 2010).</i>	53
<i>Fig. 2-17 Arreglo capacitivo para el amplificador de carga (Hyoungcho Ko, 2010).</i>	54
<i>Fig. 2-18 Acelerómetro piezoeléctrico.</i>	55
<i>Fig. 3-1 Curvas de salida para transistores MOS convencionales, con 3V en la compuerta y un barrido en voltaje de drenador de 0-5V. Cada curva representa un aspecto geométrico diferente.</i>	61
<i>Fig. 3-2 Curvas de salida para transistores MOS convencionales, con 4V en la compuerta y un barrido en voltaje de drenador de 0-5V. Cada curva representa un aspecto geométrico diferente.</i>	61
<i>Fig. 3-3 Curvas de salida para transistores MOS convencionales, con 5V en la compuerta y un barrido de voltaje de drenador de 0-5V. Cada curva representa un aspecto geométrico diferente.</i>	61
<i>Fig. 3-4 Curva de salida del FGMOS, con un voltaje en la compuerta de control de 5V y diferentes valores de coeficiente de acoplamiento. Correspondiente al aspecto geométrico $20\lambda 4\lambda$.</i>	63
<i>Fig. 3-5 Capas de la tecnología On-Semi® de 0.5µm.</i>	64

Fig. 3-6 Desbalance de la masa móvil debido a la deflexión.....	65
Fig. 3-7 Diseño propuesto para la selección de las capas estructurales.....	65
Fig. 3-8 Deflexión estática.....	66
Fig. 3-9 Prueba de deflexión, considerando una masa sólida formada por un cuadrado de $250\mu\text{m}$ por lado y una aceleración máxima de 20G	67
Fig. 3-10 Prueba de desplazamiento, considerando una masa sólida formada por un cuadrado de $250\mu\text{m}$ por lado y una aceleración máxima de 20G	67
Fig. 3-11 Prueba de deflexión para diferentes capas de metal, considerando una masa sólida formada por un cuadrado de $250\mu\text{m}$ por lado y una aceleración máxima de 20G	69
Fig. 3-12 Prueba de desplazamiento para diferentes capas de metal, considerando una masa sólida formada por un cuadrado de $250\mu\text{m}$ por lado y una aceleración máxima de 20G	69
Fig. 3-13 Estructura de viga simple, análisis de desplazamiento máximo en el eje y, unidades $[\mu\text{m}]$	74
Fig. 3-14 Acercamiento a la estructura de viga simple, análisis de desplazamiento máximo en el eje y, unidades $[\mu\text{m}]$	75
Fig. 3-15 Acercamiento a la estructura de viga simple, análisis de deflexión (eje z), unidades $[\mu\text{m}]$	75
Fig. 3-16 Estructura con resorte múltiples en formas de U, análisis de desplazamiento máximo en el eje x, unidades $[\mu\text{m}]$	76
Fig. 3-17 Acercamiento a la estructura con resorte múltiples en formas de U, análisis de desplazamiento máximo en el eje x, unidades $[\mu\text{m}]$	77
Fig. 3-18 Acercamiento a la estructura con resorte múltiples en formas de U, análisis de deflexión (eje z), unidades $[\mu\text{m}]$	77
Fig. 3-19 Estructura con resorte en forma de columpio rectangular, análisis de desplazamiento máximo en el eje x, unidades $[\mu\text{m}]$	78
Fig. 3-20 Acercamiento a la estructura con resorte en forma de columpio rectangular, análisis de desplazamiento máximo en el eje x, unidades $[\mu\text{m}]$	79
Fig. 3-21 Acercamiento a la estructura con resorte en forma de columpio rectangular, análisis de deflexión (eje z), unidades $[\mu\text{m}]$	79
Fig. 3-22 Transistor FGMOS con aspecto geométrico $20\lambda 4\lambda$, acoplado a un capacitor formado entre poly1 y poly2, basado en las reglas de diseño de On-Semiconductor®.....	80
Fig. 3-23 Transistor de prueba 1 con aspecto geométrico $20\lambda 4\lambda$, acoplado a un capacitor formado entre poly1 y poly2, basado en las reglas de diseño de On-Semiconductor®.....	83
Fig. 3-24 Transistor de prueba 2 con aspecto geométrico $20\lambda 4\lambda$, acoplado a un capacitor formado entre poly1 y poly2, basado en las reglas de diseño de On-Semiconductor®.....	83

<i>Fig. 3-25 Transistor de prueba 3 con aspecto geométrico $20\lambda 4\lambda$, acoplado a un capacitor formado entre poly1 y poly2, basado en las reglas de diseño de On-Semiconductor®.</i>	83
<i>Fig. 3-26 Transistor de prueba 4 con aspecto geométrico $20\lambda 4\lambda$, acoplado a un capacitor formado entre poly1 y poly2, basado en las reglas de diseño de On-Semiconductor®.</i>	83
<i>Fig. 3-27 Transistor de prueba 5 con aspecto geométrico $20\lambda 4\lambda$, acoplado a un capacitor formado entre poly1 y poly2, basado en las reglas de diseño de On-Semiconductor®.</i>	83
<i>Fig. 3-28 Transistor de prueba 6 con aspecto geométrico $20\lambda 4\lambda$, acoplado a un capacitor formado entre poly1 y poly2, basado en las reglas de diseño de On-Semiconductor®.</i>	83
<i>Fig. 3-29 Masa móvil, y los capacitores circundantes, que será parte del sensor MEMS.</i>	84
<i>Fig. 3-30 Diagrama eléctrico para el sensor MEMS capacitivo.</i>	85
<i>Fig. 3-31 Diseño topológico de la estructura de viga simple.</i>	86
<i>Fig. 3-32 Diseño topológico de la estructura de múltiples resortes en forma de U.</i>	87
<i>Fig. 3-33 Diseño topológico de la estructura de columpio rectangular.</i>	88
<i>Fig. 3-34 Diseño topológico del chip terminado.</i>	89
<i>Fig. 4-1 Chip usado para el proceso de micromaquinado.</i>	91
<i>Fig. 4-2 Distribución de las capas para el micromaquinado de la microestructura.</i>	92
<i>Fig. 4-3 Base para soporte de chips.</i>	93
<i>Fig. 4-4 Base de PLA con desalineación.</i>	94
<i>Fig. 4-5 Motivos para generar las bases de soporte de los chips de silicio.</i>	94
<i>Fig. 4-6 Oblea de silicio orientación 100, con una capa de dióxido de silicio de 400nm y una capa de cromo de 400nm.</i>	95
<i>Fig. 4-7 Medición de espesor de las bases fabricadas con KOH.</i>	96
<i>Fig. 4-8 Base para chips con silicio poroso.</i>	97
<i>Fig. 4-9 Colocación de los chips para la impresión de la mascarilla en la alineadora.</i>	98
<i>Fig. 4-10 Alineación de base de portaobjetos con la mascarilla.</i>	99
<i>Fig. 4-11 Montaje para micromaquinado.</i>	101
<i>Fig. 4-12 Estructura de columpio rectangular, micromaquinada usando Silox Vapox III TRANSENE®, y enjuague en alcohol isopropílico.</i>	101
<i>Fig. 4-13 Detalle de resorte compuesto por múltiples formas de U, micromaquinada usando Silox Vapox III TRANSENE®, y enjuague en alcohol isopropílico.</i>	102
<i>Fig. 4-14 Masa móvil, micromaquinada usando Silox Vapox III TRANSENE®, y cuatro enjuagues en alcohol isopropílico.</i>	103

<i>Fig. 4-15 Estructura capacitiva formada por los dedos móviles y los dedos fijos, micromaquinada usando Silox Vapox III TRANSENE®, y cuatro enjuagues en alcohol isopropílico.</i>	<i>103</i>
<i>Fig. 4-16 Acercamiento de la masa móvil, micromaquinada usando Silox Vapox III TRANSENE®, y cuatro enjuagues en alcohol isopropílico y agua.</i>	<i>104</i>
<i>Fig. 4-17 Peine capacitivo, micromaquinado usando Silox Vapox III TRANSENE®, y cuatro enjuagues en alcohol isopropílico y agua.</i>	<i>104</i>
<i>Fig. 4-18 Acercamiento a una esquina de la estructura de viga simple, micromaquinada usando Silox Vapox III TRANSENE®, y cuatro enjuagues en alcohol isopropílico y agua.</i>	<i>104</i>
<i>Fig. 4-19 Estructura de columpio rectangular, micromaquinada usando Silox Vapox III TRANSENE®, y cuatro enjuagues en alcohol isopropílico y agua.</i>	<i>104</i>
<i>Fig. 4-20 Acercamiento al resorte de múltiples formas de U, micromaquinado usando Silox Vapox III TRANSENE®, y cuatro enjuagues en alcohol isopropílico y agua.</i>	<i>104</i>
<i>Fig. 4-21 Acercamiento al dedo móvil, micromaquinado usando Silox Vapox III TRANSENE® aumentando el tiempo de micromaquinado, y cuatro enjuagues en alcohol isopropílico y agua.</i>	<i>106</i>
<i>Fig. 4-22 Acercamiento al peine capacitivo enfocando el lado fijo del mismo, micromaquinado usando Silox Vapox III TRANSENE® aumentando el tiempo de micromaquinado, y cuatro enjuagues en alcohol isopropílico y agua.</i>	<i>106</i>
<i>Fig. 4-23 Acercamiento al peine capacitivo, micromaquinado usando Silox Vapox III TRANSENE® aumentando el tiempo de micromaquinado, y cuatro enjuagues en alcohol isopropílico y agua.</i>	<i>106</i>
<i>Fig. 4-24 Acercamiento al ancla de la estructura de resorte rectangular, micromaquinado usando Silox Vapox III TRANSENE® aumentando el tiempo de micromaquinado, y cuatro enjuagues en alcohol isopropílico y agua.</i>	<i>106</i>
<i>Fig. 4-25 Capas que conforman la estructura del acelerómetro.</i>	<i>107</i>
<i>Fig. 4-26 Envase de la boquilla usada en la alambradora del CNMN.</i>	<i>107</i>
<i>Fig. 4-27 Caso (A) en el que la boquilla puede llegar al pad para hacer el alambrado.</i>	<i>108</i>
<i>Fig. 4-28 Caso (B) en el que la boquilla no puede llegar al pad para hacer el alambrado.</i>	<i>108</i>
<i>Fig. 4-29 Chip montado con resina en la base para alambrado, se observa la boquilla y los pads del chip.</i>	<i>110</i>
<i>Fig. 4-30 Micromaquinado de las estructuras con el chip encapsulado.</i>	<i>110</i>
<i>Fig. 4-31 Acercamiento del alambrado del chip, micromaquinado usando Silox Vapox III TRANSENE® con un tiempo de micromaquinado de 17min, y cuatro enjuagues en alcohol isopropílico y agua.</i>	<i>111</i>

<i>Fig. 4-32 Vista del chip completo, micromaquinado usando Silox Vapox III TRANSENE® con un tiempo de micromaquinado de 17min, y cuatro enjuagues en alcohol isopropílico y agua.....</i>	<i>111</i>
<i>Fig. 4-33 Peine capacitivo, micromaquinado usando Silox Vapox III TRANSENE® con un tiempo de micromaquinado de 17min, y cuatro enjuagues en alcohol isopropílico y agua.....</i>	<i>111</i>
<i>Fig. 5-1 Curvas de transconductancia para el FGMOS uno con coeficiente de acoplamiento fijo. Medición realizada cada 60s.....</i>	<i>115</i>
<i>Fig. 5-2 Curvas de transconductancia para el FGMOS con coeficiente de acoplamiento fijo y con estructura de descarga.....</i>	<i>115</i>
<i>Fig. 5-3 Curvas de transconductancia para el FGMOS con coeficiente de acoplamiento fijo y sin estructura de descarga.</i>	<i>116</i>
<i>Fig. 5-4 Curvas de salida para el FGMOS con coeficiente de acoplamiento fijo y con estructura de descarga. Voltaje en compuerta de control de 2.8V.....</i>	<i>116</i>
<i>Fig. 5-5 Curvas de salida para el FGMOS con coeficiente de acoplamiento fijo y sin estructura de descarga. Voltaje en compuerta de control de 2.8V.....</i>	<i>117</i>
<i>Fig. 5-6 Curvas de salida para los seis FGMOS con coeficiente de acoplamiento fijo y con estructura de descarga. Voltaje en compuerta de control de 5V.</i>	<i>117</i>
<i>Fig. 5-7 Posiciones del chip para medir el efecto de la gravedad en éste (A) vista plano ZX, (B) vista isométrica, correspondiendo 0G para 0°, 1G para 90° y -1G para 270°.....</i>	<i>118</i>
<i>Fig. 5-8 Curvas de salida del FGMOS de la estructura de viga simple, transistor correspondiente al FGMOS para sensor derecha. Posición en 0°. Variando el voltaje presente en la compuerta de control desde 1V hasta 5V, con incrementos de 0.5V.</i>	<i>119</i>
<i>Fig. 5-9 Curvas de salida del FGMOS de la estructura de viga simple, transistor correspondiente al FGMOS para sensor derecha. Posición en 0°, 90° y 270°. Variando el voltaje presente en la compuerta de control desde 3.5V hasta 5V, con incrementos de 0.5V.....</i>	<i>120</i>
<i>Fig. 5-10 Curvas de salida del FGMOS de la estructura de viga simple, transistor correspondiente al FGMOS para sensor izquierda. Posición en 0°, 90° y 270°. Variando el voltaje presente en la compuerta de control desde 3.5V hasta 5V, con incrementos de 0.5V.....</i>	<i>121</i>
<i>Fig. 5-11 Curvas de salida del FGMOS de la estructura de columpio rectangular, transistor correspondiente al FGMOS para sensor derecha. Posición en 0°, 90° y 270°. Variando el voltaje presente en la compuerta de control desde 3.5V hasta 5V, con incrementos de 0.5V.</i>	<i>123</i>
<i>Fig. 5-12 Curvas de salida del FGMOS de la estructura de columpio rectangular, transistor correspondiente al FGMOS para sensor izquierda. Posición en 0°, 90° y 270°. Variando el voltaje presente en la compuerta de control desde 3.5V hasta 5V, con incrementos de 0.5V.</i>	<i>124</i>

- Fig. 5-13 Curvas de salida del FGMOS de la estructura de múltiples resortes en forma de U, transistor correspondiente al FGMOS para sensor derecha. Posición en 0° , 90° y 270° . Variando el voltaje presente en la compuerta de control desde $3.5V$ hasta $5V$, con incrementos de $0.5V$126
- Fig. 5-14 Curvas de salida del FGMOS de la estructura de múltiples resortes en forma de U, transistor correspondiente al FGMOS para sensor izquierda. Posición en 0° , 90° y 270° . Variando el voltaje presente en la compuerta de control desde $3.5V$ hasta $5V$, con incrementos de $0.5V$126
- Fig. 5-15 Curva de salida para el sensor MEMS capacitivo correspondiente a la estructura de columpio rectangular con $3V$ en compuerta de control y $0G$ de aceleración aplicada del transistor para sensor derecha. En la figura se muestra la curva experimental, la curva obtenida del modelo de simulación en P-SPICE® y la curva resultante del modelo analítico.127
- Fig. 5-16 Curva de salida para el sensor MEMS capacitivo correspondiente a la estructura de columpio rectangular con $3V$ en compuerta de control y $-1G$ de aceleración aplicada del transistor para sensor derecha. En la figura se muestra la curva experimental, la curva obtenida del modelo de simulación en P-SPICE® y la curva resultante del modelo analítico.128
- Fig. 5-17 Curva de salida para el sensor MEMS capacitivo correspondiente a la estructura de columpio rectangular con $3V$ en compuerta de control y $1G$ de aceleración aplicada del transistor para sensor derecha. En la figura se muestra la curva experimental, la curva obtenida del modelo de simulación en P-SPICE® y la curva resultante del modelo analítico.128
- Fig. 5-18 Curva de salida para el sensor MEMS capacitivo correspondiente a la estructura de columpio rectangular con $5V$ en compuerta de control y $0G$ de aceleración aplicada del transistor para sensor derecha. En la figura se muestra la curva experimental, la curva obtenida del modelo de simulación en P-SPICE® y la curva resultante del modelo analítico.129
- Fig. 5-19 Curva de salida para el sensor MEMS capacitivo correspondiente a la estructura de columpio rectangular con $5V$ en compuerta de control y $-1G$ de aceleración aplicada del transistor para sensor derecha. En la figura se muestra la curva experimental, la curva obtenida del modelo de simulación en P-SPICE® y la curva resultante del modelo analítico.130
- Fig. 5-20 Curva de salida para el sensor MEMS capacitivo correspondiente a la estructura de columpio rectangular con $5V$ en compuerta de control y $1G$ de aceleración aplicada del transistor para sensor derecha. En la figura se muestra la curva experimental, la curva obtenida del modelo de simulación en P-SPICE® y la curva resultante del modelo analítico.130
- Fig. 5-21 Curva de salida para el sensor MEMS capacitivo correspondiente a la estructura de columpio rectangular con $4V$ en compuerta de control y $0G$ de

<i>aceleración aplicada del transistor para sensar derecha. En la figura se muestra la curva experimental, la curva obtenida del modelo de simulación en P-SPICE® y la curva resultante del modelo analítico.</i>	<i>131</i>
<i>Fig. 5-22 Curva de salida para el sensor MEMS capacitivo correspondiente a la estructura de columpio rectangular con 4V en compuerta de control y -1G de aceleración aplicada del transistor para sensar derecha. En la figura se muestra la curva experimental, la curva obtenida del modelo de simulación en P-SPICE® y la curva resultante del modelo analítico.</i>	<i>131</i>
<i>Fig. 5-23 Curva de salida para el sensor MEMS capacitivo correspondiente a la estructura de columpio rectangular con 4V en compuerta de control y 1G de aceleración aplicada del transistor para sensar derecha. En la figura se muestra la curva experimental, la curva obtenida del modelo de simulación en P-SPICE® y la curva resultante del modelo analítico.</i>	<i>131</i>
<i>Fig. 5-15 MEMS acelerómetro como inclinómetro.</i>	<i>132</i>
<i>Fig. 5-16 Módulo de centrifugado para probar sensores MEMS. (A) Modelo CAD. (B) Modelo físico.</i>	<i>132</i>
<i>Fig. 5-17 Módulo de giroscopio para probar sensores MEMS. (A) Vista lateral de la máquina con el chip montado. (B) Vista superior de la máquina con el chip montado.</i>	<i>133</i>
<i>Fig. 5-18 Interfaz gráfica del módulo de giroscopio para probar sensores MEMS.</i>	<i>133</i>
<i>Fig. 5-19 Amplificador operacional usado para adquirir la señal del sensor MEMS.</i>	<i>136</i>
<i>Fig. 5-20 Amplificador operacional usado para adquirir la señal del sensor MEMS.</i>	<i>137</i>
<i>Fig. 5-21 Señal de salida para el sensor MEMS capacitivo correspondiente a la estructura de columpio rectangular. Medición tomada del drenador del transistor correspondiente a la medición de derecha. Voltaje de compuerta de control en 3.2V y voltaje de drenador en 3.2V.</i>	<i>138</i>
<i>Fig. 5-22 Señal de salida para el sensor MEMS capacitivo correspondiente a la estructura de columpio rectangular. Medición tomada del drenador del transistor correspondiente a la medición de derecha. Voltaje de compuerta de control en 2.5V y voltaje de drenador en 2.8V.</i>	<i>138</i>
<i>Fig. 5-23 Señal de salida para el sensor MEMS capacitivo correspondiente a la estructura de columpio rectangular. Medición tomada del drenador del transistor correspondiente a la medición de derecha. Voltaje de compuerta de control en 2.5V y voltaje de drenador en 2.5V.</i>	<i>139</i>
<i>Fig. 5-24 Señal de salida para el sensor MEMS capacitivo correspondiente a la estructura de columpio rectangular. Medición tomada del drenador del transistor correspondiente a la medición de derecha. Voltaje de compuerta de control en 1.5V y voltaje de drenador en 2.8V.</i>	<i>139</i>

Fig. 5-25 Señal de salida para el sensor MEMS capacitivo correspondiente a la estructura de columpio rectangular. Medición tomada del drenador del transistor correspondiente a la medición de derecha. Voltaje de compuerta de control en 1.5V y voltaje de drenador en 1.5V.....	140
Fig. 5-35 Comparativa entre el experimento de medición en tres posiciones fijas y el experimento de inclinómetro. (A) Señal de salida para el sensor MEMS capacitivo correspondiente a la estructura de columpio rectangular. Medición tomada del drenador del transistor correspondiente a la medición de derecha. Voltaje de compuerta de control en 3.2V y voltaje de drenador en 3.2V. (B) Curvas de salida del FGMOS de la estructura de columpio rectangular, transistor correspondiente al FGMOS para sensor derecha. Posición en 0°, 90° y 270°. Voltaje presente en la compuerta de control 3V.....	142
Fig. 5-26 Interfaz gráfica del módulo de centrifugadora para probar sensores MEMS.....	143
Fig. 5-27 Módulo de centrifugadora para probar sensores MEMS.....	143
Fig. 5-27 Señal de salida para el sensor MEMS capacitivo correspondiente a la estructura de viga simple. Medición tomada del drenador del transistor correspondiente a la medición de derecha. Voltaje de compuerta de control en 3.5V y voltaje de drenador en 3.5V.....	144
Fig. 5-28 Curva de sensibilidad para el sensor MEMS capacitivo correspondiente a la estructura de viga simple. Medición tomada del drenador del transistor correspondiente a la medición de derecha. Voltaje de compuerta flotante en 3.5V y voltaje de drenador en 3.5V.....	145
Fig. 5-29 Señal de salida para el sensor MEMS capacitivo correspondiente a la estructura de columpio rectangular. Medición tomada del drenador del transistor correspondiente a la medición de derecha. Voltaje de compuerta de control en 2.8V y voltaje de drenador en 2.8V.....	145
Fig. 5-30 Curva de sensibilidad para el sensor MEMS capacitivo correspondiente a la estructura de columpio. Medición tomada del drenador del transistor correspondiente a la medición de derecha. Voltaje de compuerta de control en 2.8V y voltaje de drenador en 2.8V.....	146
Fig. 5-42 Gráficas de comportamiento esperado para el sensor MEMS capacitivo correspondiente a la estructura de columpio rectangular.....	147
Fig. I-1 Proceso de micromaquinado para el vapor de HF.....	161
Fig. I-2 Vista de los peines de una estructura capacitiva, maquinada con vapor de HF.....	162
Fig. I-3 Vista de los resortes de una estructura capacitiva, maquinada con vapor de HF.....	162
Fig. I-4 Vista de los peines de una estructura capacitiva, maquinada con vapor de HF.....	162

Fig. I-5 Vista de los resortes de una estructura capacitiva, maquinada con vapor de HF.	162
Fig. I-6 Vista de los resortes de una estructura capacitiva, maquinada con vapor de HF.	162
Fig. I-7 Esquema de micromaquinado con HF diluido.	163
Fig. I-8 Estructura capacitiva maquinada con buffer, con un tiempo de decapado de seis minutos.	164
Fig. I-9 Estructura capacitiva maquinada con buffer, con un tiempo de decapado de seis minutos.	164
Fig. I-10 Estructura capacitiva maquinada con buffer, con un tiempo de decapado de seis minutos.	164
Fig. I-11 Estructura capacitiva maquinada con buffer, con un tiempo de decapado de seis minutos.	164
Fig. I-12 Estructura capacitiva maquinada con buffer, con un tiempo de decapado de doce minutos.	164
Fig. I-13 Estructura capacitiva maquinada con buffer, con un tiempo de decapado de doce minutos.	165
Fig. I-14 Estructura capacitiva maquinada con buffer, con un tiempo de decapado de doce minutos.	165
Fig. I-15 Chip maquinado con RIE, por cuatro horas continuas.	166
Fig. I-16 Peines de los capacitores de prueba. Maquinados con RIE con cuatro horas.	166
Fig. I-17 Estructura con resorte en forma de columpio rectangular. Maquinada con RIE por cuatro horas.	166
Fig. I-18 Estructura de viga simple. maquinada con RIE por cuatro horas.	166
Fig. I-19 Resorte y peine de microestructura micromaquinado por RIE dos horas y seis minutos de vapor de HF.	167
Fig. I-20 Resorte y peine de microestructura micromaquinado por 6 minutos de vapor de HF y dos horas en RIE.	167
Fig. I-21 Peine de microestructura micromaquinado por rie dos horas.	167
Fig. I-22 Peine y masa de microestructura micromaquinado por rie dos horas.	167
Fig. I-23 Resorte y masa de microestructura micromaquinado por rie dos horas.	167
Fig. I-24 Montaje para micromaquinado con preparación tipo 1.	168
Fig. I-25 Peine de la microestructura maquinada en vapor de HF y preparación tipo 1.	169
Fig. I-26 Peine y masa de la microestructura maquinada en vapor de HF y preparación tipo 1.	169
Fig. I-27 Peine de la microestructura maquinada en vapor de HF y preparación tipo 1.	169

<i>Fig. I-28 Huella de microestructura, se asume que la estructura se arrancó debido al uso de la pistola de aire.</i>	<i>169</i>
<i>Fig. I-29 Peine de la microestructura micromaquinada en preparación tipo 1.</i>	<i>170</i>
<i>Fig. I-30 Peine de la microestructura micromaquinada en preparación tipo 1.</i>	<i>170</i>
<i>Fig. I-31 Estructura de viga simple micromaquinada en preparación tipo 1.....</i>	<i>170</i>
<i>Fig. I-32 Estructura de múltiples resortes en forma de U maquinada en preparación tipo 1.</i>	<i>170</i>
<i>Fig. I-33 Estructura después de cuatro minutos en la preparación tipo 2.....</i>	<i>171</i>
<i>Fig. I-34 Estructura después de ocho minutos en la preparación tipo 2.....</i>	<i>171</i>
<i>Fig. I-35 Estructura después de 12.5 minutos en la preparación tipo 2.....</i>	<i>172</i>

Índice de Tablas

<i>Tabla 3-1 Transistores usados para determinar el nivel de corriente sobre el cual se va a trabajar.</i>	59
<i>Tabla 3-2 Especificaciones objetivo para el diseño de la estructura móvil capacitiva.</i>	71
<i>Tabla 3-3 Características de la estructura de viga simple.</i>	74
<i>Tabla 3-4 Características de la estructura con múltiples resortes en forma de U.</i>	76
<i>Tabla 3-5 Características de la estructura con resortes de columpio rectangular.</i>	78
<i>Tabla 3-6 Valores de coeficiente de acoplamiento para cada transistor de prueba.</i>	82
<i>Tabla 4-1 Medición de las dimensiones del "dado" que conforma al chip.</i>	95
<i>Tabla 4-2 Parámetros del sputtering para el depósito de la capa de oro.</i>	97
<i>Tabla 4-3 parámetros medidos para calibración de alineadora</i>	99
<i>Tabla 4-4 Prueba 1.</i>	101
<i>Tabla 4-5 Prueba 2.</i>	102
<i>Tabla 4-6 Prueba 3.</i>	103
<i>Tabla 4-7 Prueba 4.</i>	105
<i>Tabla 4-8 Características de la boquilla</i>	109
<i>Tabla 4-9 Prueba 5.</i>	111



Preliminares

1 Preliminares

La motivación para realizar este trabajo surge de dos ideas individuales que se buscan conjuntar. La primera está enfocada en una de las líneas de investigación del laboratorio de VLSI que es el estudio del transistor FGMOS y sus múltiples aplicaciones. Al momento, como parte de la investigación que se ha realizado en el laboratorio se ha usado al transistor FGMOS como dispositivo de control por medio de la inyección o extracción de carga, teniendo un capacitor asociado a la compuerta de control con características físicas constantes. Más recientemente se busca explotar la capacidad de controlar al FGMOS, no por medio de la inyección o extracción de carga en la compuerta flotante, si no a través de la variación de capacitancia en su compuerta de control debido a un cambio geométrico del área efectiva de traslape entre los electrodos de la compuerta de control y la compuerta flotante.

La segunda idea que motiva el desarrollo de este trabajo de tesis es que de acuerdo con el estado del arte los sensores basados en el principio de transducción capacitivo han tenido un gran auge en los últimos años debido a sus múltiples ventajas, entre las que se encuentran su alta inmunidad a los cambios de temperatura y la facilidad que tienen para ser fabricados utilizando procesos de microelectrónica estándar. Permitiendo así que la integración entre el sistema de sensado y la electrónica necesaria para la lectura se fabriquen de manera monolítica.

Así, conjuntando estas dos ideas se propone implementar un sensor basado en el principio de transducción capacitivo que utilice un transistor FGMOS como elemento de correspondencia entre la variable física que se desea medir y la corriente presente en el drenador de éste. Se eligió trabajar con un acelerómetro debido a las múltiples aplicaciones que éste presenta, la facilidad de integrar el principio de transducción capacitivo a una estructura típica de acelerómetro y su alta compatibilidad para ser fabricado utilizando procesos CMOS estándar.

1.1 RESUMEN

En este trabajo se plantea la hipótesis de que un FGMOS puede ser usado como transductor entre un parámetro inercial y un cambio de corriente, por medio del uso de una microestructura capacitiva y variando con ella el punto de operación del transistor. Dicha variación es inducida por el movimiento en la microestructura capacitiva. Este trabajo se realizó utilizando software de diseño como L-Edit® para el diseño topológico, así como software de análisis por elemento finito Comsol-Multiphysics® y software de análisis electrónico como P-SPICE® para el diseño microelectromecánico. La fabricación se realizó por medio de ON-Semi® a través de Mosis usando las reglas de diseño de un proceso CMOS estándar, adaptando éstas a sensores CMOS-MEMS y usando tecnología de fabricación de 0.5 μ m, pozo N, dos capas de polisilicio y tres capas de metal. Para el análisis y caracterización se utilizó una plantilla en Lab-View® así como un equipo de caracterización electrónica personalizado y un sistema de medición de la marca Keithley®. En este trabajo se reportan las condiciones de operación bajo las cuales la hipótesis planteada funciona.

Palabras clave: FGMOS, microestructura capacitiva, diseño microelectromecánico.

1.2 ABSTRACT

The hypothesis of this work is based on that the FGMOS can be used as a transducer between an inertial parameter and a change in its drain current, by using a capacitive microstructure and varying the operating point of the transistor, caused by movement in the capacitive microstructure. This work was performed using design software such as L-Edit® for the development of topological design and finite element analysis software like Comsol-Multiphysics® and an electronic analysis software as P-SPICE® for microelectromechanical design. Fabrication was made by ON-Semi® through MOSIS service using the design rules of a standard CMOS process, adapting this rules to CMOS-MEMS sensors and using a 0.5µm fabrication technology, N-well, two polysilicon layers and three metal layers. For the analysis and characterization a VI Lab-View® graphic interface was used, together with a personalized electronic equipment and a electronic characterization equipment Keithley®. In this paper it is demonstrate under what operating conditions the hypothesis works.

Keywords: FGMOS, capacitive microstructure, electromechanical design.

1.3 OBJETIVO

Diseñar, fabricar y caracterizar un sistema para el sensado de aceleración a partir de plataformas empleadas en la simulación y diseño topológico de circuitos CMOS y análisis de desempeño de estructuras 3D por medio de elementos finitos. Así mismo, introducir y demostrar un principio de funcionamiento novedoso para los acelerómetros, basado en la correlación del parámetro inercial con la corriente I_{DS} del transistor MOS de compuerta flotante (FGMOS). Paralelamente, establecer una metodología de micromaquinado de superficie de estructuras MEMS necesaria para el acelerómetro, que sea compatible con tecnologías CMOS estándar.

OBJETIVOS ESPECÍFICOS

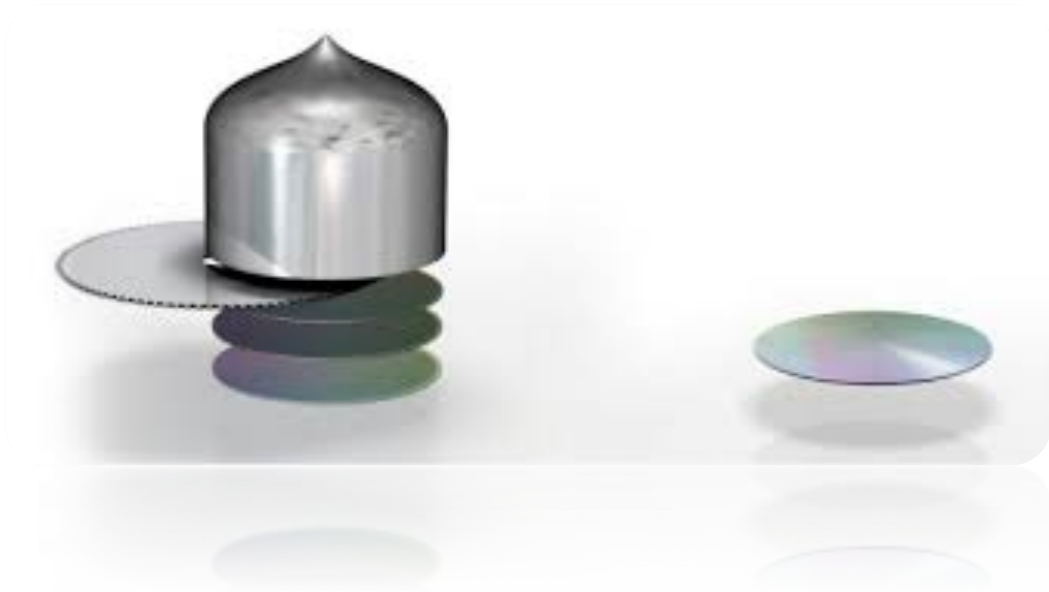
- Diseñar un sistema de sensado de aceleración basado en FGMOS a partir de un modelo matemático.
- Validar por medio de simulaciones de elemento finito y simulaciones eléctricas el diseño previamente realizado.
- Fabricar el dispositivo electromecánico a través de un diseño topológico.
- Caracterizar eléctricamente la relación entre el parámetro inercial y los parámetros eléctricos del FGMOS (en este caso, corriente de drenador).

1.4 JUSTIFICACIÓN

Los dispositivos FGMOS son utilizados normalmente en circuitos de instrumentación como espejos de corriente, celdas de memoria, etc. como los reportados por Maneesha Gupta (2014), en donde se muestra el diseño e implementación de un espejo de corriente de alto rendimiento. Otra aplicación es el que menciona Rasika Dhavse (2013), en el que el FGMOS es usado como instrumento para controlar el desempeño de un OTA. Por otro lado Guoqiang Hang (2014) reporta un traductor de lógica binaria y ternaria basado en el uso de FGMOS. A su vez es posible encontrar múltiples aplicaciones del FGMOS el el trabajo realizado por Cruz-Alejo (2013) y O. Hernández-Garnica (2013). En todos estos ejemplos se puede observar la diversidad de aplicaciones que tiene el FGMOS como dispositivo electrónico. Una aplicación que hasta la fecha no ha sido explorada y que en esta tesis se pretende demostrar es el uso del FGMOS como transductor en dispositivos MEMS y dada la experiencia que tiene el Grupo de investigación del Laboratorio de VLSI de la SEES Cinvestav-Zacatenco en el estudio, uso y aplicaciones del FGMOS, surge la interrogante de: ¿Cuál sería el desempeño de de un FGMOS como transductor que correlacione el cambio de capacitancia debido a un fenómeno inercial con un cambio en su corriente?

Por otra parte, el principio de transducción capacitivo es ampliamente usado en sensores de diversas variables físicas, como posición, presencia, parámetros inerciales como aceleración y velocidad angular, sensores táctiles, etc. Este principio de transducción presenta múltiples ventajas como buen desempeño ante cambios de temperatura. Los MEMS basados en transductores capacitivos normalmente son conectados a circuitos CMOS para la instrumentación de señales, como lo muestra Banibrata Mukherjee (2011). Estos circuitos por ser altamente especializados, presentan la característica de muy alta complejidad para la correlación de la señal sensada con la señal eléctrica de salida.

Debido a la información antes mencionada vale la pena desarrollar un sensor que aproveche las grandes ventajas y diversidad de aplicaciones que presenta el FGMOS como dispositivo de instrumentación. Se elige como principio de transducción el sensado capacitivo dada su amplia compatibilidad para ser fabricado en tecnología estándar, además de su alto desempeño ante los cambios de temperatura. Y por otro lado, se elige a un acelerómetro como dispositivo para demostrar el funcionamiento del FGMOS como transductor entre un parámetro inercial y un parámetro eléctrico, ya que el acelerómetro es un dispositivo ampliamente utilizado en sistemas de seguridad, robótica móvil, robótica industrial, telefonía celular, juegos de video, entre otros, lo que confirma su gran potencial comercial.



Introducción

2 INTRODUCCIÓN

Este trabajo se enfoca en el uso del transistor FGMOS como elemento de transducción en un sensor MEMS inercial. El elemento inercial para medir la fuerza se compone de una estructura capacitiva con un micromaquinado superficial integrada monolíticamente con el circuito de lectura. Dicha estructura establecer una relación entre la fuerza inercial y un desplazamiento proporcional a ésta. Por medio de la variación del desplazamiento la estructura capacitiva acoplada al FGMOS cambia el punto de operación del mismo. Así el transistor experimenta un cambio de corriente en el drenador.

A lo largo de este capítulo se presentan diferentes conceptos e información relevante para la mejor comprensión de este trabajo. Es importante resaltar que la estructura capacitiva sensitiva a la fuerza inercial tiene configuración de un acelerómetro, aunque la hipótesis presentada aquí también se aplica a un sensor inercial capacitivo de velocidad angular o de presión.

El MOSFET de compuerta flotante (FGMOS) es utilizado en una amplia gama de aplicaciones analógicas, como las mostradas por Siskos (1998) y Kuntman S. K. (2011). Estos dispositivos están disponibles en tecnología estándar CMOS debido a que son ampliamente usados en diseño de circuitos digitales y además están encontrando nuevas aplicaciones en diseños analógicos. Como resultado, los dispositivos de compuerta flotante ya no son utilizados únicamente como celdas de memoria, si no que están siendo usados como elementos en diseño de circuitos como lo reporta Kuntman S. K. (2011). Los transistores FGMOS son usados como elementos de memoria, como parte de circuitos capacitivos y como elementos de circuitos adaptativos como lo reporta Kuntman S. K., (2011)

Los FGMOS tienen la ventaja de ser fácilmente acoplados a elementos capacitivos, debido a la naturaleza de fabricación de la compuerta flotante, por lo cual la gran mayoría de los modelos que describen a dicho transistor abarcan el modelado desde el punto de vista de considerar todas las capacitancias generadas alrededor de la compuerta flotante. Debido

a esta característica, en este trabajo se planteó la hipótesis de que si un transductor capacitivo fuese acoplado tanto mecánica como eléctricamente a un FGMOS, sería posible relacionar la variable física que excita al transductor en una variable eléctrica, formando así un dispositivo micro-electromecánico, en donde el modelo de comportamiento del circuito estaría determinado por las ecuaciones de un transistor MOSFET convencional y al mismo tiempo el voltaje en la compuerta de dicho transistor estaría determinado por el voltaje presente en la compuerta flotante de dicho transistor.

A lo largo de este escrito se abarca el proceso de diseño y fabricación de un prototipo de sistema micro-electromecánico (MEMS, de sus siglas en inglés) que demuestra como un FGMOS puede ser utilizado como transductor, se eligió un transductor capacitivo por las razones antes mencionadas, en donde este transductor deberá realizar la tarea de convertir un parámetro inercial, en este caso aceleración, en una variación de capacitancia, que a su vez deberá ser convertida, a través del FGMOS, en una variación de corriente.

2.1 ASPECTOS TEÓRICOS

En la siguiente sección se abarcan algunos aspectos que resultan relevantes para el correcto entendimiento de ese trabajo de tesis. Entre los cuales está el modelo matemático que describe al FGMOS, como se relaciona el parámetro inercial con la capacitancia variable y ésta a su vez con el FGMOS, el diseño electrónico y mecánico de las microestructuras capacitivas, así como el modelo masa-resorte-amortiguador del sensor. Se debe resaltar que en este trabajo no se utiliza ningún tipo de mecanismo de inyección o extracción de carga en la compuerta flotante.

2.1.1 EL FGMOS

El Transistor Metal-Óxido-Semiconductor de Compuerta Flotante (FGMOS) fue estudiado por primera vez en 1967 por D. Kahng y S. M. Sze. Se estableció como su característica principal la capacidad de recibir carga eléctrica en su –así denominada desde el principio– “compuerta flotante” y retenerla por periodos de hasta una hora,

augurándosele un futuro promisorio como elemento de memoria biestable. (D. Kahng, 1967)

Un FGMOS puede ser fabricando aislando eléctricamente la compuerta de un transistor MOS estándar, por esta razón no existen conexiones resistivas en la compuerta. Un número de compuertas secundarias o entradas son depositadas sobre la compuerta flotante y eléctricamente aisladas de ésta (Fig. 2-1). Dichas entradas están conectadas a la compuerta flotante, ya que forman un capacitor entre sí, debido a que la compuerta flotante (FG) está completamente rodeada de material altamente resistivo. Así, en términos de operación en corriente directa (CD), la compuerta flotante se puede considerar un nodo como lo menciona Kuntman S. K. (2011). Un dispositivo de compuerta flotante es un transistor MOS con una compuerta de control y una compuerta intermedia, llamada flotante como lo menciona Reyes (2016).

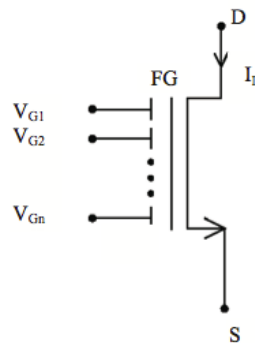


Fig. 2-1 Transistor FGMOS canal N, con n entradas (Kuntman S. K., 2011).

En la **Fig. 2-2** se observa la estructura primitiva de este dispositivo. En ella se aprecia una estructura de columna construida sobre el sustrato de silicio, una capa de óxido delgado (óxido de compuerta, SiO_2), una capa normalmente de polisilicio como compuerta flotante y una capa más, igualmente de polisilicio como compuerta de control, separada de la compuerta flotante por otra capa de SiO_2 . A sus extremos se encuentran el drenador (lado derecho) y la fuente (lado izquierdo) que se conforman por medio de una implantación iónica o difusión. Para su fabricación se sigue un proceso tecnológico que incluye el depósito y grabado de dos capas de silicio policristalino. En la primera de ellas se define el patrón geométrico que forma el electrodo de compuerta como si se tratase de un transistor

convencional, sin embargo, dicha zona de material se deja sin conexión eléctrica. El siguiente paso es depositar una capa de óxido de silicio, por lo que la compuerta se rodea completamente por este material aislante, denominándosele ahora, compuerta flotante. Se realiza un nuevo depósito de silicio policristalino y en esa capa se define un polígono que tenga un área de traslape sobre el área de la compuerta flotante; esta zona sí tendrá contacto eléctrico, por lo que el voltaje que se aplique en ella, inducirá electrostáticamente un potencial en la compuerta flotante, el que establecerá el estado de conducción del transistor. Debido a lo anterior, dicha estructura se denomina compuerta de control (CG). (Cruz, 2009)

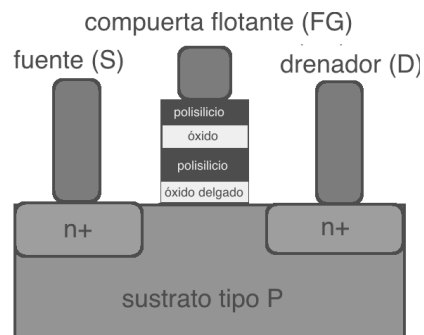


Fig. 2-2 Estructura de un FGMOS tipo N.

2.1.1.1 Circuito eléctrico equivalente del FGMOS

La compuerta flotante forma capacitores con las estructuras que le rodean, siendo las principales las que forma con la compuerta de control (C_{CG}), con el sustrato en el área del canal del transistor (C_{OX}), con el área del traslape del Drenador (C_D) y de la Fuente (C_S). Existen otras capacitancias entre las que destacan la formada por el área de la compuerta flotante que se encuentra sobre el llamado óxido de campo (C_{FOX}) y la llamada capacitancia de deserción de sustrato (C_{dep}). Con estos elementos se establece el circuito equivalente para el FGMOS propuesto por Cruz (2009). Éste se muestra en la Fig. 2.3

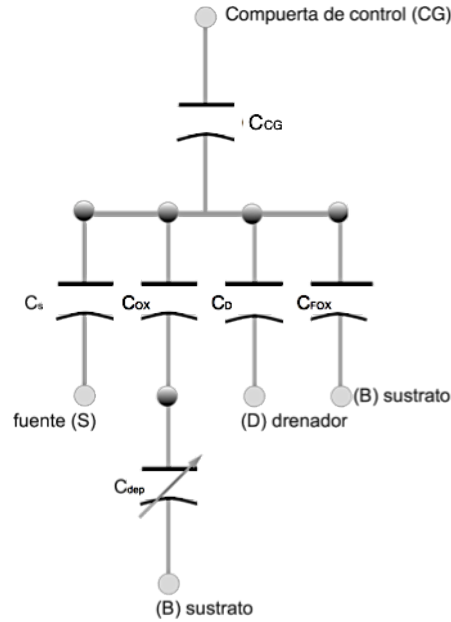


Fig. 2-3 Circuito equivalente del FGMOS.

Del circuito equivalente se deduce que el potencial de la compuerta flotante, V_{FG} , está determinado por la carga inducida por diversos potenciales como son: los potenciales de compuerta, V_G , el potencial de drenador, V_D , el potencial de fuente, V_S , y el potencial de sustrato, V_B , además de la carga real que se pudiera encontrar atrapada en la misma compuerta flotante (Q_{FG}), de acuerdo con lo mencionado por Cruz (2009):

$$V_{FG} = \frac{C_{CG}}{C_{Tot}} V_{CG} + \frac{C_D}{C_{Tot}} V_D + \frac{C_S}{C_{Tot}} V_S + \frac{C_{FOX}}{C_{Tot}} V_B + \frac{C_{OX} \times C_{dep}}{C_{OX} + C_{dep}} V_B + \frac{Q_{FG}}{C_{Tot}} \quad (2-1)$$

Donde:

$$2.2 \quad C_{Tot} = C_{CG} + C_D + C_S + C_{FOX} + \frac{C_{OX} \times C_{dep}}{C_{OX} + C_{dep}} \quad (2-2)$$

De la ecuación 2-1, $\frac{C_{CG}}{C_{Tot}}$, $\frac{C_D}{C_{Tot}}$, $\frac{C_S}{C_{Tot}}$ y $\frac{C_{FOX}}{C_{Tot}}$ se conocen como *coeficientes de acoplamiento* K_{CG} . A excepción de C_{FOX} y C_{dep} , los valores de estos coeficientes dependerán del régimen de operación del FGMOS ya que son dependientes de los potenciales asociados, lo que da como resultado diferentes valores para los mismos,

dependiendo de las condiciones de polarización. Si el FGMOS se encuentra operando en la región de subumbral, la combinación en serie de C_{OX} y C_{dep} es menor que C_{OX} . Por el contrario, al operar el FGMOS más allá del voltaje de umbral (V_{TH}) se habrá formado el canal, entonces, si la terminal de fuente se encuentra aterrizada, la capacitancia vista desde la compuerta flotante será C_{OX} únicamente. De acuerdo con lo anterior, el valor C_{Tot} será menor en condición de subumbral que en condiciones de inversión fuerte ($V_{FG} > V_{TH}$). Sin embargo, es adecuado considerar constantes los coeficientes de acoplamiento si el transistor se opera con voltajes fijos en todas sus terminales, con la finalidad de simplificar el diseño y simulación de circuitos que involucren el uso de transistores de compuerta flotante, como lo menciona Cruz. (2009). Pero en el caso aquí presentado, se aprovecharán los coeficientes de acoplamiento al hacerlo variar con la estructura capacitiva que se está utilizando para el sensado, cuando el FGMOS opera en fuerte inversión. Esto se detallará en los capítulos subsecuentes.

2.2.1 La variación de capacitancia, el parámetro inercial y el FGMOS

Como se ve en (ecuación 2-2) si el capacitor C_{CG} varía, entonces se observaría que el término C_{Tot} cambia en proporción que C_{CG} . El potencial en la compuerta flotante (V_{FG}) como función del coeficiente de acoplamiento variable se describe con (ecuación 2-3).

$$V_{FG} = K_{CG}V_{CG} + \frac{C_D}{C_{Tot}}V_D + \frac{C_S}{C_{Tot}}V_S + \frac{C_{FOX}}{C_{Tot}}V_B + \frac{\frac{C_{OX} \times C_{dep}}{C_{OX} + C_{dep}}}{C_{Tot}}V_B + \frac{Q_{FG}}{C_{Tot}} \quad (2-3)$$

Donde:

$$K_{CG} = \frac{C_{CG}}{C_{Tot}} \quad (2-4)$$

De (ecuación 2-3) se observa que todos los términos que conforman el valor de V_{FG} serán constantes a excepción de $K_{CG}V_{CG}$, donde K_{CG} es el coeficiente de acoplamiento variable si el capacitor de la compuerta de control (C_{CG}) varía en el tiempo. Cuando un voltaje es aplicado en la compuerta de control, debido al acoplamiento capacitivo que existe entre la compuerta de control y la compuerta flotante, estará presente un voltaje inducido en la compuerta flotante.

Debido a que la corriente que circula por el canal del transistor depende del voltaje presente en la compuerta flotante y ésta a su vez del valor del coeficiente de acoplamiento variable, es posible afirmar que manipulando la magnitud de capacitancia presente entre la compuerta de control y la compuerta flotante, se podría establecer una corriente en el transistor en función de esta capacitancia. Se debe mencionar en este punto, como se realiza en otros sensores inerciales, se debe establecer una relación entre la capacitancia variable que medirá el circuito de interpretación y el transductor que hace posible el cambio de dominio de la variable, en este caso se aborda el cambio de dominio de aceleración a capacitancia variable. La demostración de esta hipótesis es la que se desarrolla y demuestra en el presente trabajo.

Para determinar cómo ocurre este cambio de dominio, es necesario determinar el modelo matemático que describe a este fenómeno. El modelado matemático de sistemas ha sido ampliamente usado en muchas áreas de la ciencia y la tecnología. Éste es un procedimiento que permite describir, por medio de leyes físicas, la dinámica de un sistema dado. Cuando se establece un modelo, es importante mantener el balance entre la simplicidad de dicho modelo y la asertividad del mismo. La dificultad de construir un buen modelo está en ser capaz de distinguir entre aquellas variables de amplia importancia y aquellas que no son relevantes para el caso de estudio. Construir un buen modelo facilita en gran medida la comprensión de un sistema físico, permitiendo predecir su estado bajo ciertas condiciones.

Existen múltiples formas de modelar un microsistema, algunos ejemplos se muestran en los trabajos desarrollados por: Y. Su (2005), Chenxu Zhao (2007), Marius Pustan (2010) y B. Mezghani (2013), en estos trabajos el modelo se basa en características únicamente eléctricas o mecánicas, no se contempla la aportación conjunta. Una de las aportaciones de esta tesis es un modelo electromecánico del MEMS que se obtuvo haciendo analogía al modelado de sistemas desde el punto de vista de la energía, usado en sistemas macrométricos de control automático. El modelo contempla el transductor, que

hace posible que un cambio de aceleración se convierta en un cambio de capacitancia, y ésta a su vez en un cambio de corriente en el canal del transistor.

Basándose en el trabajo presentado por Kaiping Zeng (2003), se propone un modelo matemático utilizando la función del Lagrangiano que se acopla perfectamente a microsistemas donde se observan múltiples dominios de energía. En este caso se ejemplifica usando un MEMS basado en capacitancia diferencial.

El principio de capacitancia diferencial es ampliamente usado en diseño de sensores dadas sus múltiples ventajas frente a otros principios de transducción, como lo son el piezoeléctrico o el piezorresistivo. Algunas de sus ventajas son su baja dependencia a la temperatura y su fácil inclusión en sistemas CMOS con procesos de fabricación estándar.

Un transductor basado en capacitancia diferencial puede ser descrito por tres partes básicas: dos electrodos fijos y un electrodo móvil. El electrodo móvil tiene la tarea de convertir la fuerza, ya sea o no inercial, en un desplazamiento. Dicho movimiento causará un cambio de capacitancia entre el electrodo móvil y los otros dos electrodos fijos. Se debe hacer notar que mientras el electrodo móvil se aproxima a uno de los electrodos que se encuentran fijos, la capacitancia incrementa. En contraparte el electrodo móvil se alejará del otro electrodo fijo reduciendo así la capacitancia existente entre ellos. Esto se puede observar en la **Fig.2-4**.

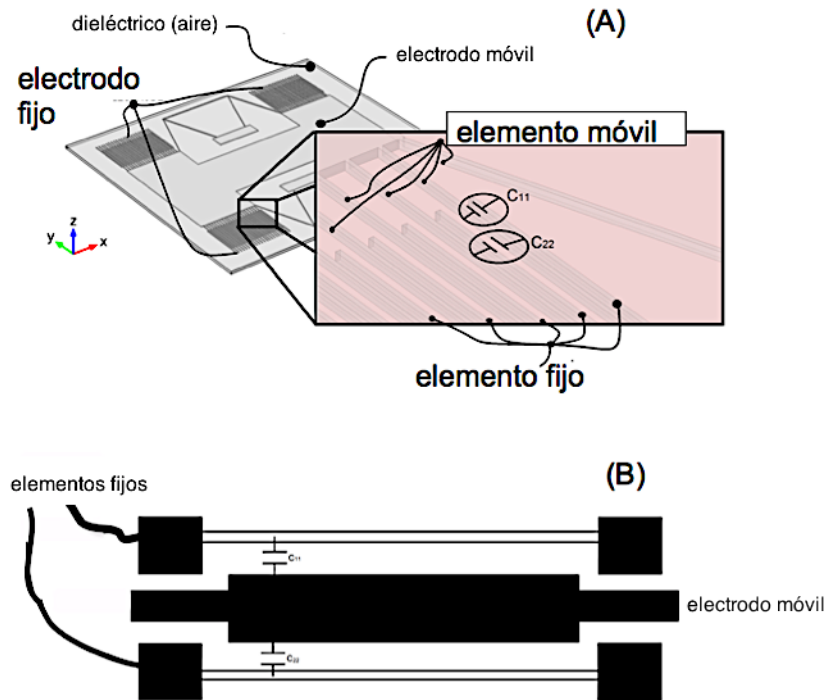


Fig.2-4. Estructura capacitiva usada en CMOS-MEMS, (A) Vista isométrica de un acelerómetro y (B) vista de corte de un sensor de presión.

El dieléctrico típicamente usado en estas estructuras capacitivas es aire; el dióxido de silicio es usado como capa de sacrificio (se conoce como capa de sacrificio a la capa usada para dar soporte al dispositivo, que será posteriormente removida para permitir la movilidad del mismo) y para el caso de las capas estructurales (las capas estructurales son consideradas como aquellas capas usadas para formar el cuerpo del sensor) comúnmente se usan semiconductores monocristalinos o policristalinos y en algunos otros casos capas metálicas. Ejemplos de este tipo de estructuras pueden ser vistos en el trabajo de Nguyen Van Toan (2014).

Para ejemplificar cómo un modelo de sensor capacitivo puede ser modelado matemáticamente considere un sensor capacitivo integrado monolíticamente con su propio circuito de lectura, que incluye un FGMOS. El circuito equivalente se muestra en la **Fig.2-5** (A) y el modelo electromecánico en la **Fig.2-5** (B).

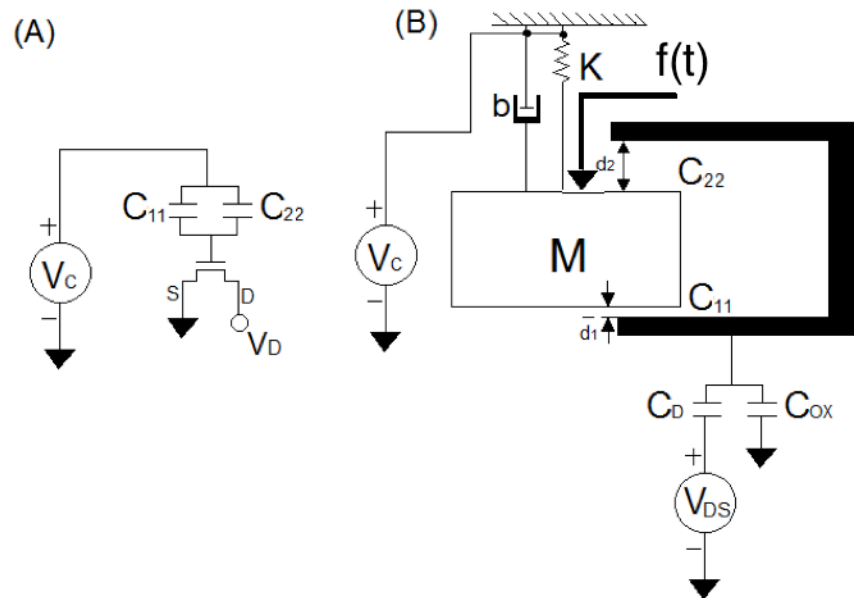


Fig.2-5. Modelo equivalente, (A) modelo eléctrico y (B) modelo electromecánico.

El sistema masa (M) – resorte (K) de la **Fig.2-5** representa la masa móvil del sensor (M); el capacitor C_{11} y el C_{22} representan los capacitores formados entre la masa móvil y los dos electrodos fijos; V_c representa el voltaje aplicado en la compuerta de control; V_{DS} es el voltaje entre el drenador y la fuente, en este caso la fuente está conectada al común o tierra. C_D y C_{OX} son las capacitancias parásitas presentes en el transistor, el resto de las capacitancias parásitas no son consideradas (ecuación 2-1) ya que el voltaje entre sus terminales (V_s y V_B) es cero. Las distancias d_1 y d_2 representan la separación entre los electrodos en reposo, d_1 y d_2 podrían o no ser simétricas. Se muestra la fuerza inercial aplicada ($f(t)$) y el amortiguamiento debido a los soportes de la estructura (b). Para el caso en el cual ambas distancias son iguales (simétricas), la distancia entre electrodos es representada por una sola distancia llamada d.

Siguiendo la metodología para el modelado del sistema desde el punto de vista de la energía, las coordenadas generalizadas (q_i) del sistema son el conjunto de variables que permiten describir por completo el estado del sistema. En este caso, se seleccionan las cargas en los circuitos como (q_1, q_2) y el desplazamiento de la masa móvil como (x).

Para determinar la cinemática del sistema se calcula el lagrangiano del sistema (ecuación 2-5) definido como la diferencia entre la energía cinética y la energía potencia

como lo define Ogata (2004) En este caso, el elemento que aporta energía cinética es la masa móvil, mientras que la energía potencial es la contribución de las energías aportadas tanto por el resorte que sostiene a la masa móvil, como de los capacitores que forman los capacitores variables en forma de peine y las capacitancias del FGMOS.

$$L = \frac{1}{2}M\dot{x}^2 - \frac{1}{2}kx^2 - \frac{1}{2}\left[\frac{d_1d_2 - x(d_1-d_2) - x^2}{A\epsilon_0\epsilon_r[d_1+d_2]}\right]q_1^2 - \frac{1}{2}\left[\frac{1}{C_D}\right](q_1 - q_2)^2 - \frac{1}{2}\left[\frac{1}{C_{OX}}\right]q_2^2 \quad (2-5)$$

Y finalmente la disipación de energía (2-6) está dada por el coeficiente de amortiguamiento del sistema como lo define Ogata (2004)

$$\mathbf{D} = \frac{1}{2}\mathbf{b}\dot{\mathbf{x}}^2 \quad (2-6)$$

Donde L es el lagrangiano del sistema, M es la masa móvil, x es el desplazamiento de la masa móvil y la primera coordenada generalizada, k es el coeficiente de rigidez del sistema, b es el coeficiente de amortiguamiento, d_1 y d_2 son las distancias entre los electrodos fijos y el electrodo móvil en reposo, A es el área de traslape entre los capacitores, ϵ_0 permitividad del vacío, ϵ_r permitividad relativa, q_1 es la carga de la malla formada entre el sistema electromecánico y la referencia a tierra, q_2 es la carga en la malla formada por el nodo compartido entre C_{OX} y C_D y la referencia a tierra.

La ecuación de Lagrange para sistemas no-conservativos con fuerzas de entrada está descrita en (ecuación 2-7), donde las fuerzas de entrada son llamadas fuerzas generalizadas (Q_i), correspondientes a la i -ésima coordenada generalizada q_i . Como lo menciona Ogata (2004)..

$$\frac{d}{dt}\left(\frac{\partial L}{\partial \dot{q}_i}\right) - \frac{\partial L}{\partial q_i} + \frac{\partial D}{\partial \dot{q}_i} = Q_i \quad (i = 1, 2, \dots, n) \quad (2-7)$$

En este caso se tienen tres fuerzas generalizadas: V_{DS} es el voltaje entre el drenador y la fuente, V_c es el voltaje en la compuerta de control, y $f(t)$ es la aceleración de la masa móvil (**Fig.2-5**), la cual puede ser calculada usando la *Segunda Ley de Newton*.

Para el caso en que d_1 y d_2 son diferentes, las ecuaciones que describen la dinámica del sistema son:

$$M\ddot{x} + b\dot{x} + kx - \left(\frac{q_1^2}{2A \varepsilon_0 \varepsilon_r [d_1 + d_2]} \right) (2x + d_2 - d_1) = f(t) \quad (2-8)$$

$$\left(\frac{d_1 d_2 - x(d_2 - d_1) - x^2}{A \varepsilon_0 \varepsilon_r [d_1 + d_2]} \right) q_1 + \left[\frac{1}{C_D} \right] (q_1 - q_2) = V_{DS} + V_c \quad (2-9)$$

$$\left[\frac{1}{C_{OX}} \right] q_2 - \left[\frac{1}{C_D} \right] (q_1 - q_2) = V_{DS} \quad (2-10)$$

Cuando d_1 y d_2 son iguales a d , las ecuaciones se simplifican a:

$$M\ddot{x} + b\dot{x} + kx - \left(\frac{q_1^2}{2A \varepsilon_0 \varepsilon_r d} \right) (x) = f(t) \quad (2-11)$$

$$\left(\frac{d^2 - x^2}{2A \varepsilon_0 \varepsilon_r d} \right) q_1 + \left[\frac{1}{C_D} \right] (q_1 - q_2) = V_{DS} + V_c \quad (2-12)$$

$$\left[\frac{1}{C_{OX}} \right] q_2 - \left[\frac{1}{C_D} \right] (q_1 - q_2) = V_{DS} \quad (2-13)$$

Las ecuaciones anteriores son el resultado del modelo propuesto en este trabajo de tesis. Dichas ecuaciones permiten determinar la dinámica del sistema del sensor MEMS.

2.2.2 El diseño mecánico de la microestructura capacitiva

Con la finalidad de diseñar una microestructura que permita relacionar un parámetro inercial con un cambio de capacitancia, es necesario analizar aspectos como la geometría de la misma. Algunos ejemplos de este tipo de estructuras se pueden encontrar en los trabajos de diversos autores como: Gang Dai (2011), Xiao feng Zhoua (2011), Kalyan Kumar Mistry (2010) Toshiyuki Tsuchiya (2009). En esta sección se muestran algunas estructuras que fueron utilizadas para diseñar la microestructura, los diseños base se obtuvieron del trabajo reportado por Faulker (2005). El coeficiente de rigidez puede ser representado por

medio de la *Ley de Hook*, en donde éste representa la constante de proporcionalidad entre la fuerza y el desplazamiento, descrito en (2-14).

$$F_x = -k_x x \quad (2-14)$$

Donde F_x es la fuerza aplicada a la estructura, que puede ser obtenida para el caso de un acelerómetro (a partir de la *Segunda Ley de Newton*), multiplicando el rango del sensor (G) por la aceleración gravitatoria (9.81 m/s^2) y por la magnitud de la masa. Con respecto a (ecuación 2-14), k_x es el coeficiente de rigidez de la estructura a lo largo del eje x y x representa el desplazamiento deseado a lo largo del mismo eje. En este caso una consideración adicional es que el desplazamiento máximo permitido por los resortes debe ser como máximo una tercera parte de la distancia total entre el electrodo móvil y el electrodo fijo (ecuación 2-15) descrito por Kaajakari (2009). Esto es con la finalidad de evitar un desbalance debido a la actuación de las fuerzas electrostáticas generadas entre las placas del capacitor, también descrito por Kaajakari (2009).

$$x < \frac{1}{3} d \quad (2-15)$$

Para calcular la geometría que se ajuste con el coeficiente de rigidez obtenido de (ecuación 2-15), se consideran las estructuras mostradas en **Fig. 2-6**. A pesar de ser posible que todas estas estructuras se calculen para la misma rigidez equivalente, cada una de ellas tendrá distinto desempeño, debido a su geometría. Para todas las estructuras (A: la estructura de viga simple, B: la estructura de resortes en forma de U, C: la estructura con múltiples resortes en forma de U, D: la estructura con columpios triangulares y E: la estructura de columpio rectangular), los resortes se encuentran en una conexión en paralelo, ya que se encuentran tomados de la misma masa móvil y el mismo marco fijo. Las estructuras aquí presentadas están inspiradas en el trabajo presentado por Faulker (2005). Sin embargo las ecuaciones para determinar la geometría de cada estructura son una aportación de este trabajo de tesis.

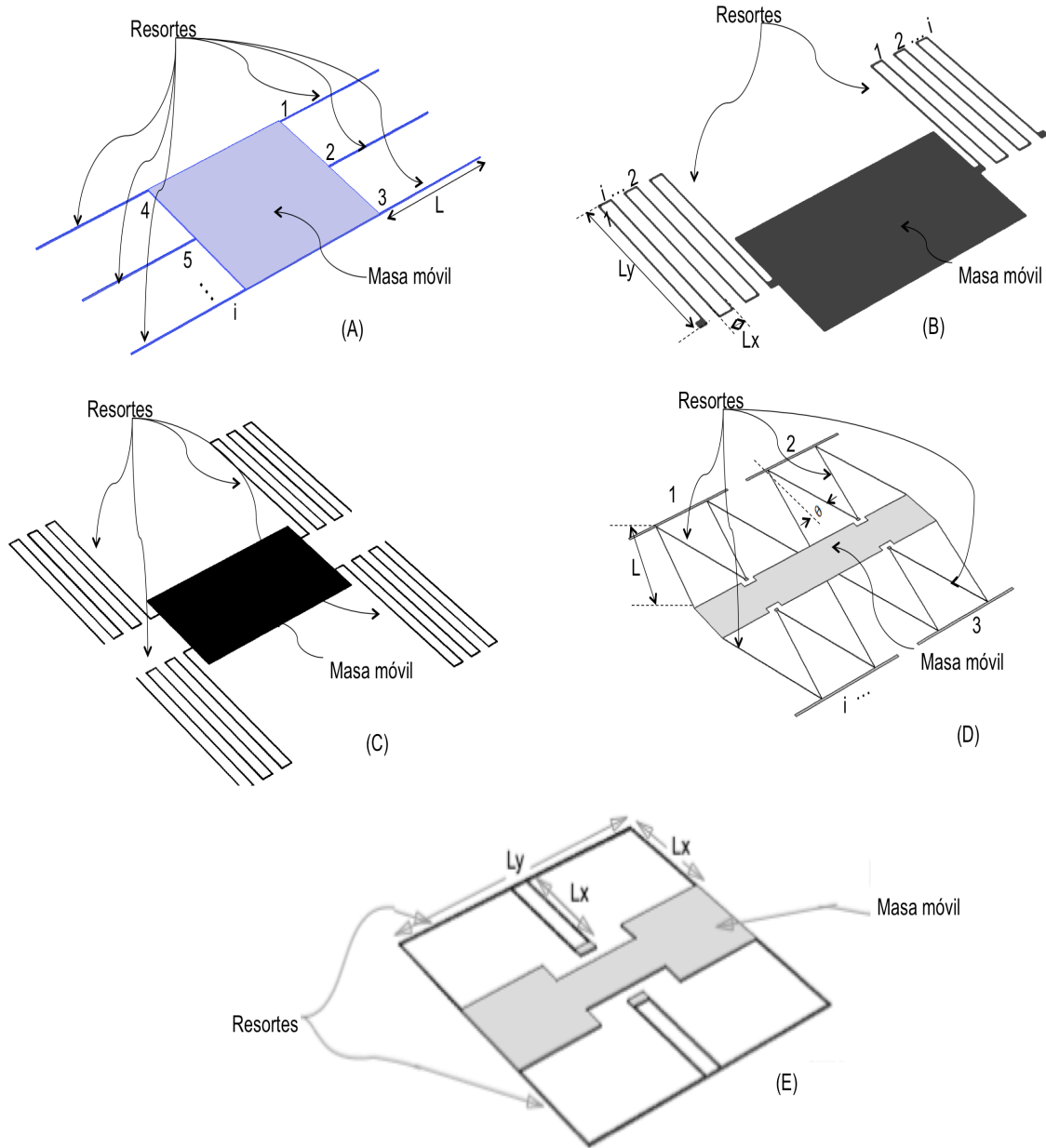


Fig. 2-6 Configuración de estructuras capacitivas, Diseño (A): estructura de viga simple; Diseño (B) estructura con resortes en forma de U; Diseño (C): variantes del diseño (C) con múltiples resortes en forma de U; diseño (D): columpio triangular; Diseño (E) columpio rectangular.

Para el diseño A, el largo de cada elemento, L , se calcula empleando (ecuación 2-16):

$$L = \sqrt[3]{\frac{12EI}{\frac{1}{i}K_x}} \quad (2-16)$$

Donde E es el módulo de Young, I es el momento de inercial del área de sección transversal de cada elemento que soporta a la masa, K_x es el coeficiente de rigidez de toda la estructura, i es el número de resortes que se desea colocar. El momento de inercia I para cada resorte, sin importar de qué diseño se trate (de los mostrados en la **Fig. 2-6**) se calcula por medio de (ecuación 2-17), como lo menciona Faulker (2005).

$$I = \frac{tw^3}{12} \quad (2-17)$$

Donde t es el espesor del resorte y w es el ancho del resorte.

Para el caso del diseño B, por experiencia se recomienda proponer un valor de largo de viga L_x y posteriormente calcular el valor del largo de viga L_y , por medio de (ecuación 2-18):

$$\begin{aligned} \frac{2iK_x}{Et}L_y^4 + \frac{4iK_xL_x\left(\frac{w_y}{w_x}\right)^3}{Et}L_y^3 - 2w_y^3L_y \\ - w_y^3L_x\left(\frac{w_y}{w_x}\right)^3 = 0 \end{aligned} \quad (2-18)$$

Donde w_x y w_y son los anchos respectivos de cada viga, i es el número de resorte en forma de U, correspondientes a la **Fig. 2-6(B)**.

Los anchos y los espesores de cada viga deben ser seleccionados con base en la tecnología de fabricación que se usará con la siguiente relación matemática (ecuación 2-19), con la finalidad de asegurar que la estructura tenga la tendencia a moverse sobre el eje elegido y no sobre algún otro eje.

$$2w_{y,x} < t \quad (2-19)$$

El diseño C, es una variante del diseño B, donde las longitudes se calculan por medio de (ecuación 2-20):

$$\begin{aligned} \frac{iK_x}{Et} L_y^4 + \frac{2iK_x L_x \left(\frac{w_y}{w_x}\right)^3}{Et} L_y^3 - 2w_y^3 L_y \\ - w_y^3 L_x \left(\frac{w_y}{w_x}\right)^3 = 0 \end{aligned} \quad (2-20)$$

Para el diseño D, la longitud de la viga puede ser calculada por medio de (2-21):

$$L = \sqrt[3]{\frac{12EI \cos \theta}{\frac{1}{i}K_x} \left(1 + \frac{\cos \theta}{2}\right)} \quad (2-21)$$

Donde θ es el ángulo formado entre la vertical y la estructura, i es el número de pares triangulares.

Para el diseño E, la longitud de la viga puede ser calculada por medio de (ecuación 2-22), siempre que el momento de inercia I_x del área de sección transversal de la viga L_x sea muchísimo menor que el momento de inercia I_y del área de sección transversal de la viga L_y .

$$L_x = \sqrt[3]{\frac{12EI_x}{K_x}} \quad (2-22)$$

Esto se cumple gracias a la tecnología con la que se pretende fabricar la estructura y se comentará más adelante.

Con el planteamiento anterior es posible calcular la rigidez de la estructura, por otro lado la estructura también puede amortiguar el movimiento. Para estimar el coeficiente de amortiguamiento de la estructura, se debe calcular la disipación de energía que ésta tendrá

cuando experimente una aceleración. Este fenómeno está asociado a la fricción. En una estructura mecánica se pueden presentar tres tipos de amortiguamiento: a) el amortiguamiento debido a un fluido que rodea a la estructura, llamado *amortiguamiento viscoso*, b) el amortiguamiento debido a la fricción interna del material, llamada *histéresis elástica* y c) el amortiguamiento debido a la conexión entre elementos que componen a la estructura, llamada *fricción de Coulomb* descrita por Lee (2012).

Para este caso, el *amortiguamiento de Coulomb* puede ser ignorado ya que sin importar en qué tipo de tecnología se esté trabajando, las estructuras se fabrican sobre capas completas, por lo que la unión entre elementos, como remaches, rodamientos, tornillos, etc., queda descartada. Para calcular el amortiguamiento de la estructura, se considera el *amortiguamiento viscoso* y la *histéresis elástica*, por lo que se parte de asumir que el coeficiente de amortiguamiento b es una combinación lineal de la masa y el coeficiente de rigidez de la estructura como lo menciona Lee (2012) (ecuación 2-23):

$$b = \alpha m + \beta k_x \quad (2-23)$$

Donde α y β son parámetros usados para caracterizar la propiedad de amortiguamiento de algún material. Usando a $b = 2m\xi\omega$ y $k_x = m\omega^2$, donde ξ es el amortiguamiento promedio y ω es la frecuencia de resonancia de la estructura. Por lo cual es posible escribir (ecuación 2-24):

$$2\xi\omega = \alpha + \beta\omega^2 \quad (2-24)$$

Para muchos programas de simulación por elementos finitos, como es el caso de ANSYS® Workbench™ 14, se asume un valor de α igual a cero, permitiendo al usuario establecer un valor de β según se considere prudente al realizar un estudio dependiente del tiempo. Los valores típicos para β van de 0.02 a 0.07. Como se describe en la obra de Lee (2012) así reescribiendo para calcular b :

$$b = \frac{2\xi}{\omega} k_x \quad (2-25)$$

2.2.3 Parámetros eléctricos: capacitancias asociadas al modelo y el voltaje de desbalance (*pull-in*)

Las capacitancias asociadas con el modelo del FGMOS, y debido a que para este estudio se considera al transistor operando en fuerte inversión (sección 2.1.1.1), son C_{ox} y C_D . Por lo tanto, tomando en cuenta los parámetros tecnológicos de las capacitancias correspondientes, así como el aspecto geométrico del FGMOS, éstas pueden ser calculadas por medio de las ecuaciones (2-26) y (2-27) respectivamente:

$$C_{ox} = C'_{ox} WL \quad (2-26)$$

$$C_D = \frac{\epsilon_0 \epsilon_{ox} W L_D}{t_{ox}} \quad (2-27)$$

Donde ϵ_0 es la permitividad del vacío, ϵ_{ox} la permitividad del dióxido de silicio, W el ancho del canal del FGMOS, L_D el parámetro tecnológico asociado con el fenómeno de difusión lateral del canal, L la longitud del canal, t_{ox} el espesor del óxido de compuerta, C'_{ox} el parámetro tecnológico asociado con la capacitancia entre la compuerta y el canal. El tema de la tecnología se abarca con más detalle en la siguiente sección.

Una consideración importante es el llamado voltaje de desbalance (*pull-in*), que puede ser calculado por medio de (ecuación 2-28), como lo describe Faulker (2005)

$$V_p = \sqrt{\frac{8 k_x d^3}{27 \epsilon_0 A}} \quad (2-28)$$

Es necesario asegurarse que el voltaje entre las terminales que conforman a los capacitores variables, en este caso C_{11} y C_{22} , no sobrepase este valor de V_p , debido a que

podría presentarse el efecto de desbalance (*pull-in*). Se dice que este punto de polarización representa un umbral en el cual las placas que conforman los capacitores, se atraen lo suficiente como para hacer contacto entre sí. Para el caso analizado es importante evitar que esto suceda, ya que provocaría tener un coeficiente de acoplamiento igual a uno, lo cual impediría registrar con propiedad la variación de la capacitancia que correlacione al parámetro inercial con la corriente correspondiente.

2.2.4 La tecnología CMOS y los sensores MEMS

Debido a que muchos de los pasos de fabricación que se usan en las tecnologías MEMS y CMOS (del inglés *Complementary Metal-Oxide Semiconductor*) son similares, se tiene una tecnología derivada que ha sido llamada CMOS-MEMS como lo menciona N. Lazarus (2010). En esta tecnología, los sensores y/o los actuadores son fabricados en un mismo sustrato, y finalmente el post-proceso de micromaquinado es realizado una vez que el chip ha sido terminado de fabricar en su totalidad. Esta tecnología tiene muchas ventajas, entre las cuales está ser monolítica, así la capacitancia parásita implícita en el proceso de conectar dos sustratos (tecnología híbrida) es eliminada. A diferencia de las tecnologías dedicadas, los CMOS-MEMS resultan más económicos ya que el proceso de fabricación tanto de los sensores o actuadores, como de la electrónica, se realizan en un solo proceso estándar, además de ser fabricados en serie. Una gran ventaja que debe ser resaltada, es que específicamente el proceso estándar de On Semiconductor® (correspondiente a una tecnología de 0.5 μ m, pozo N, doble polisilicio, tres metales) permite la fabricación del transistor FGMOS, ya que comúnmente este dispositivo se fabrica usando la capa superior de polisilicio (Poly2) como compuerta de control y usando la capa inferior de polisilicio (Poly1) como compuerta flotante.

Por otro lado y en contraste, las desventajas que presenta la tecnología CMOS-MEMS es que debido a la tendencia de fabricación de la tecnología CMOS, las capas disponibles para implementar sensores o actuadores, son cada vez más delgadas, lo que repercute en dificultar el diseño mecánico de dichas estructuras en algunos casos, y en otros casos empobrece el desempeño mecánico que podría tener el sensor o actuador. Algunas tecnologías dedicadas para la fabricación de MEMS que no presentan este tipo de

desventajas son: PolyMUMPs y MetalMUMPs (del inglés *Multi-User MEMS Processes*) término utilizado por F. Khan (2013), SOI-MEMS (del inglés *Silicon-On-Insulator*) término usado por B. Andò (2010), LIGA (del alemán: *Lithographie, Galvanoformung, Abformung*), término usado por Hou-Jun Hsu (2010).

2.3 Estado del arte

Dado que la mayor aportación de este trabajo de tesis es: el uso de un transistor FGMOS como dispositivo transductor y la implementación de un acelerómetro capacitivo como medio para probar dicha hipótesis, el estado del arte se presenta dentro de este contexto. Por un lado se presentan trabajos similares en donde se usa el FGMOS como transductor y por otro lado el estado del arte de acelerómetros.

2.3.1 Estado del arte del FGMOS

Título:	<u>Experimental analysis of a transconductor-amplifier base don a mi-fgmos</u>
Autores:	N.G. López-Martínez; S. Medina-Vázquez; M.A. Gurrola-Navarro
Procedencia:	México
Palabras clave:	Multiple-input Floating gate; transconductor
Año:	2015

En este trabajo se muestra el uso de un FGMOS para la implementación de celdas transductoras fabricadas con tecnología de 0.35 μ m. Dichas celdas se utilizan para determinar analítica y experimentalmente el mejor punto de operación de un amplificador operacional.

Título:	<u>An Extended Floating Gate Gas Sensor using Polypyrrole as a sensing polymer</u>
Autores:	Md. Obaj Tareq, D.A. Buchanan, M. Ramesh Kumar, Michael S. Freund

Procedencia: Canadá

Palabras clave: Floating gate; sensor; gas sensor; electronic nose

Año: 2012

En este trabajo se muestra el uso de un FGMOS como dispositivo de celda de lectura en un sensor de gas. El proceso de fabricación utilizado es el CMOS estándar. En este caso el sensor está fabricado en una capa metálica como capa estructural y la capa de sacrificio es óxido de silicio. La compuerta flotante del FGMOS fabricada en polisilicio (Poly1) y la compuerta de control al igual que la compuerta flotante es fabricada en polisilicio (Poly2).

Título: FGMOS based built-in current sensor for low supply voltage analog and mixed-signal circuits testing

Autores: S. Siskos

Procedencia: Grecia

Palabras clave: Built-in current sensor, floating-gate MOS transistor, analog and mixed signal testing.

Año: 2010

En este trabajo se usa un espejo de corriente convencional formado por FGMOS, con la finalidad de que éstos sean usados como elementos sensores de corriente. La aportación de este trabajo es que los voltajes consumidos están por debajo de los 50mV. Soporta señales analógicas y señales mixtas.

Título: Increasing the Sensitivity of FGMOS Dosimeters by Reading at Higher Temperature

Autores: Peter J. McNulty, Kelvin F. Poole

Procedencia: USA

Palabras clave: Radiation Effects, dosimetry, UVPRM devices, FGMOS transistors.

Año: 2011

En este trabajo se muestran los efectos de usar radiación ionizante en el mecanismo de carga y descarga de un dispositivo FGMOS. Se analiza y experimenta la dependencia a la temperatura del proceso de lectura de una celda compuesta por FGMOS. Demostrando que al incrementar la temperatura del proceso, la sensibilidad del mismo se incrementa hasta dos órdenes de magnitud.

Título: A reconfigurable FGMOS based OTA-C filter

Autores: John Richard E. Hizon; Esther Rodríguez-Villegas

Procedencia: Londres

Palabras clave: OTAC-C Filter, FGMOS

Año: 2014

En este trabajo se muestra el uso de un FGMOS como dispositivo para ajustar de mejor manera un OTA sin gasto de energía adicional.

2.3.2 Estado del arte de acelerómetros

Título: Design and fabrication of a differential capacitive three-axis SOI accelerometer using vertical comb electrodes

Autores: Toshiyuki Tsuchiya, Hiroyuki Hamaguchi, Koji Sugano, Osamu Tabata

Procedencia: Japón

Palabras clave: three-axis accelerometer, capacitive, vertical comb electrode, SOI, single crystal silicon

Año: 2009

En este trabajo se propone un acelerómetro para sensar en tres direcciones, con las siguientes características:

- Estructura monolítica usando obleas tipo SOI
- Proceso de fabricación simple: alineación y micromaquinado superficial
- Medición basada en capacitancia diferencial
- Se tienen cuatro tipos de electrodos **Fig. 2-7**
- Grosor de capas disponibles para fabricación es de 15µm
- El área para el transductor es de 1mm x 1mm
- La distancia mínima entre electrodo y electrodo es de 3 µm

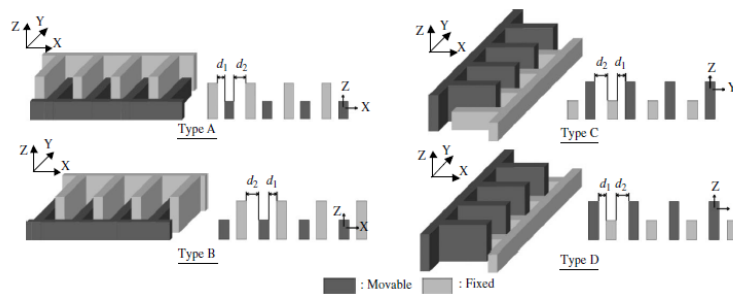


Fig. 2-7 Tipos de electrodos obtenido del artículo de **Toshiyuki Tsuchiya (2009)**.

La principal aportación de este trabajo es el tipo de resorte utilizado, ya que un resorte triangular muestra un mejor desempeño que un rectangular de acuerdo a sus resultados **Fig. 2-8**.

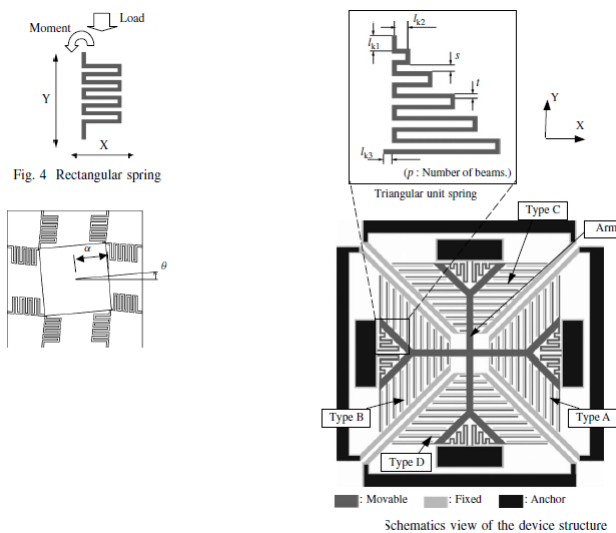


Fig. 2-8 Resortes triangulares (imagen obtenido del trabajo de **Toshiyuki Tsuchiya, 2009**).

Título: An advanced nonlinear model of a low-g MEMS accelerometer for a computer pen

Autores: Jurij Zumer , Dominiek Reynaerts, Miha Boltezar

Procedencia: Bélgica

Palabras clave: Accelerometer, Nonlinear model, Pen, Gesture reconstruction

Año: 2011

Este trabajo trata sobre una pluma, con la cual se realizan firmas electrónicas. Con ésta se puede firmar sobre papel e incluso en el aire; cuenta con una masa inercial de seis grados de libertad, la calibración de la pluma se realiza con un MEMS Acelerómetro. Este MEMS es de baja G (LIS344ALH, rango de $\pm 2/\pm 6G$, con pin de autoprueba) y tiene la capacidad de medir aceleración en tres ejes, además de dos giroscopios (IDG-500 y IXZ-500). La principal dificultad es obtener una señal inercial de calidad. Este artículo muestra cómo un pequeño error en la aceleración se traduce en un error considerable si es que el usuario desea usar el acelerómetro para medir posición, ya que se hace una doble integración de la aceleración.

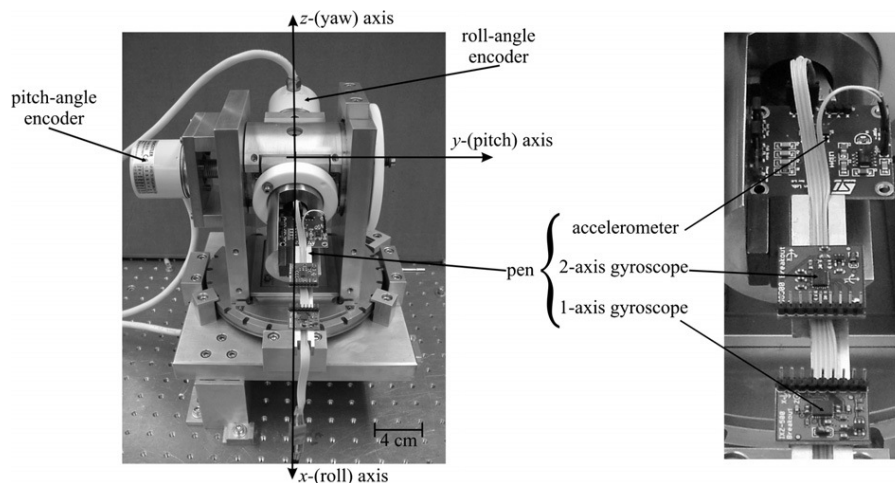


Fig. 2-9 Montaje de la pluma los sensores inerciales (imagen obtenida del trabajo de Jurij Zumer, 2012).

Título: “Thermal drift analysis using a multiphysics model of bulk silicon MEMS capacitive accelerometer”

Autores: Gang Daia, Mei Li, Xiaoping He, Lianming Du, Beibei Shao, Wei Su,

Procedencia: China

Palabras clave: Multiphysics, Thermal drift, Capacitive accelerometer, Stiffness asymmetry, Expansion mismatch, MEMS

Año: 2011

Este trabajo trata sobre la deriva térmica que tienen los MEMS acelerómetros capacitivos. Se estudian: el esfuerzo, la deformación, interacciones térmicas y estructurales. En éste se explica que la deriva térmica es ocasionada por la diferencia de rigidez que existe en cada parte que compone al resorte que sostiene la masa, además de la diferencia de coeficientes de expansión térmica de los materiales involucrados en el proceso tecnológico de fabricación, dicho proceso de fabricación no es estándar. Lo que se resalta, es que aparentemente el diseño topológico de la estructura se dibuja simétricamente, pero el proceso de fabricación le da asimetría a los resortes que sostienen la masa una vez que ésta se fabrica, además de que el vidrio protector se coloca a una temperatura de aproximadamente 400°C sobre el resto de la capas. Una vez que se llega a la temperatura ambiente, y al tener diferentes coeficientes de expansión térmica, se generan desplazamientos relativos y por lo tanto asimetrías en las estructuras. Ya que este detalle no se contempla al momento de diseñar, otro factor que se le suma a esto es el error producido por el proceso de micromaquinado (fenómeno de disolución de borde), en ocasiones este fenómeno puede reducir el grosor de un muelle o resorte hasta 0.5µm.

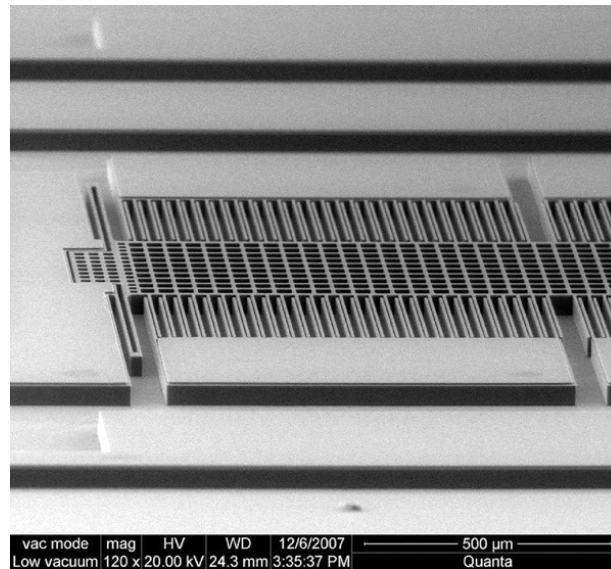


Fig. 2-10 Acelerómetro de 3mm X 2.8 mm (imagen obtenida del trabajo de Gang Dai, 2011).

Se realizó una medición de una serie de acelerómetros comerciales (HJD-001 al HJD-006). La desviación estándar de la viga una vez micromaquinada (con DRIE) es de 248.1 nm, aproximadamente un 15%.

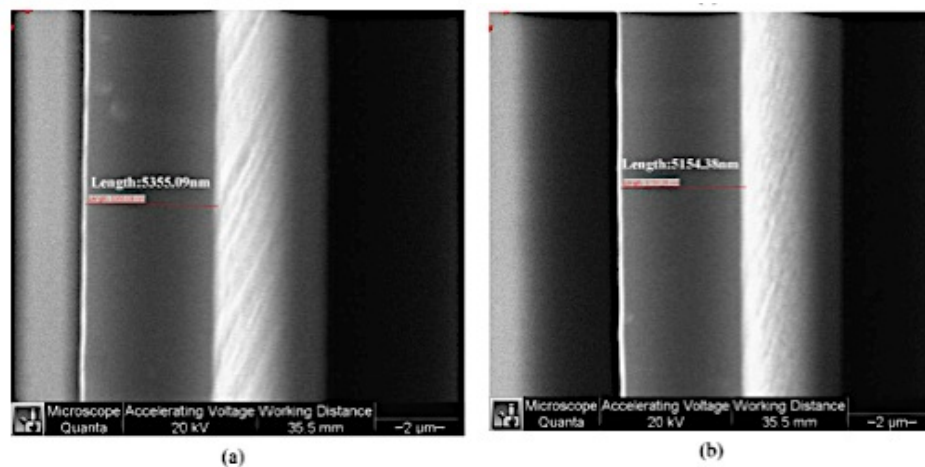


Fig. 2-11 Decremento en el grosor de la viga debido al micromaquinado (a) tamaño original, (b) tamaño disminuido (imagen obtenida de Gang Dai, 2011).

Título: “A novel capacitive accelerometer with a highly symmetrical double-sided beam-mass structure”

Autores: Xiao feng Zhou, Lufeng Che, Bin Xionga, Xiaolin Li, Jian Wu, Yuelin Wang

Procedencia: China

Palabras clave: Micro-fabrication, Accelerometer, Symmetrical structure

Año: 2012

Este es un acelerómetro con estructura simétrica ($7.0 \text{ mm} \times 5.9 \text{ mm} \times 1.3 \text{ mm}$), fabricada en una sola oblea. Consta de tres partes (o capas) de silicio que permiten formar la estructura capacitiva. La estructura está inmersa en óxido de silicio. La principal novedad que se observa en este caso es la configuración de las vigas de soporte, ya que presentan una geometría, como se presenta en la Fig. 2-12, alineadas en dirección 110. Fueron obtenidas por medio de una solución de KOH; las capas de silicio estructural permitidas durante el proceso son de $1\mu\text{m}$ de espesor y las capas de SiO_2 son de $2\mu\text{m}$.

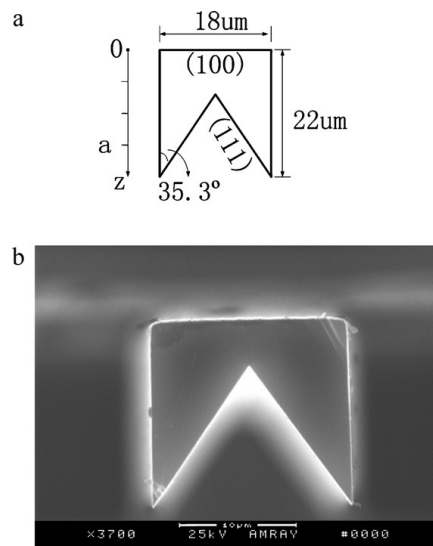


Fig. 2-12 Vigas de soporte (imagen obtenida del trabajo de Xiao feng Zhoua, 2010).

Factor de calidad	34
Frecuencia de resonancia	787Hz
Rango de G's	$\pm 1-\pm 2$
Sensitividad	11.7 pF/g, 1 V/g
No- linealidad	0.39%
Sensitividad cruzada	0.72% x/z, 0.5% y/z
Ancho de Banda	1 kHz

Título: Design of an SOI-MEMS high resolution capacitive type single axis accelerometer

Autores: Kalyan Kumar Mistry, K. B. M. Swamy

Procedencia: India

Año: 2010

Este trabajo trata sobre un acelerómetro de un eje fabricado con tecnología SOI, compatible con procesos comerciales de fabricación de CI. (SOIMUMPs).

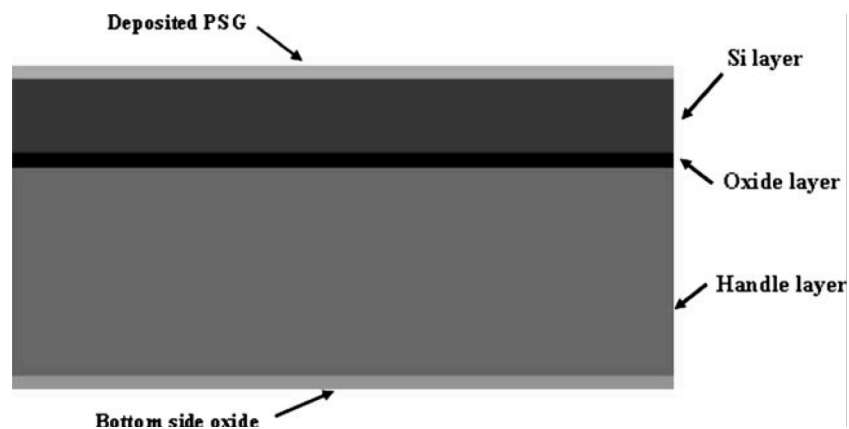


Fig. 2-13 Oblea SOIMUMPs (imagen obtenida del trabajo de Kalyan Kumar Mistry, 2010).

Se dice que con este tipo de tecnología se puede lograr un espesor de capa (para el caso de la implementación de peine (*comb drive*), mucho más gruesos que si sólo se utiliza una capa de polisilicio).

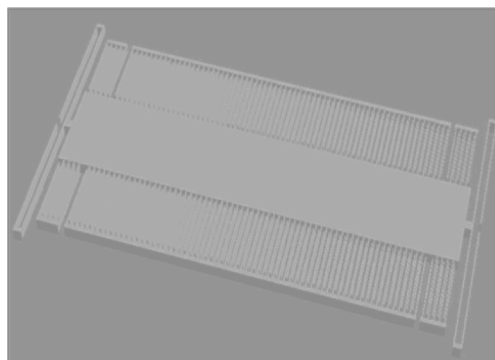


Fig. 2-14 Modelo tridimensional del mems SOI (imagen obtenida del trabajo de Kalyan Kumar Mistry, 2010).

La distancia mínima permitida en este tipo de tecnología, para el caso de la capa en la cual se van a desarrollar los dedos móviles y fijos es de $2\mu\text{m}$ como mínimo, en este caso

se hace de $3\mu\text{m}$ con el fin de asegurar su fabricación con decapado profundo de iones reactivos (DRIE). El valor de la capacitancia que varía es del orden de los microfaradios.

Título: Low noise accelerometer microsystem with highly configurable capacitive interface

Autores: Hyoungho Ko • Dong-il Cho

Procedencia: Korea

Palabras clave: Accelerometer _ Capacitive interface circuit _ Configurable circuit

Año: 2012

Este trabajo es un acelerómetro que presenta bajo nivel de ruido. Cuenta con una estructura capacitiva programable. El circuito CMOS y los elementos sensores se fabrican por separado; pero están unidos en un solo empaquetado. La **Fig. 2-15** muestra el diagrama a bloques de dicho MEMS Acelerómetro.

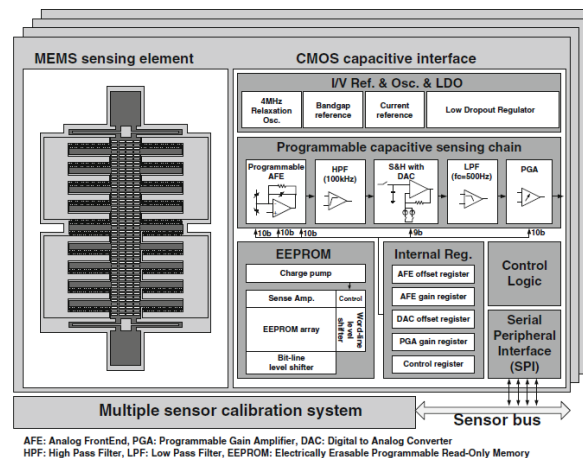


Fig. 2-15 Diagrama a bloques (imagen obtenida del trabajo de Hyoungho Ko, 2010).

Uno de los bloques más interesantes que se presentan en este trabajo es el amplificador de carga programable, éste se encarga de amplificar la capacitancia que entrega el sistema sensor del MEMS. (Fig. 2-16) Consta de varios arreglos capacitivo programables por medio de 10 bits, estos arreglos se colocan separados debido a problemas de conexiones físicas del sistema.

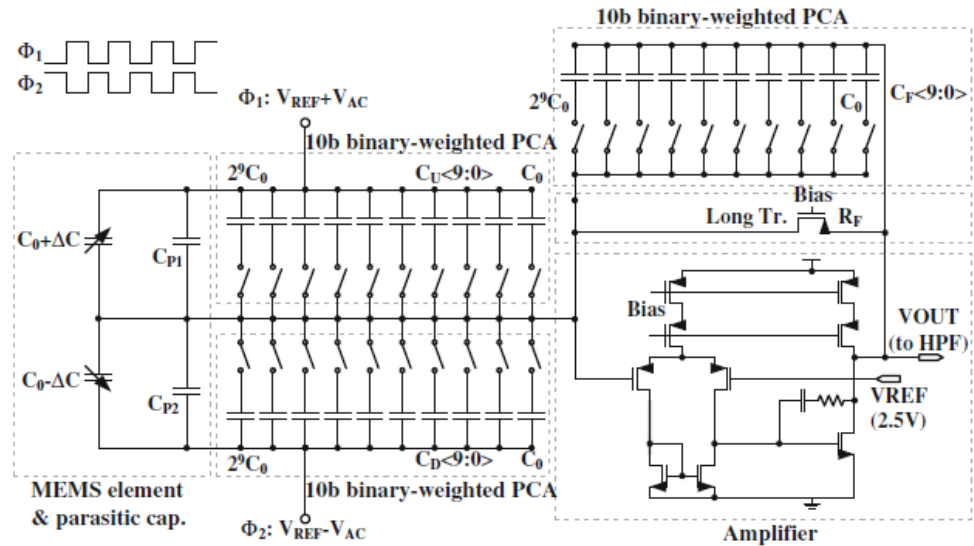


Fig. 2-16 Arreglo capacitivo para el amplificador de carga (imagen obtenida del trabajo de Hyoungho Ko, 2010).

Título Triaxial MEMS accelerometer with screen printed PZT thick film

Autores: Christian C. Hindrichsen · Ninia S. Almind · Simon H. Brodersen · Rasmus Lou-Møller , Karsten Hansen · Erik V. Thomsen

Procedencia: Dinamarca

Palabras clave: Screen printing · PZT thick film · Piezoelectric effect · MEMS device · Triaxial accelerometer · Fabrication process flow · Characterization

Año: 2010

Este trabajo presenta un acelerómetro triaxial, usa el principio de transducción piezoeléctrico entre el parámetro inercial y el potencial, con la ayuda de una película de entre 10 y 100 μm de espesor. Tiene una sensibilidad en el eje vertical de 0.61 mV/g y en el eje horizontal de 0.062mV/g. En este caso se muestra una disparidad entre la sensibilidad calculada con un análisis FEM y los resultados que se obtienen al someter a la masa sensora a un análisis de vibración real. Esto se justifica debido al uso de la película piezoeléctrica, ya que ésta tiene poca uniformidad.

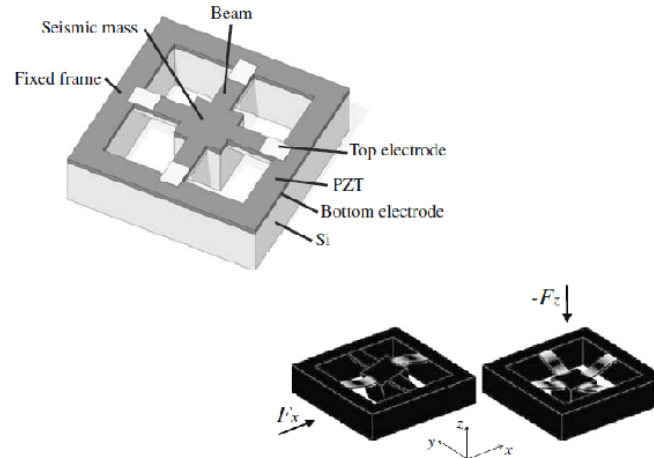


Fig. 2-17 Acelerómetro piezoeléctrico.

Título: Application of optimal and robust design methods to a MEMS accelerometer

Autores: John K. Coultate , Colin H.J. Fox, Stewart McWilliam , Alan R. Malvern

Procedencia: Reino unido

Palabras clave: Accelerometer; MEMS; Optimization; Robust design; Genetic algorithm

Año: 2007

En este trabajo se detalla un algoritmo genético para el diseño y optimización de acelerómetros.

Título A silicon micromachined shock accelerometer with twin-mass-plate structure

Autores: Zuankai Wang, Denggang Zong, Deren Lu, Bin Xiong, Xinxin Li, Yuelin Wang

Procedencia: China

Palabras clave: Accelerometer; Piezoresistive; Micromachining

Año: 2003

En este trabajo se presenta el diseño, la fabricación y la caracterización de un acelerómetro piezorresistivo diseñado para sensar choques.

2.4 Conclusiones de capítulo

Con la finalidad de verificar la hipótesis de este tema de tesis, es decir, mostrar que un FGMOS puede ser usado como transductor entre un parámetro inercial y un parámetro eléctrico, se desarrolló un modelo matemático apegado, en la medida de lo posible, al fenómeno electromecánico que se desea reproducir. Para llevar a cabo dicho modelo y un diseño que sea posible fabricar, se realizó una búsqueda bibliográfica en literatura especializada sobre los modelos individuales existentes, ya sean modelos puramente mecánicos, que describen un sistema masa-resorte, y modelos puramente eléctricos, que describen el comportamiento del FGMOS. Además de investigar sobre las geometrías y los procesos de fabricación que tienen los arreglos en peine (*comb drive*), que son los elementos básicos para la fabricación de sensores capacitivos inerciales.



Diseño del acelerómetro

3 Diseño del sensor MEMS

Es esta sección se muestra el proceso de diseño del sensor MEMS; este proceso abarca varios puntos. En este caso se comenzó por determinar las capacitancias que se debían alcanzar para operar apropiadamente el FGMOS, sin tener que modificar su punto de operación. Después se determinó qué geometrías de estructuras capacitivas era posible fabricar y sus características mecánicas, para finalmente proponer las estructuras capacitivas, que mecánicamente logren alcanzar los valores de capacitancia necesarios para el FGMOS, al ser influenciados por una aceleración.

3.1 Las capacitancias parásitas del FGMOS y la relación de su uso como transductor

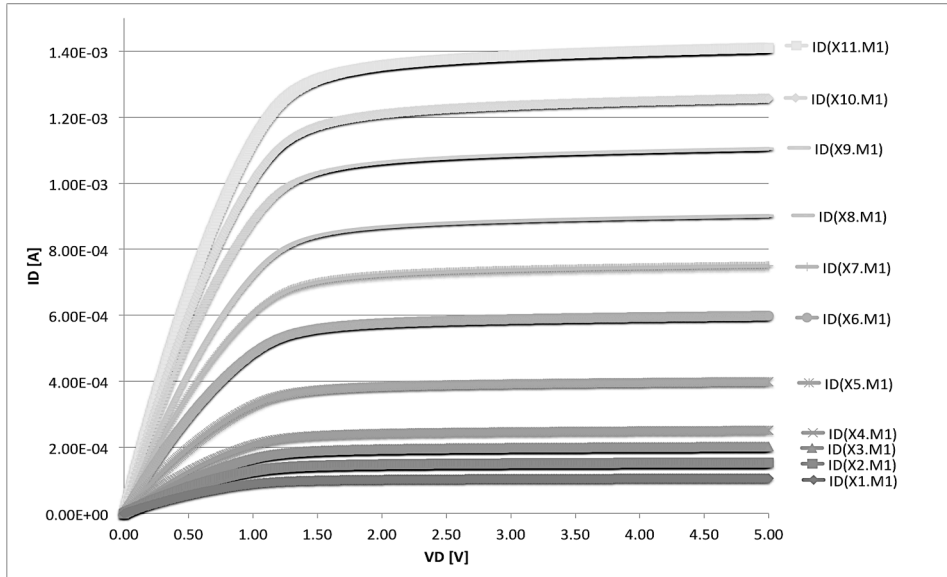
Como se había mencionado en secciones anteriores, cuando un voltaje es aplicado en la compuerta de control (V_{CG}), un campo eléctrico se hará presente debido al acoplamiento capacitivo entre la compuerta de control y la compuerta flotante (V_{FG}). Así, la corriente que fluye a lo largo del canal dependerá del voltaje presente en la compuerta flotante, que en este caso es función del coeficiente de acoplamiento variable (K_{CG}). Dicho coeficiente de acoplamiento variable dependerá de la geometría y el movimiento permisible por la estructura capacitiva que genera la variación en el capacitor de acoplamiento (C_{CG} , que en este caso es una combinación lineal de C_{11} y C_{22}) y también de las capacitancias parásitas del transistor. Considerando las capacitancias parásitas presentes en el FGMOS, es importante tomar en cuenta que la capacitancia total dada por el sistema inercial capacitivo (C_{CG}) debe ser del mismo orden de magnitud que la capacitancia total (C_{TOT} , ecuación 2-2), pero al mismo tiempo se deben tomar en cuenta varios criterios para establecer un rango de variación válido para demostrar la hipótesis de este trabajo de tesis. Suponga que $C_{CG} \approx C_{TOT}$, el voltaje en la compuerta flotante (ecuación 2-1) será el mismo que el voltaje en la compuerta de control. En el lado opuesto, suponga que $C_{CG} \ll C_{TOT}$, el punto de operación del transistor no podría ser controlado variando C_{CG} . De esta forma la estructura capacitiva debe permitir una variación lo suficientemente grande para cambiar el punto de operación del FGMOS, pero al mismo tiempo no ser del mismo orden de magnitud que C_{TOT} como para enmascarar las capacitancias parásitas del FGMOS.

Con la finalidad de cumplir este requerimiento de diseño, es posible sugerir que C_{CG} deberá ser un múltiplo entero de la suma de $C_D + C_{OX}$, que son las capacitancias consideradas para el caso en el que el transistor está en saturación y la fuente está cortocircuitada con el sustrato ($C_S = 0$) y éstos a su vez conectados en referencia a tierra. Para verificar esto, se realizó el siguiente procedimiento: se calculan las capacitancias parásitas del transistor para establecer el valor a partir del cual se diseña C_{CG} , por lo cual primero se establece el aspecto geométrico del transistor a utilizar. Dado que se está trabajando con una tecnología de $0.5\mu\text{m}$, el aspecto geométrico mínimo es de $W/L=3\lambda/2\lambda$ (donde $\lambda = 0.3\mu\text{m}$, ver anexo de parámetros tecnológicos). A continuación, es necesario encontrar el punto de operación apropiado para el transistor MOS, tomando en cuenta las capacitancias mencionadas anteriormente. Para esto, se trabajó con un barrido en el voltaje de drenador de 3, 4 y 5V, simulando primero con un transistor MOS convencional y así establecer sobre qué valores de corriente y de capacitancias parásitas se estaría trabajando. Así, con estos valores la corriente máxima de drenador que se obtiene está alrededor de 12pA, por lo cual se consideró iniciar el diseño del transistor a partir de un aspecto geométrico que sea del doble del mínimo permitido. Para esto, se fijó el valor de L y se varió el valor de W considerando los aspectos geométricos mostrados en la **Tabla 3-1**. Con $\lambda = 0.3\mu\text{m}$.

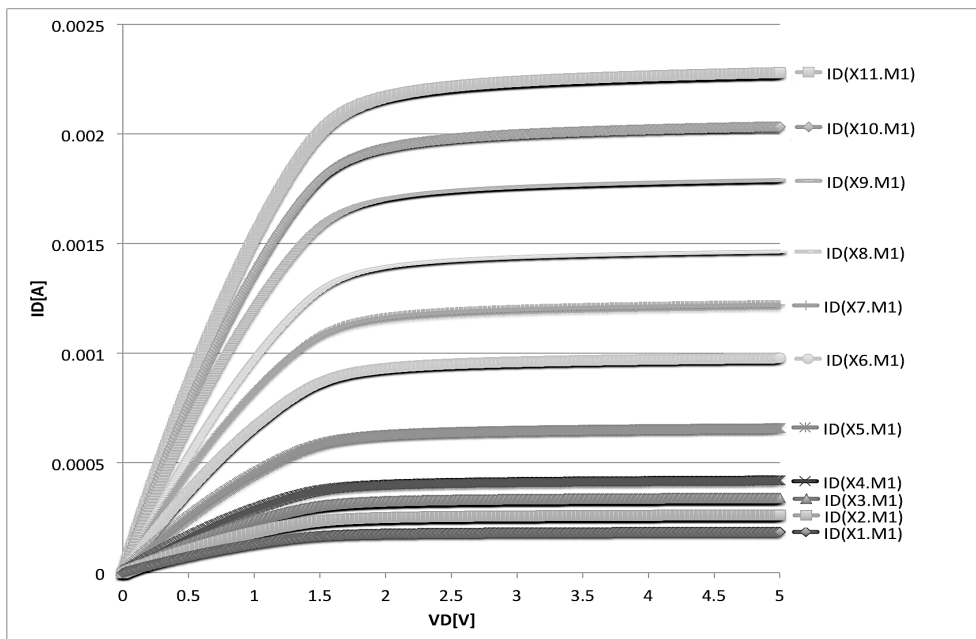
Tabla 3-1 Transistores usados para determinar niveles de corriente.

Transistor	Aspecto geométrico	Transistor	Aspecto geométrico
X1	$4\lambda/4\lambda$	X7	$17\lambda/4\lambda$
X2	$5\lambda/4\lambda$	X8	$20\lambda/4\lambda$
X3	$6\lambda/4\lambda$	X9	$24\lambda/4\lambda$
X4	$7\lambda/4\lambda$	X10	$27\lambda/4\lambda$
X5	$10\lambda/4\lambda$	X11	$30\lambda/4\lambda$
X6	$14\lambda/4\lambda$		

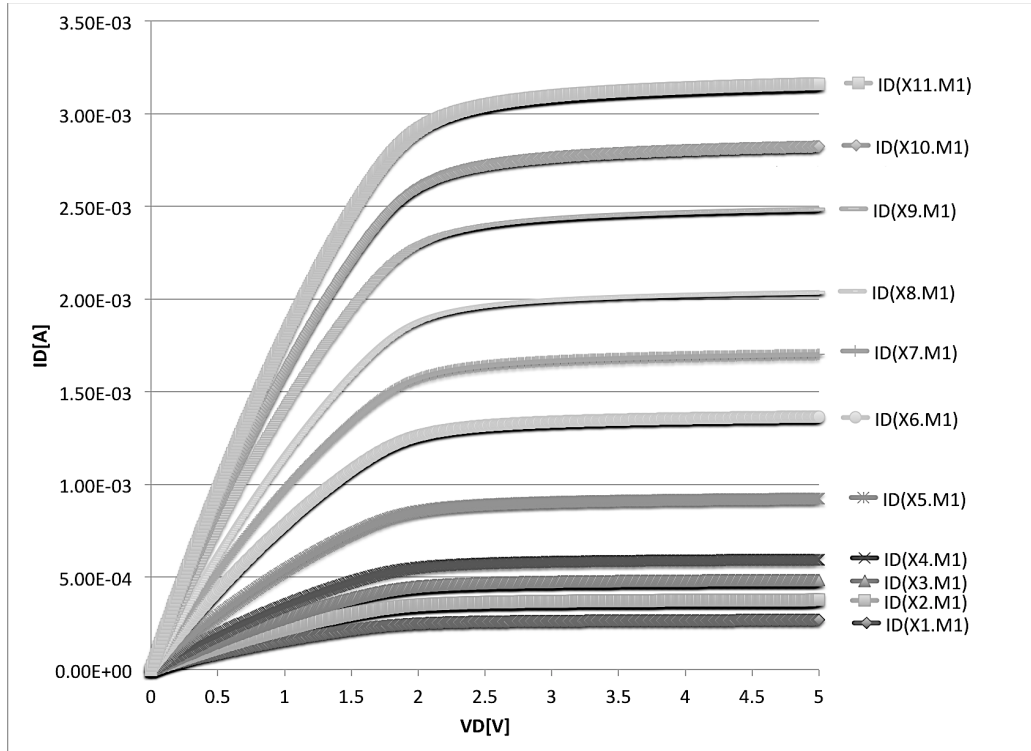
En la **Fig. 3-1** se muestra el comportamiento de dichos transistores, resultado de la simulación, con una polarización en compuerta de 3, 4 y 5V, respectivamente. Esto fue con la intención de ver qué comportamiento tienen cuando no están acoplados a la estructura capacitiva.



(A)



(B)



(C)

Fig. 3-1 Curvas de salida para transistores MOS convencionales, con A)3V, B) 4V, C)5V en la compuerta y un barrido en voltaje de drenador de 0-5V. Cada curva representa un aspecto geométrico diferente.

Observando las gráficas de la **Fig. 3-1**, fue posible establecer sobre qué valores de aspecto geométrico se va a trabajar, correlacionando el aspecto geométrico con el nivel de corriente que se genera en su drenador. Estableciendo así, que la operación del sensor MEMS en cualquiera de sus terminales no debe ser mayor a 5V y no menor a 3V, con la finalidad de hacerlo compatible con la tecnología actual. Se consideró que los aspectos geométricos establecidos fueran un múltiplo entero de λ , para este caso.

Después de observar las curvas mostradas en la **Fig. 3-1**, se decidió trabajar con el transistor X8, correspondiente al aspecto geométrico de $20\lambda/4\lambda$. La razón por la cual se eligió este transistor fue que el valor de la corriente de drenador, en el intervalo de trabajo de 3-5V en compuerta, resulta en un rango de corriente entre 0.9 mA y 2mA, considerándose éste un buen nivel de corriente, que resulta en un sensor

con buena inmunidad al ruido y al mismo tiempo un intervalo de corriente en el que pueden operar circuitos amplificadores operacionales discretos comerciales para la posterior lectura del sensor.

Calculando las capacitancias parásitas por medio de las ecuaciones (2-26 y 2-27) y considerando los parámetros tecnológicos de la corrida (Anexo 1), se obtienen los siguientes valores:

$$C_D = \frac{(3.9)(8.85 \times 10^{-12})(9.97 \times 10^{-8})6\mu m}{1.38 \times 10^{-8}} = 1.49 \times 10^{-15} F$$

$$C_{ox} = (6\mu m)(1.2\mu m)(2.5 \times 10^{-3}) = 1.8 \times 10^{-14} F$$

$$C_{TOT} = C_{ox} + C_D + C_{CG}$$

Así, proponiendo los valores de coeficiente de acoplamiento variable K_{CG} , se calculan los valores de capacitancia de compuerta de control:

$$K_{CG} = \frac{1}{10}, \quad C_{CG} = 2.16 \times 10^{-15} F \quad K_{CG} = \frac{3}{5}, \quad C_{CG} = 2.92 \times 10^{-14} F$$

$$K_{CG} = \frac{1}{5}, \quad C_{CG} = 4.87 \times 10^{-15} F \quad K_{CG} = \frac{7}{10}, \quad C_{CG} = 4.54 \times 10^{-14} F$$

$$K_{CG} = \frac{3}{10}, \quad C_{CG} = 8.35 \times 10^{-15} F \quad K_{CG} = \frac{4}{5}, \quad C_{CG} = 7.79 \times 10^{-14} F$$

$$K_{CG} = \frac{2}{5}, \quad C_{CG} = 1.29 \times 10^{-14} F \quad K_{CG} = \frac{9}{10}, \quad C_{CG} = 1.75 \times 10^{-13} F$$

$$K_{CG} = \frac{1}{2}, \quad C_{CG} = 1.95 \times 10^{-14} F$$

De la **Fig. 3-2** es posible observar que al cambiar el coeficiente de acoplamiento, se observa un efecto equivalente en las curvas de salida, que cuando se cambia el voltaje de compuerta en un transistor convencional, las curvas de la **Fig. 3-2** se obtuvieron asumiendo un voltaje fijo en compuerta de control, de 5V y considerando un aspecto geométrico $20\lambda/4\lambda$.

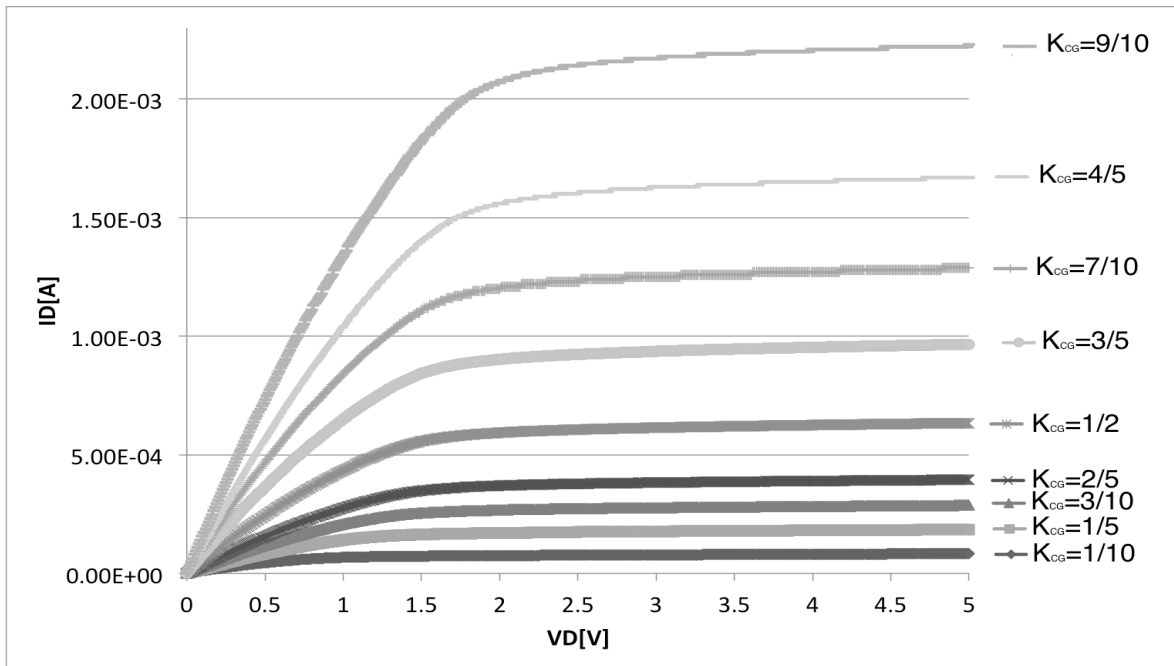


Fig. 3-2 Curva de salida del FGMOS, con un voltaje en la compuerta de control de 5V y diferentes valores de coeficiente de acoplamiento. Correspondiente al aspecto geométrico $20\lambda/4\lambda$.

En la siguiente sección se explica la metodología de diseño de los capacitores móviles, y cómo se relacionan éstos con los valores de coeficiente de acoplamiento planteados, que corresponden a la gráfica de la **Fig. 3-2**.

3.2 La estructura capacitiva móvil. Criterios de diseño

Algunas especificaciones deben ser planteadas en esta sección, correspondientes a varios ámbitos. Lo primero es tener presente que como este MEMS está planteado para ser fabricado en tecnología estándar, se deben seguir las reglas de diseño de On-Semi®, además de que sólo es posible diseñar proponiendo geometrías planares y acoplarse a los espesores y materiales que maneja la tecnología a utilizar. Esto comúnmente se llama diseño en *dos dimensiones y media*. Término inspirado en el trabajo de Akins (1996). Otro aspecto relevante es encontrar un compromiso entre el área total y la menor área posible, pero que al mismo tiempo permita la mayor variación de capacitancia. Otra restricción, es que la distancia entre los electrodos debe ser tal que el efecto de *voltaje de desbalance* (ecuación 2-28) sea mínimo. Se deben escoger capas estructurales tales que puedan ser

micromaquinadas con un proceso relativamente simple, pero que a su vez no dañe la estructura capacitiva fabricada, ya que la rigidez equivalente de la misma, se podría ver afectada. Y finalmente, dichas capas estructurales deben tener una capacitancia parásita insignificante con respecto al sustrato.

3.2.1 Las capas estructurales

A continuación, se escogen las capas estructurales que serán utilizadas. Para esto, se muestra el esquema de la **Fig. 3-3**, que representa todas las capas que se utilizan en el proceso de fabricación On-Semi®. En este caso se trata de un sustrato de silicio monocristalino orientación 100 y la capa de óxido es óxido de silicio.

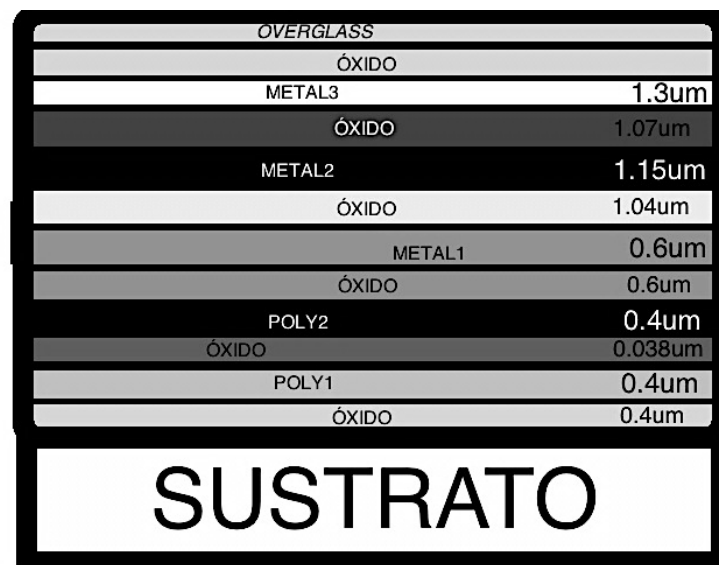


Fig. 3-3 Capas de la tecnología On-Semi® de 0.5µm.

El primer y más importante parámetro es la deflexión que podría tener la estructura capacitiva, debido a que se piensa implementar el fenómeno de capacitancia lateral, por lo cual si uno de los elementos que forma la parte móvil se encuentra ubicado en una posición en el eje z , diferente a la del electrodo fijo, entonces la capacitancia efectiva entre dichos electrodos se vería minimizada (ver **Fig. 3-4**).

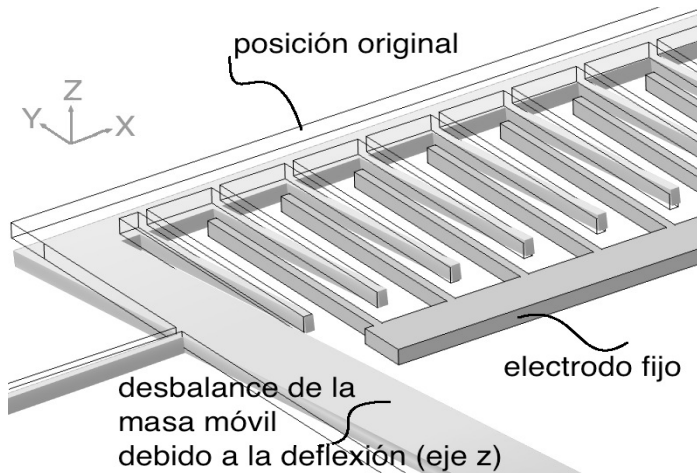


Fig. 3-4 Desbalance de la masa móvil debido a la deflexión.

Seleccionar la capa con la cual se va a trabajar no resulta trivial. Se podría descartar de manera inmediata el uso de capas de polisilicio, debido a que las capas de polisilicio son más delgadas y éstas no se pueden unir para formar una capa más gruesa. Las estructuras formadas con capas de polisilicio podrían presentar una menor deflexión comparadas con capas de metal, debido a que su límite de fluencia y su módulo de Young es más grande respecto a las capas de metal, aluminio.

Para seleccionar la capa o capas más convenientes para formar la estructura capacitiva, se realizó un cálculo rápido, planteando de manera arbitraria un valor de masa y un rango de trabajo de un sensor acelerómetro. Este cálculo está basado en el diseño de la **Fig. 3-5**, considerando que se requiere un resorte de soporte para cada esquina de la masa, y a su vez, un soporte intermedio para evitar la deflexión en el eje z.

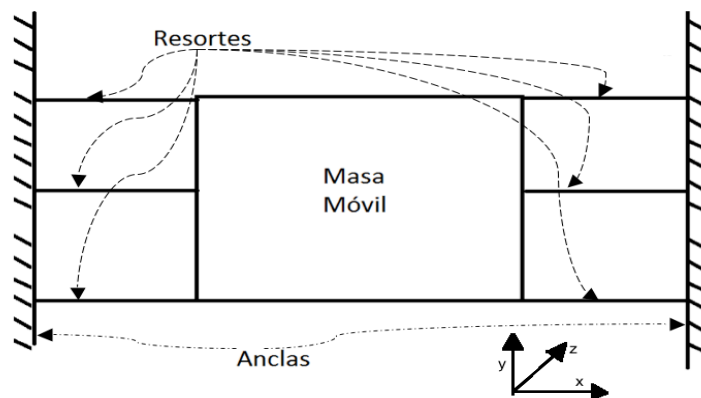


Fig. 3-5 Diseño propuesto para la selección de las capas estructurales.

La deflexión estática de la estructura, debida a su propio peso, mostrada en **Fig. 3-5** se calcula por medio de (ecuación 3-1). Como lo menciona Ogata (2004).

$$\delta = \frac{mg}{K_{eq}} \quad (3-1)$$

Donde δ es la deflexión estática (ver **Fig. 3-6**), m es la masa móvil, g es la aceleración gravitacional, K_{eq} es la rigidez equivalente de la estructura.

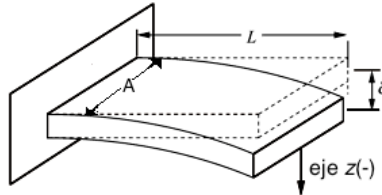


Fig. 3-6 Deflexión estática.

El cálculo de la estructura se realizó con las ecuaciones (2-14), (2-16) y (2-17). Por ejemplo, en las siguientes gráficas se muestra la deflexión de la masa móvil considerando una capa de polisilicio o bien una capa de aluminio (metal1). Variando el ancho A (medido a lo largo del eje y), se considera un espesor (a lo largo del eje z) de $0.4\mu\text{m}$ para polisilicio y un espesor de $0.65\mu\text{m}$ para metal. De la gráfica de la **Fig. 3-7** se muestra el comportamiento que tendría la estructura, fijando el espesor y variando el ancho del resorte (A) y la longitud del mismo (L). Es importante aclarar que se debe trabajar con anchos mínimos si la finalidad es lograr un desplazamiento mayor en la masa con un resorte relativamente más pequeño. La relación entre el espesor (que es fijo y dado por la tecnología), el ancho y la longitud establece un compromiso entre desplazamiento, deflexión y área total que debería abarcar la estructura. Se debe considerar que el área máxima disponible es aproximadamente de $1.5\text{mm} \times 1.5\text{mm}$, considerando el chip que se mandó a fabricar con On-Semiconductor® que fue de $2\text{mm} \times 2\text{mm}$.

De las gráficas mostradas en la **Fig. 3-7** y la **Fig. 3-8**, y considerando que la capacitancia que se va a medir es lateral y además tomando en cuenta un ancho de $1.2\mu\text{m}$, para una capa de polisilicio, la deflexión máxima calculada es de $0.07\mu\text{m}$, por lo cual si el espesor de dicha capa es de $0.4\mu\text{m}$ se estima que se estaría perdiendo alrededor del 17.5% de capacitancia que se podría lograr entre capa. Sin embargo, los desplazamientos de la

masa móvil con capa de polisilicio son mayores que con la capa de metal. Por otro lado, se observa que con la estructura de metal la deflexión máxima calculada es de $0.19\mu\text{m}$. Sin embargo, esto representa una pérdida de capacitancia de 29%, debido a que su espesor es de $0.65\mu\text{m}$. Esto último se puede reducir incrementando el área de sección transversal que soporta la masa, ya que la estructura gana rigidez.

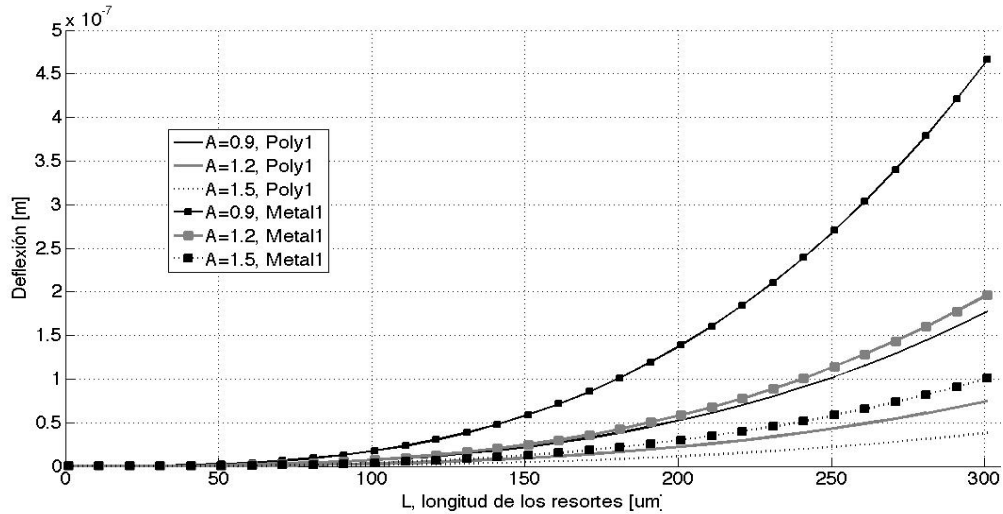


Fig. 3-7 Deflexión en función de la longitud de los resortes, considerando una masa sólida formada por un cuadrado de $250\mu\text{m}$ por lado y una aceleración máxima de 20G.

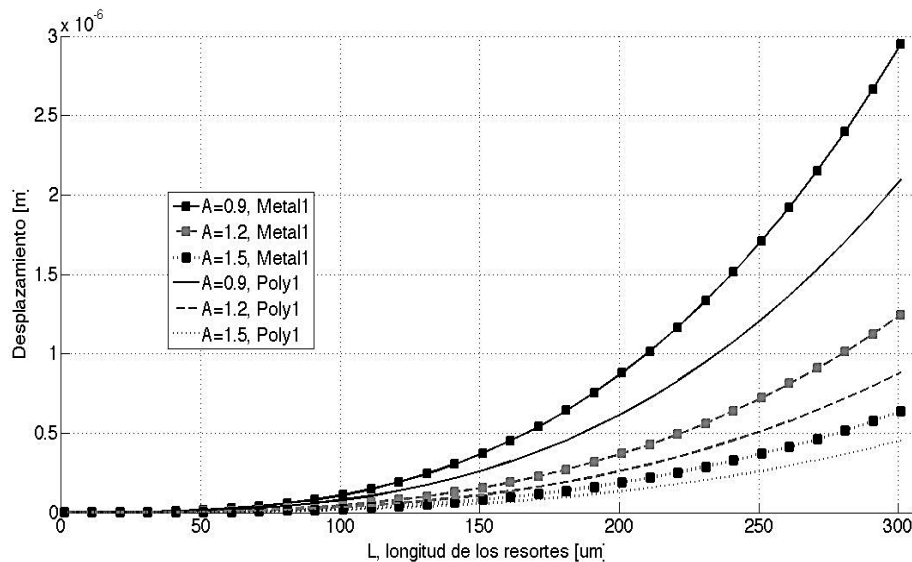


Fig. 3-8 Desplazamiento en función de la longitud de los resortes, considerando una masa sólida formada por un cuadrado de $250\mu\text{m}$ por lado y una aceleración máxima de 20G.

Por lo anterior, se propone trabajar con las dos capas más profundas de metal (metal1 y metal2), teniendo la ventaja de que al unir las quedaría óxido de silicio intermedio, lo que permite reducir la deformación provocada por el proceso de micromaquinado, específicamente entre la unión de la capa de aluminio y la capa intermedia de óxido de silicio, buscando llevar a cero la pérdida de capacitancia debido a la deflexión como lo menciona Weileun Fang (1999). No se usan las capas de polisilicio (Poly1 y Poly2) debido a que tecnológicamente no es posible unir las capas de polisilicio entre sí.

El ancho mínimo considerado para el caso de los metales es de $1.2\mu\text{m}$. Para usar dos capas de metal, es necesario colocar una “vía”, nombre que se le da a la zona que une a un metal con otro, debe ser un cuadro de 2λ por lado y debe estar rodeada por un marco de metal de al menos λ . De las gráficas mostradas en la **Fig. 3-9** y **Fig. 3-10**. Considerando un ancho de $1.2\mu\text{m}$, para una capa de metal1-2 la deflexión máxima calculada es de $0.17\mu\text{m}$, por lo cual si el espesor de dicha capa es de $1.75\mu\text{m}$, se estima que se estaría perdiendo alrededor del 9.7% de la capacitancia que se podría lograr entre las paredes laterales. Sin embargo, los desplazamientos de la masa móvil son mayores si se emplea únicamente la capa de metal1. Por otro lado, observando la estructura de metal1, la deflexión máxima calculada es de $0.19\mu\text{m}$. Sin embargo, esto representa una pérdida de capacitancia de 29%, debido a que su espesor es de $0.65\mu\text{m}$ lo que sugiere que al usar capas de metal unidas es posible reducir la pérdida de capacitancia por el fenómeno de deflexión.

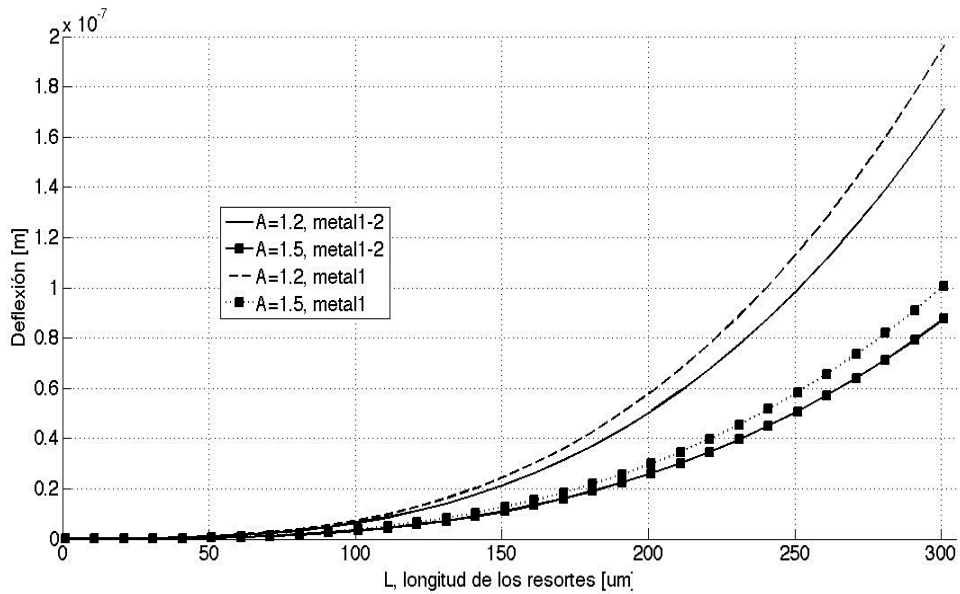
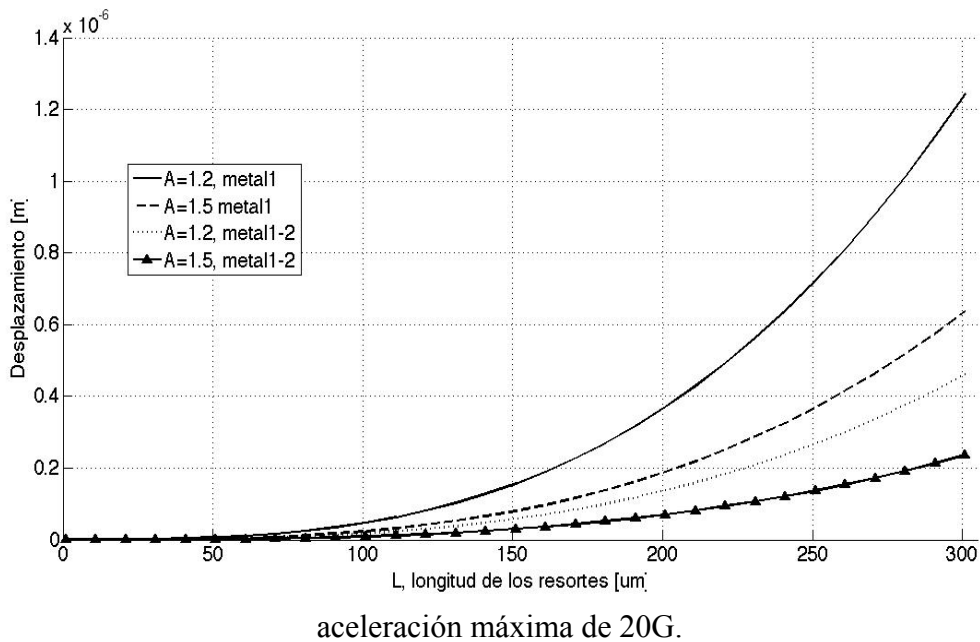


Fig. 3-9 Deflexión en función de la longitud de los resortes, para diferentes capas de metal, considerando una masa sólida formada por un cuadrado de $250\mu\text{m}$ por lado y una



aceleración máxima de 20G.

Fig. 3-10 Prueba de desplazamiento para diferentes capas de metal, considerando una masa sólida formada por un cuadrado de $250\mu\text{m}$ por lado y una aceleración máxima de 20G.

Del análisis anterior se elige usar las capas de Metal1-2 unidas por medio de una vía. Por otro lado, de acuerdo con los resultados obtenidos por Weileun Fang (1999), usar una sola capa (en este caso sin que ésta tenga contacto final con una capa de óxido) aumenta la posibilidad del efecto de punta en los peines capacitivos.

3.2.2 Especificaciones de diseño de la estructura móvil

Ahora, para diseñar la estructura móvil también es necesario establecer especificaciones objetivo. Éstas están comprendidas por varios criterios, algunos mecánicos, otros eléctricos, y otros que establecen las reglas de diseño para la fabricación con On-Semiconductor®. Entre los parámetros mecánicos se encuentran: el rango de medición del sensor, que usualmente se da en múltiplos enteros de G; el desplazamiento deseado por la masa móvil, que debe obedecer la ley de Hook; el área máxima a utilizar, considerando el área de las terminales del chip (los *pads*); el material que será empleado, debido a que el desempeño de la estructura depende de la densidad del material, de su coeficiente de Poisson y de su módulo de Young. Entre los parámetros eléctricos se deben considerar: el rango de capacitancias que produce una variación más conveniente del coeficiente de acoplamiento variable del FGMOS, considerando un transistor de $20\lambda/4\lambda$; el punto de operación del transistor, que debe corresponder a un voltaje menor que el voltaje de desbalance. Las reglas de diseño que se deben considerar son: el ancho mínimo permitido, debido a que se usarán dos capas de metal y se debe incluir una vía, la inclusión de dicha vía implica aspectos como, tamaño de la vía, distancia entre vía-vía, distancia entre vía-metal1, distancia entre vía-metal2; otra regla de diseño que se debe incluir es la distancia permitida entre pistas metálicas, ya sea metal1-metal1 o metal2-metal2. Las especificaciones usadas se resumen en la **Tabla 3-2**.

Tabla 3-2 Especificaciones objetivo para el diseño de la estructura móvil capacitiva.

Variable	Magnitud	unidades	Descripción
Intervalo de G's	$\pm 6G$	Sin unidades	Rango en el cual opera el sensor de manera habitual
Desplazamiento máximo	± 0.5	μm	Desplazamiento máximo alcanzado de la masa móvil en el caso en el que el sensor se encuentre sensando $\pm 6G$
Área máxima a utilizar	750x750	μm^2	Área máxima a utilizar dentro de chip
Material, aluminio (metal1, metal2)	70	GPa	Módulo de Young
	0.35	Sin unidades	Coefficiente de Poisson
	2700	Kg/m^3	Densidad
Rango de variación de coeficiente de acoplamiento variable	1/10-9/10	Sin unidades	Variación del capacitor que genera el coeficiente de acoplamiento variable para un transistor de aspecto geométrico de $20\lambda/4\lambda$
Voltaje de operación	5	V	Éste se deberá ajustar a que sea menor al voltaje de desbalance, dependiendo de la rigidez resultante.
Ancho mínimo	4	λ	Ancho mínimo de la pista metálica, que en este caso será el material estructural, considerando que está compuesto de dos capas.
Separación mínima	3	λ	Separación mínima entre pistas metálicas. Para determinar las distancias entre cada uno de los peines que conforman los capacitores.
Ejes de operación	1	Sin unidades	El acelerómetro sólo sensa en un eje, ya que la finalidad es demostrar que el FGMS puede ser usado como transductor.

El intervalo de G seleccionado se obtuvo de comparar y seleccionar un intervalo intermedio entre aquellos que actualmente manejan los sensores acelerómetros en el mercado, siendo los intervalos más comunes: $\pm 1.5G$, $\pm 2G$, $\pm 3G$, $\pm 4G$, $\pm 5G$, $\pm 6G$, $\pm 8G$, $\pm 12G$ y $\pm 16G$. Estos intervalos los manejan sensores como el MPU-6050 de *Atmel*®, el

LSM303DLC y el LSM303DLHC de *Microchip*®, el ADXL335, el ADXL330, ADXL320, de *Analog Devices*®, el MMA8452Q y el MMA8450Q de *Freescale Semiconductor*®, y finalmente el LIS302DL de *ST*®.

El desplazamiento máximo se obtuvo al comparar la distancia mínima entre pista metálica que en este caso es de $0.9\mu\text{m}$ y la ecuación 2-15. Debido a que la distancia entre los electrodos debe ser de al menos tres veces el desplazamiento deseado, el valor mínimo de la distancia entre electrodos es de $0.9\mu\text{m}$ y podría ir aumentando de $0.3\mu\text{m}$ en $0.3\mu\text{m}$, lo que permite un aumento en el desplazamiento de $0.1\mu\text{m}$ en $0.1\mu\text{m}$, a partir de $0.3\mu\text{m}$. Con el fin de trabajar ligeramente por encima de los límites permitidos, se establece el desplazamiento máximo de $0.5\mu\text{m}$, dejando así una distancia entre electrodos mínima de $1.5\mu\text{m}$. (ecuación 2-15)

El área máxima a utilizar se estableció considerando que dentro del chip de $2\text{mm}\times 2\text{mm}$, el espacio disponible después de quitar el área utilizada por el marco de los *pads* es de $1.5\text{mm}\times 1.5\text{mm}$, y debido a que se deseaba incluir más de un diseño de estructura capacitiva, se estableció una cuarta parte del área disponible para cada estructura. En este caso se consideró una cuarta parte de área disponible para el diseño A, el B, el C y E, respectivamente.

De esta manera, quedan completamente establecidos los criterios, ya que la selección de las capas estructurales, los voltajes de operación y el rango de variación del coeficiente de acoplamiento variable se abarcaron en secciones anteriores.

3.2.3 Cálculo y análisis por elemento finito de la estructura móvil capacitiva

Las estructuras mostradas a continuación se calcularon por medio del siguiente procedimiento:

- Se establece un valor de masa. Dicha masa debe estar comprendida en un área de $750\mu\text{m}\times 750\mu\text{m}$, dejando espacio para colocar los resortes de soporte y la electrónica de lectura asociada.

- Se calcula el valor de la fuerza máxima debida a la aceleración máxima (de la **Tabla 3-2** y usando la segunda ley de Newton).
- Se establece el desplazamiento máximo y la distancia entre electrodos, por medio de las especificaciones objetivo (**Tabla 3-2**) y de la ecuación 2-15.
- Por medio de la ecuación 2-14 se calcula la rigidez equivalente, dependiente del eje en el que se desea el movimiento.
- Para el caso de la estructura de viga simple, se calculan sus características geométricas por medio de la ecuación 2-16 y la 2-17.
- Para el caso de la estructura con múltiples resortes en formas de U, sus características geométricas se calculan por medio de la ecuación 2-17 y la 2-20.
- Para el caso de la estructura de columpio rectangular, sus características geométricas se calculan por medio de la ecuación 2-17 y la 2-22.

Nota: se consideraron solo tres estructuras: la de viga simple, la de múltiples resortes en forma de U y la estructura de columpio rectangular, el resto fueron descartadas. Los motivos fueron los siguientes: la estructura de columpio triangular no cumple con la especificación de la separación mínima entre pista de metal, debido a que su soporte forma un ángulo menor a 90° violando las reglas de diseño; por otra parte la estructura con resorte en forma de U tiene el inconveniente de permitir movimientos no deseados en los ejes que no se desean sensar.

Estructura de viga simple.

En la **Tabla 3-4** se muestran las características resultantes de la estructura de viga simple. En la **Fig. 3-11** se muestra el resultado del análisis de desplazamiento en el eje x correspondiente al aplicar una aceleración de 6G, en la **Fig. 3-12** se muestra un acercamiento de la **Fig. 3-11** y para el caso de la **Fig. 3-13** se muestra el análisis de deflexión que tiene la masa móvil por el efecto de la gravedad. De los resultados mostrados es posible observar que la deflexión para el caso de la estructura simple representa apenas un 1.46% del espesor total que tiene la estructura que es de $1.75\mu\text{m}$, este

es un dato importante ya que representa la posible pérdida de área de traslape que podría tener los capacitores. Para el caso del desplazamiento efectivo se observa que el desplazamiento obtenido está por debajo del esperado $0.13\mu\text{m}$.

Tabla 3-3 Características de la estructura de viga simple.

Característica	Magnitud y unidades
Masa	$5.17 \times 10^{-10} \text{kg}$
Área ocupada	$750 \times 300 \mu\text{m}^2$
Longitud del resorte	$80 \mu\text{m}$

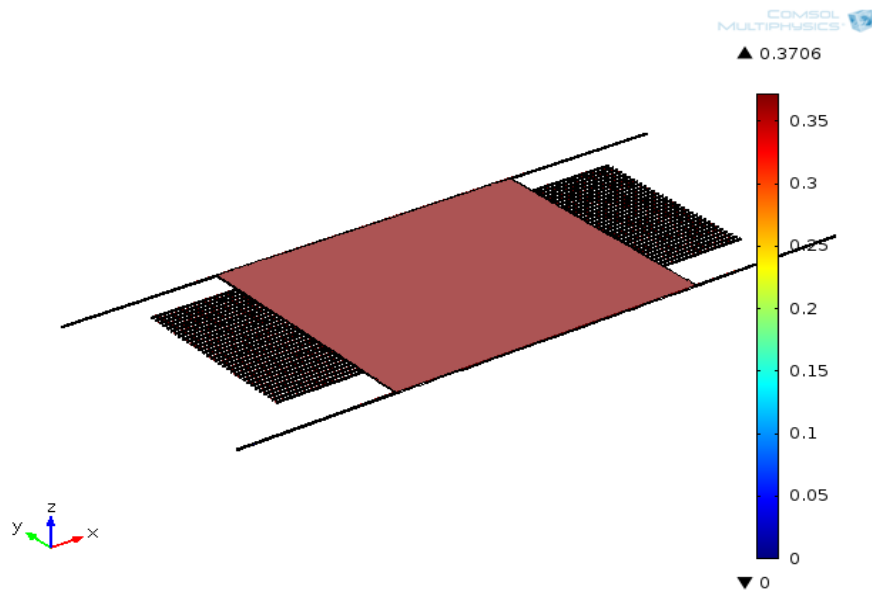


Fig. 3-11 Estructura de viga simple, análisis de desplazamiento máximo en el eje y , unidades $[\mu\text{m}]$.

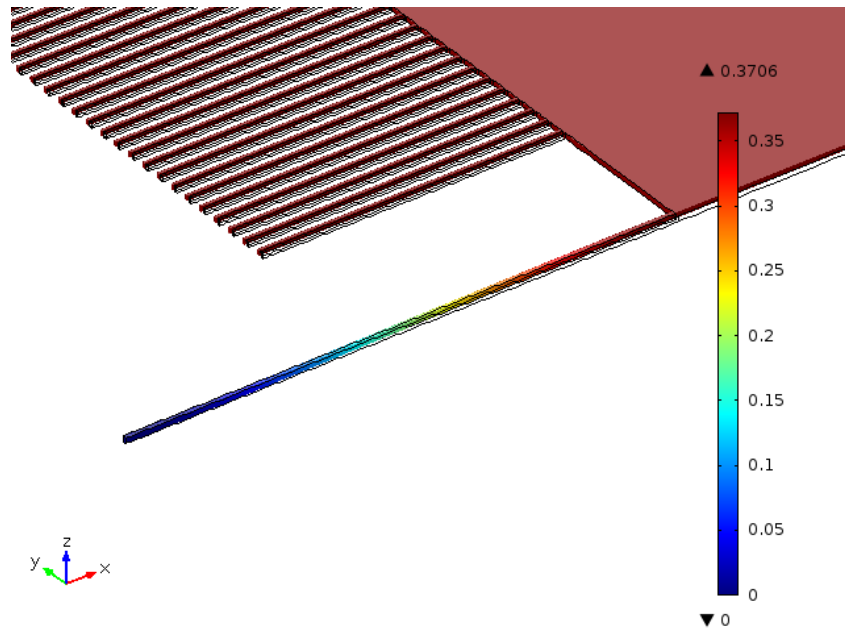


Fig. 3-12 Acercamiento a la estructura de viga simple, análisis de desplazamiento máximo en el eje y , unidades [μm].

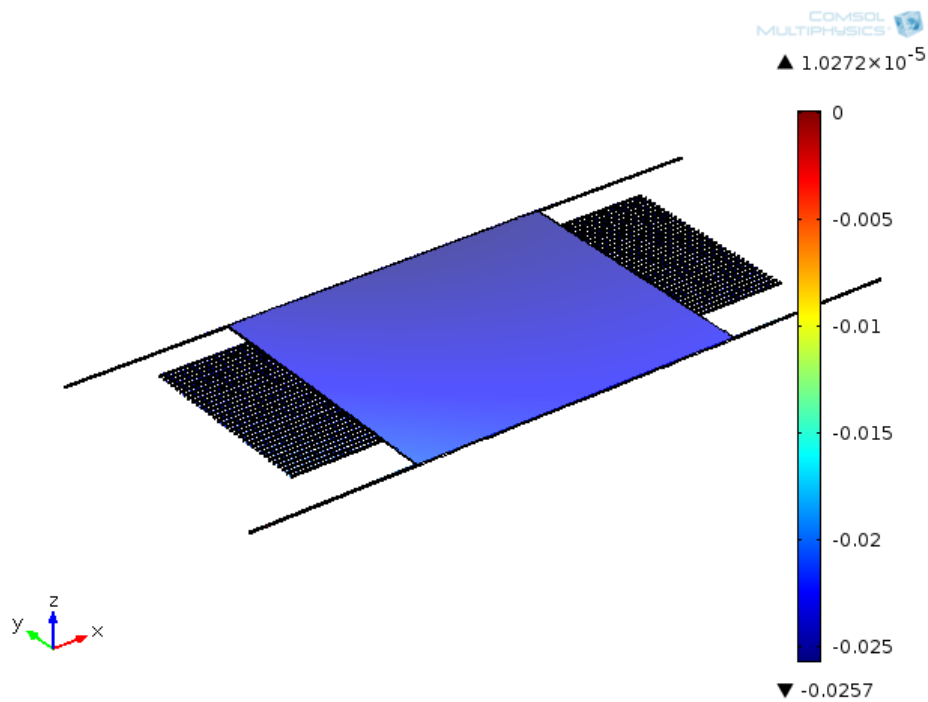


Fig. 3-13 Acercamiento a la estructura de viga simple, análisis de deflexión (eje z), unidades [μm].

Estructura con múltiples resortes en formas de U

En la **Tabla 3-4** se muestran las características resultantes de la estructura de múltiples resortes en forma de U. En la **Fig. 3-14** se muestra el resultado del análisis de desplazamiento en el eje x correspondiente al aplicar una aceleración de 6G: en la **Fig. 3-15** se muestra un acercamiento de la **Fig. 3-14** y para el caso de la **Fig. 3-16** se muestra el análisis de deflexión que tiene la masa móvil por el efecto de la gravedad. De los resultados mostrados, es posible observar que la deflexión para el caso de la estructura con múltiples resortes en forma de U representa apenas un 1.88% del espesor total que tiene la estructura que es de $1.75\mu\text{m}$. Para el caso del desplazamiento efectivo es el esperado que es de $0.5\mu\text{m}$.

Tabla 3-4 Características de la estructura con múltiples resortes en forma de U.

Característica	Magnitud y unidades
Masa	$5.17 \times 10^{-10} \text{kg}$
Área ocupada	$420 \times 500 \mu\text{m}^2$
Longitud del resorte	$80 \mu\text{m}$

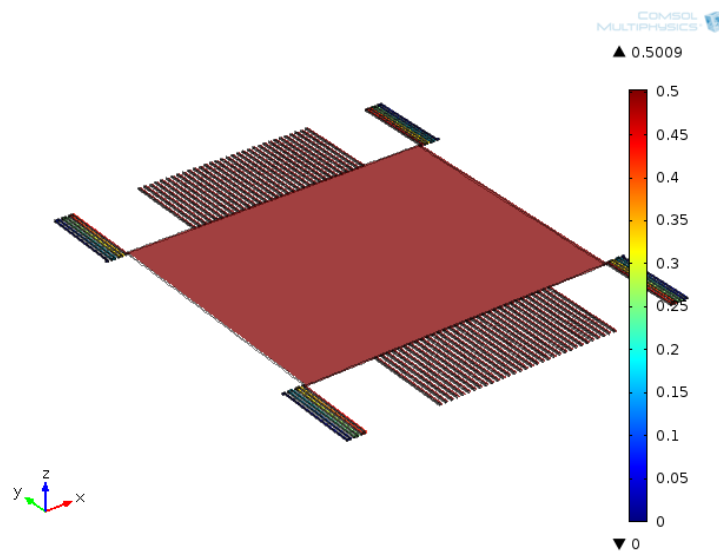


Fig. 3-14 Estructura con resorte múltiples en formas de U, análisis de desplazamiento máximo en el eje x, unidades [μm].

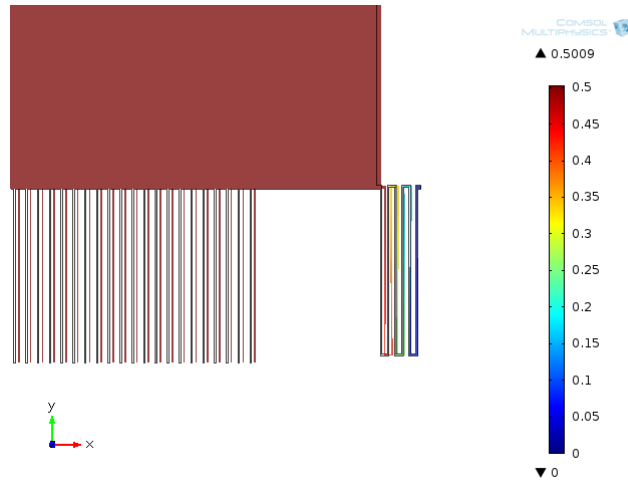


Fig. 3-15 Acercamiento a la estructura con resorte múltiples en formas de U, análisis de desplazamiento máximo en el eje x , unidades [μm].

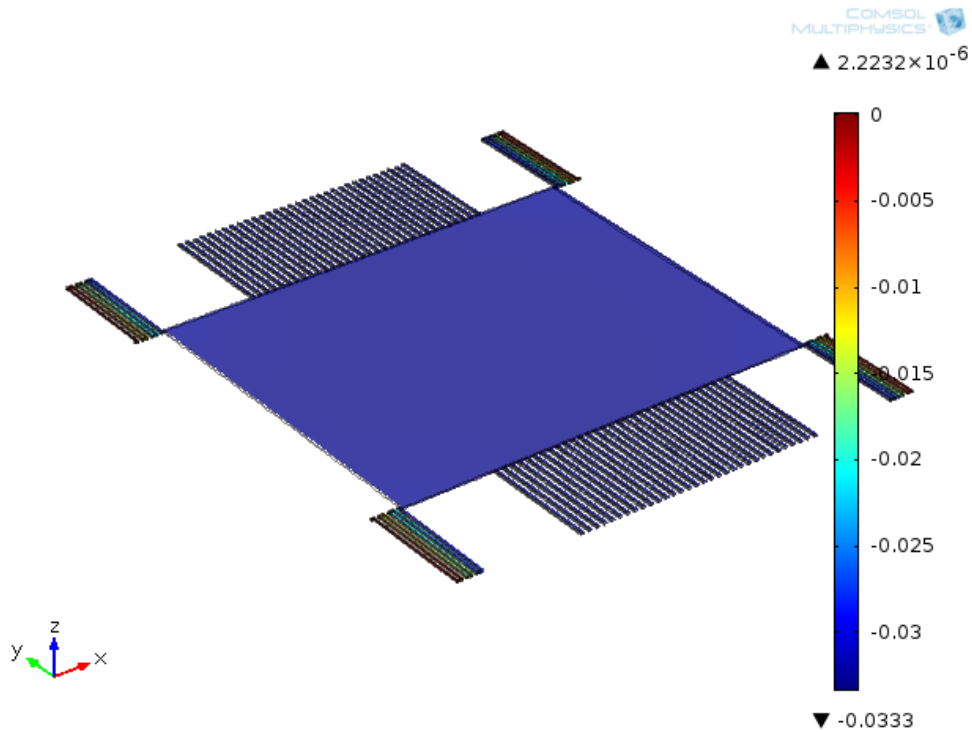


Fig. 3-16 Estructura con resorte múltiples en formas de U, análisis de deflexión (eje z), unidades [μm].

Estructura de columpio rectangular

En la **Tabla 3-5** se muestran las características resultantes de la estructura con resortes de columpio rectangular. En la **Fig. 3-17** se muestra el resultado del análisis de

desplazamiento en el eje x correspondiente al aplicar una aceleración de 6G: en la **Fig. 3-18** se muestra un acercamiento de la **Fig. 3-17** y para el caso de la **Fig. 3-19** se muestra el análisis de deflexión que tiene la masa móvil por el efecto de la gravedad.

Tabla 3-5 Características de la estructura con resortes de columpio rectangular.

Característica	Magnitud y unidades
Masa	$8.33 \times 10^{-10} kg$
Área ocupada	$500 \times 650 \mu m^2$
Longitud del resorte	$148 \mu m$

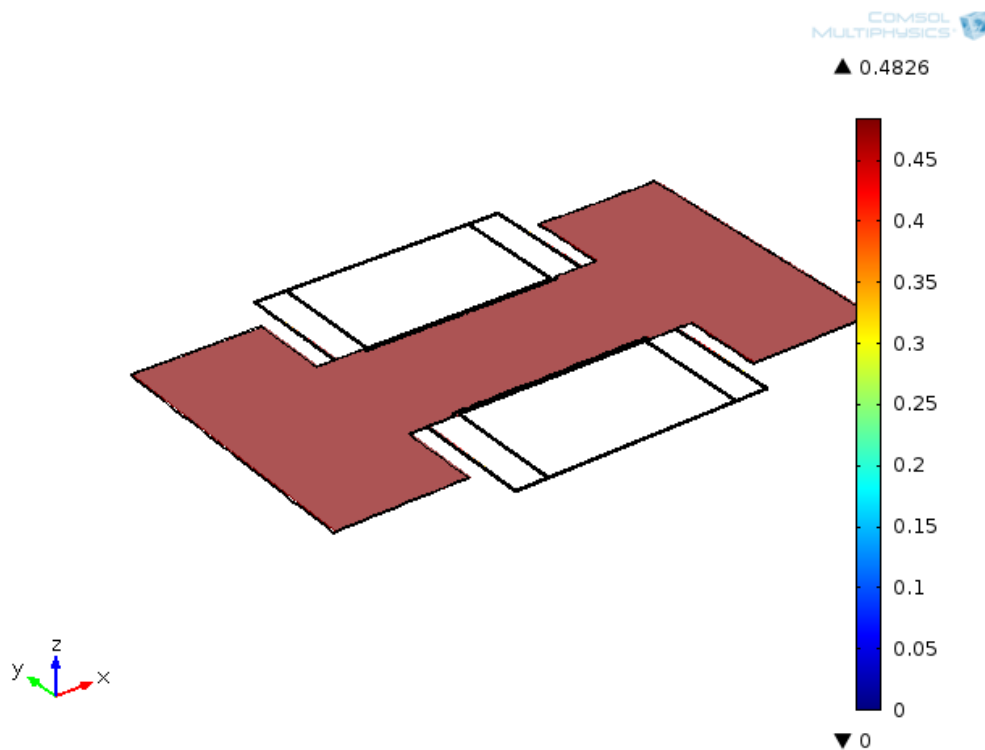


Fig. 3-17 Estructura con resorte en forma de columpio rectangular, análisis de desplazamiento máximo en el eje x, unidades [μm].

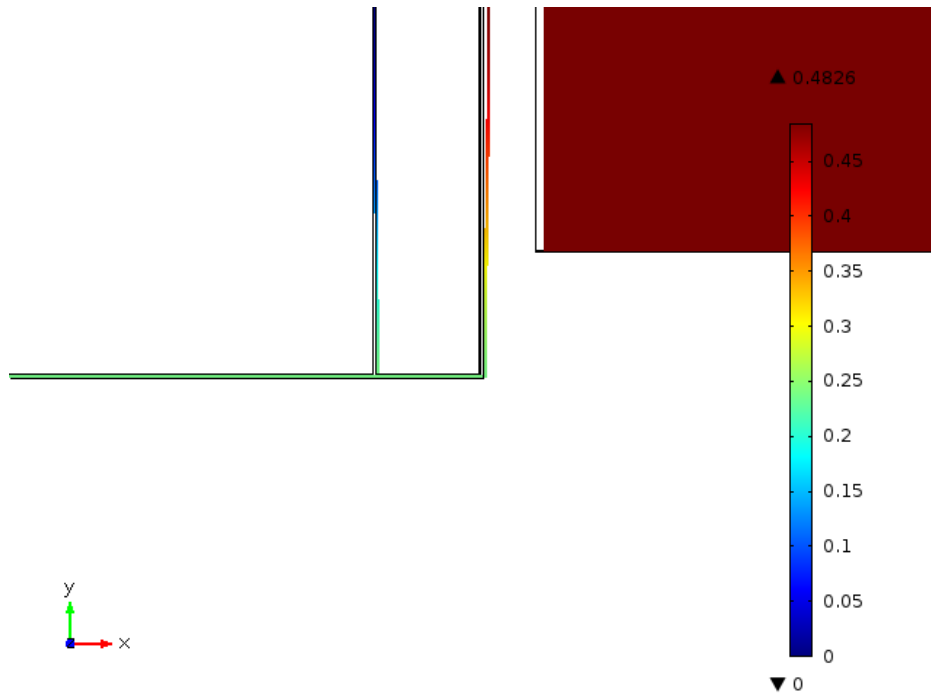


Fig. 3-18 Acercamiento a la estructura con resorte en forma de columpio rectangular, análisis de desplazamiento máximo en el eje x , unidades $[\mu\text{m}]$.

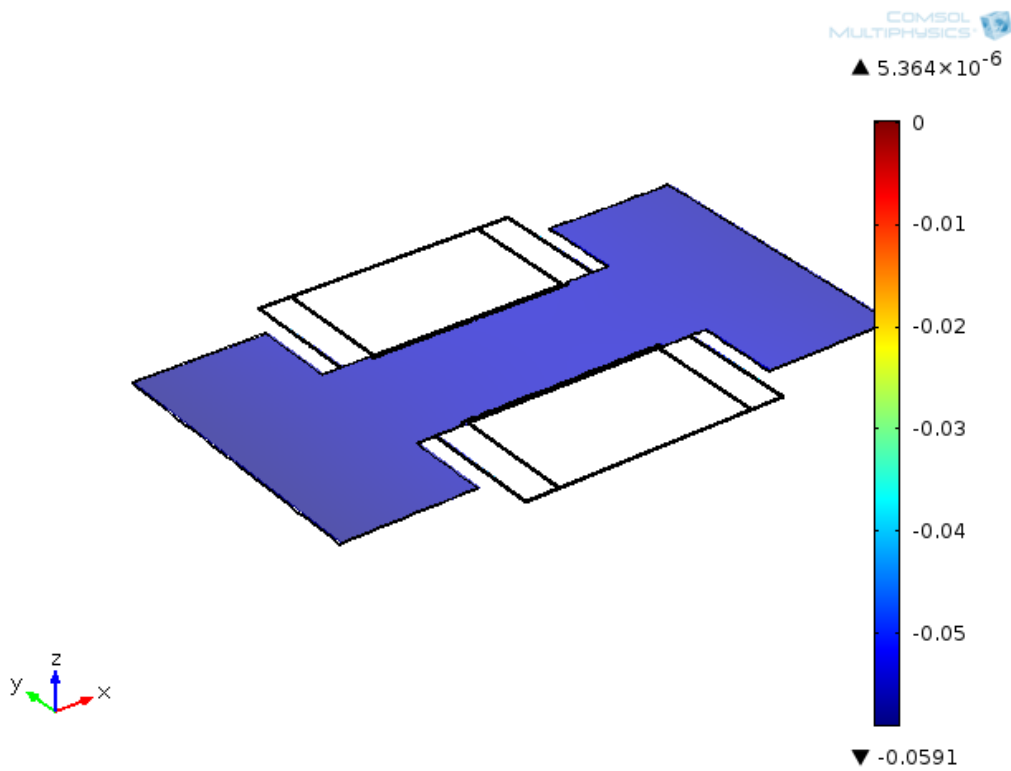


Fig. 3-19 Estructura con resorte en forma de columpio rectangular, análisis de deflexión (eje z), unidades $[\mu\text{m}]$.

3.3 El diseño topológico

Como se ha venido mencionando en capítulos anteriores, el diseño topológico de este trabajo de tesis se abordó usando las reglas de fabricación de On-Semiconductor®, para una tecnología de $0.5\mu\text{m}$. En esta sección se detallará el proceso de diseño topológico para las estructuras móviles capacitivas y los FGMOS que se usan como transductores.

3.3.1 FGMOS de pruebas

De los resultados obtenidos en la sección 3.1 y 3.2, se diseñó un transistor FGMOS con dimensiones de $20\lambda/4\lambda$ (Fig. 3-20) observando seis variantes del mismo. Cada variante de éste tiene la característica de que el capacitor acoplado a la compuerta flotante tiene dimensiones distintas.

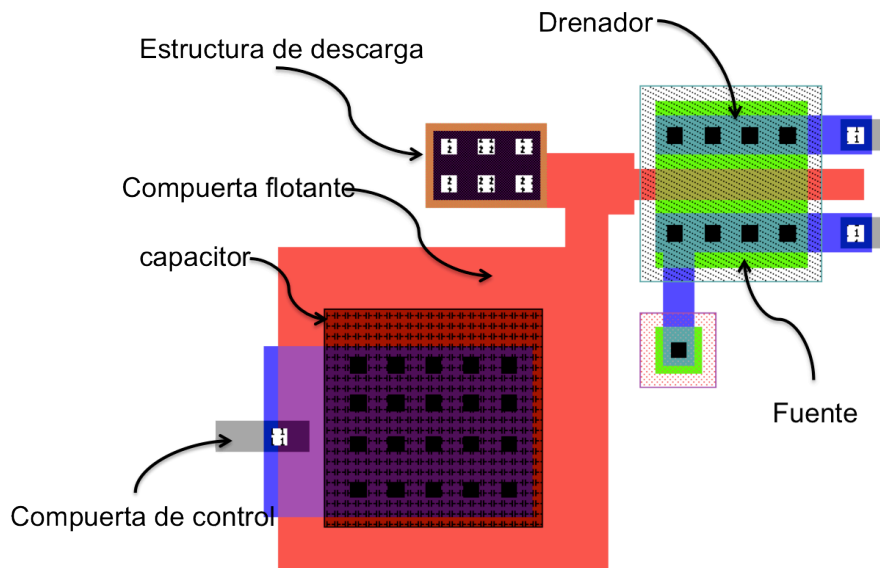


Fig. 3-20 Transistor FGMOS con aspecto geométrico $20\lambda/4\lambda$, acoplado a un capacitor formado entre poly1 y poly2, basado en las reglas de diseño de On-Semiconductor®.

Los elementos que componen a esta celda son:

- La compuerta de control, está formada por una pista metálica formada por la capa Metal2 y una pista de Metal1, unidas entre sí por una capa llamada *vía1*.

-
- El capacitor, formado por tres capas principales. La capa de poly1 que también es una extensión de la compuerta flotante y uno de los electrodos del capacitor, la capa de óxido de silicio, y la capa de poly2 que forma el segundo electrodo del capacitor y se conecta por medio de la capa *contact*¹ a la compuerta de control. (Fig. 3-5)
 - La compuerta flotante, formada únicamente por una capa de poly1, dicha capa tiene contacto con la estructura de descarga y el capacitor acoplado.
 - La estructura de descarga formada por la unión de la poly1, poly2, metal1, metal2, metal3 y sus respectivas capas que indican la unión entre cada una éstas. Según E. Rodriguez-Villegas (2003) al agregar dicha estructura de descarga los transistores FGMOS no deberán tener carga atrapada en su compuerta flotante debido al proceso de fabricación.
 - La fuente y el drenador, formados por la selección de capa activa y la indicación que de dicha área activa serán dos pozos N, debido a que este proceso de fabricación utiliza un sustrato tipo P. Los contactos tanto para la compuerta como para el drenador están formados por pistas metálicas de Metal1 y Metal2.

En total se trabajaron seis capacitores fijos acoplados cada uno con un respectivo transistor. A este conjunto se le denominó “transistores FGMOS de prueba”. Debido a que tienen la tarea de demostrar que al colocar un capacitor de diferentes dimensiones a un mismo transistor (siempre que dicho capacitor sea del orden de las capacitancias parásitas del mismo transistor), éste podrá cambiar su punto de operación. Sin modificar el voltaje aplicado a fuente, drenador o compuerta de control.

En esta sección se trabajó con los transistores de prueba mencionados. Dichos transistores fueron propuestos con un aspecto geométrico fijo. Posteriormente, con base en el cálculo de sus capacitancias parásitas se obtuvieron diferentes valores de capacitores de acoplamiento con la finalidad de obtener una variación del coeficiente de acoplamiento, ya

¹ Esta capa no representa una capa física que implique un depósito, sólo se usa para indicar que existirá contacto entre la capa de poly y la capa de metal.

que su valor de voltaje en la compuerta flotante se verá afectado por la presencia de dicho capacitor.

Para calcular la geometría de cada capacitor de acoplamiento del FGMOS se usó el aspecto geométrico del transistor, que en este caso es de $\frac{20\lambda}{4\lambda}$ ($\lambda = 0.3\mu\text{m}$) y se calcularon las capacitancias parásitas (resultado obtenido de la sección 2.1). Así, siguiendo las reglas de diseño establecidas por On-Semiconductor®, se obtuvieron los capacitores mostrados en la **Tabla 3-6**.

Tabla 3-6 Valores de coeficiente de acoplamiento para cada transistor de prueba.

Número de transistor	K_{CG}	Capacitor de acoplamiento
FGMOS 1	.29	$5.83 \times 10^{-15} [\text{F}]$
FGMOS 2	.36	$8.1 \times 10^{-15} [\text{F}]$
FGMOS 3	.55	$17.03 \times 10^{-15} [\text{F}]$
FGMOS 4	.71	$34.04 \times 10^{-15} [\text{F}]$
FGMOS 5	.79	$54.75 \times 10^{-15} [\text{F}]$
FGMOS 6	.83	$68.12 \times 10^{-15} [\text{F}]$

Los transistores de prueba consisten en seis transistores FGMOS de igual aspecto geométrico, con un capacitor acoplado. Para el caso del transistor número uno, se tendrá la mayor capacitancia, mientras que transistor número seis tendrá la menor capacitancia. Fig. 3.21

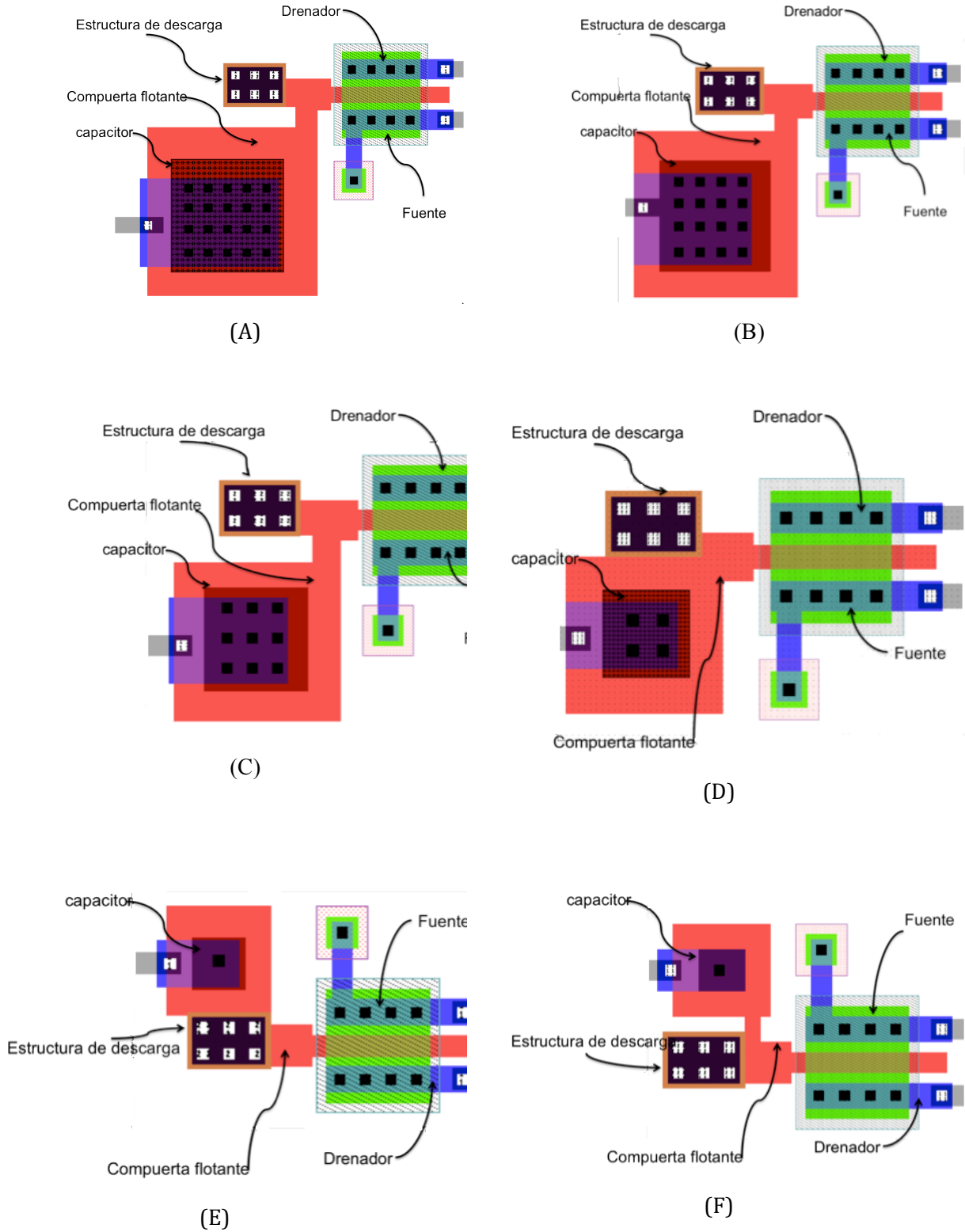


Fig. 3-21 Transistores de prueba (A)1, (B) 2, (C) 3, (D) 4, (E) 5 y (F), con aspecto geométrico $20\lambda/4\lambda$, acoplado a un capacitor formado entre poly1 y poly2, basado en las reglas de diseño de On-Semiconductor®.

3.3.2 Estructuras capacitivas MEMS acelerómetro, acopladas con un FGMOS como transductor

En esta sección se detalla el diseño topológico de cada estructura capacitiva acoplada al transistor. Para todas las estructuras que se presentan en este trabajo, la masa sísmica tendrá una estructura en forma de peine con el fin de lograr un valor variable de capacitancia. Dicha masa móvil será el electrodo número uno de los capacitores C_{12} , C_{11} , C_{22} y C_{21} (ver **Fig. 3-22**). Correspondiendo a la compuerta de control. Se contará con un peine en cada lado de la masa y tendrán una configuración tal y como se muestra en la **Fig. 3-22**. Dicha configuración permite la detección de aceleración en ambas direcciones a lo largo del eje sobre el que se mueve, por medio de una distribución no simétrica entre los dedos ($C_{12} < C_{11}$ y $C_{22} < C_{21}$) y un conjunto de dos transductores FGMOS. Así se tendrán dos segundos electrodos. Uno para el sensado de derecha y el otro para izquierda, correspondiendo al lado fijo de los capacitores. Ese lado fijo estará acoplado eléctricamente al transistor, formando así la compuerta flotante. El diagrama eléctrico de este sistema se observa en la **Fig. 3-23**.

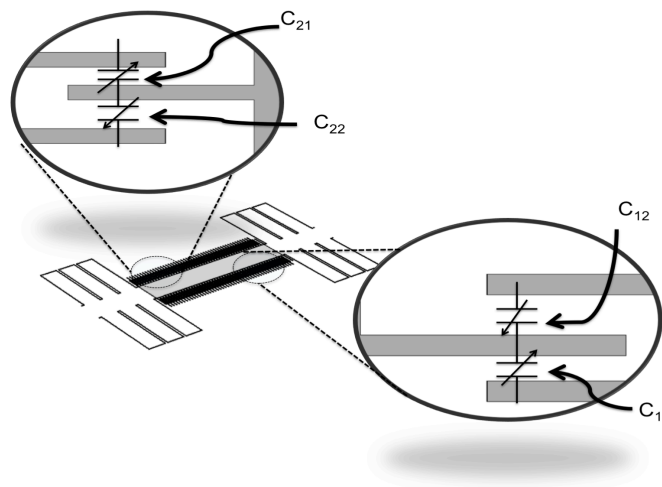


Fig. 3-22 Masa móvil, y los capacitores circundantes, que será parte del sensor MEMS.

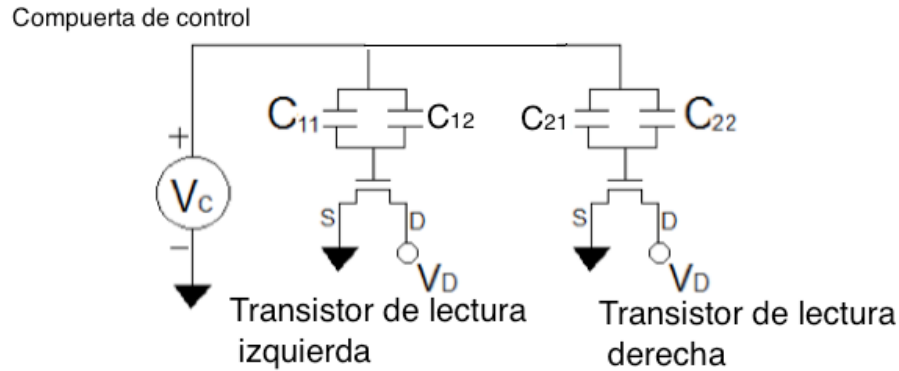


Fig. 3-23 Diagrama eléctrico para el sensor MEMS capacitivo.

Para el caso de todas la estructuras la masa móvil está fabricada por medio de la unión de dos capas de metal (Metal1 y Metal2) por medio de la capa de vía1. El transistor para sensar derecha y el transistor para sensar izquierda tienen el mismo diseño topológico que las estructuras de prueba de la sección anterior. En la **Fig. 3-27** se muestra el diseño final con el chip. En este diseño final se muestran algunas otras estructuras que no forman parte de este trabajo de tesis. Dichas estructuras corresponden a trabajos alternos que se realizan en el mismo laboratorio.

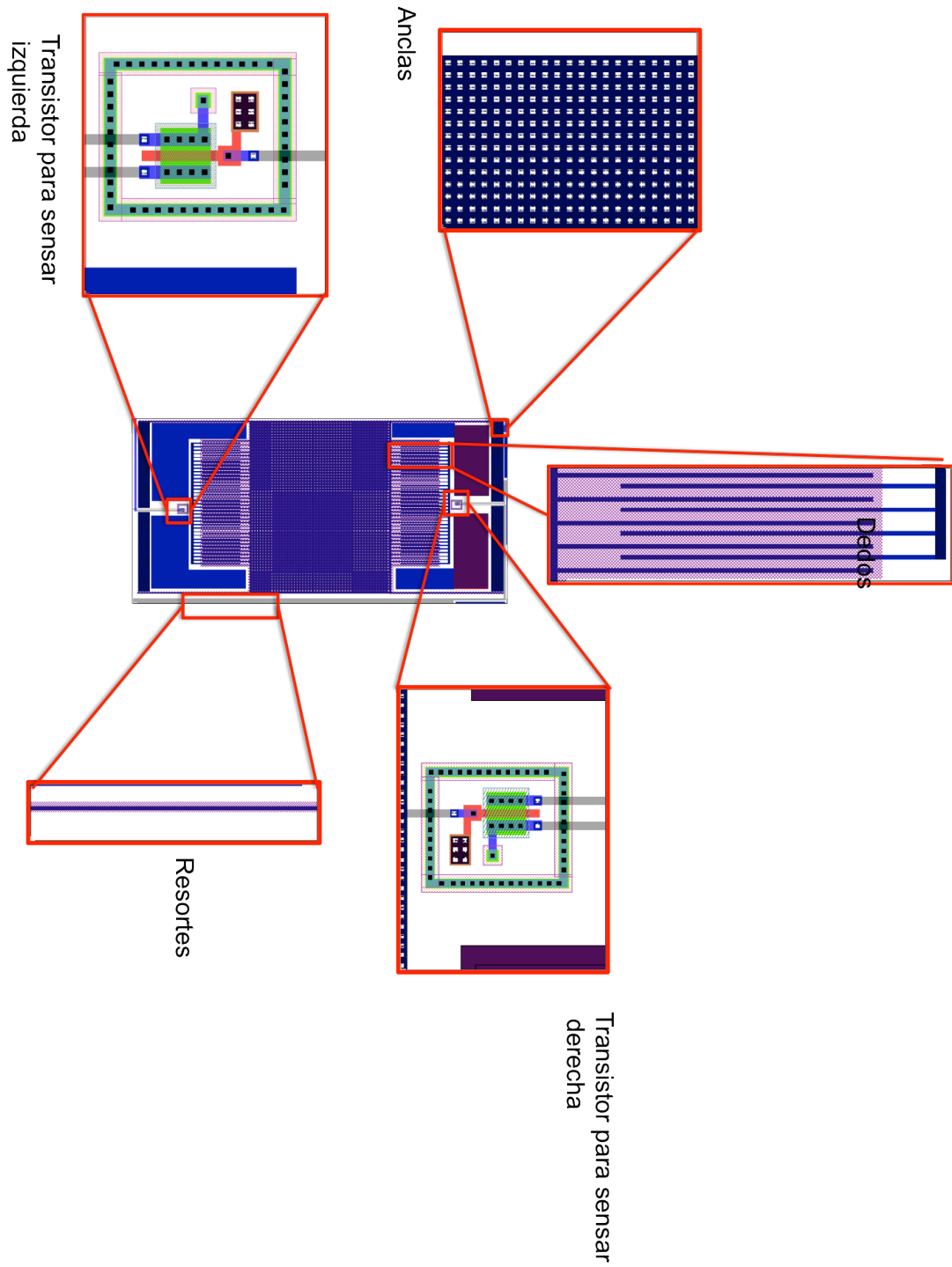


Fig. 3-24 Diseño topológico de la estructura de viga simple.

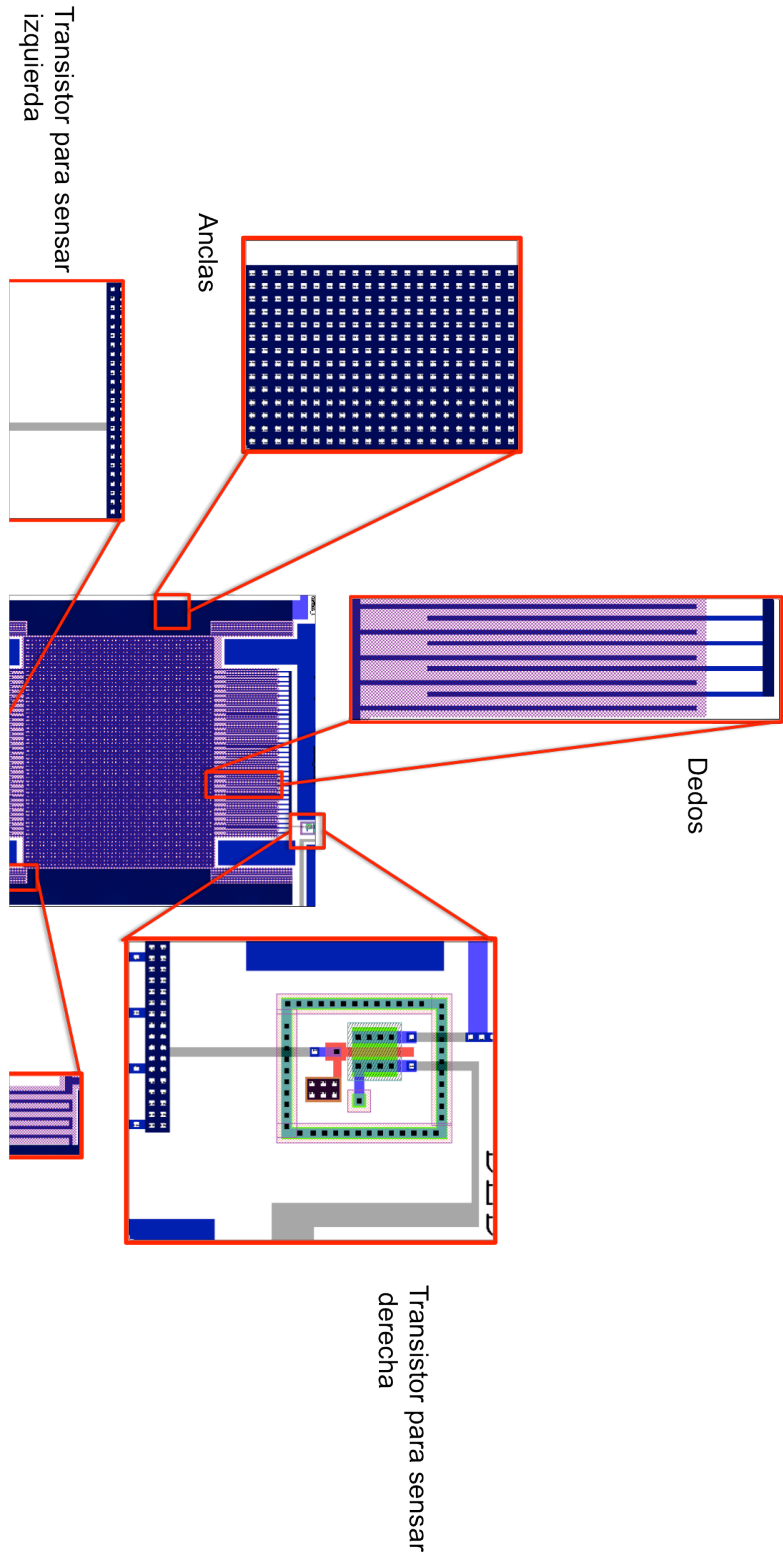


Fig. 3-25 Diseño topológico de la estructura de múltiples resortes en forma de U.

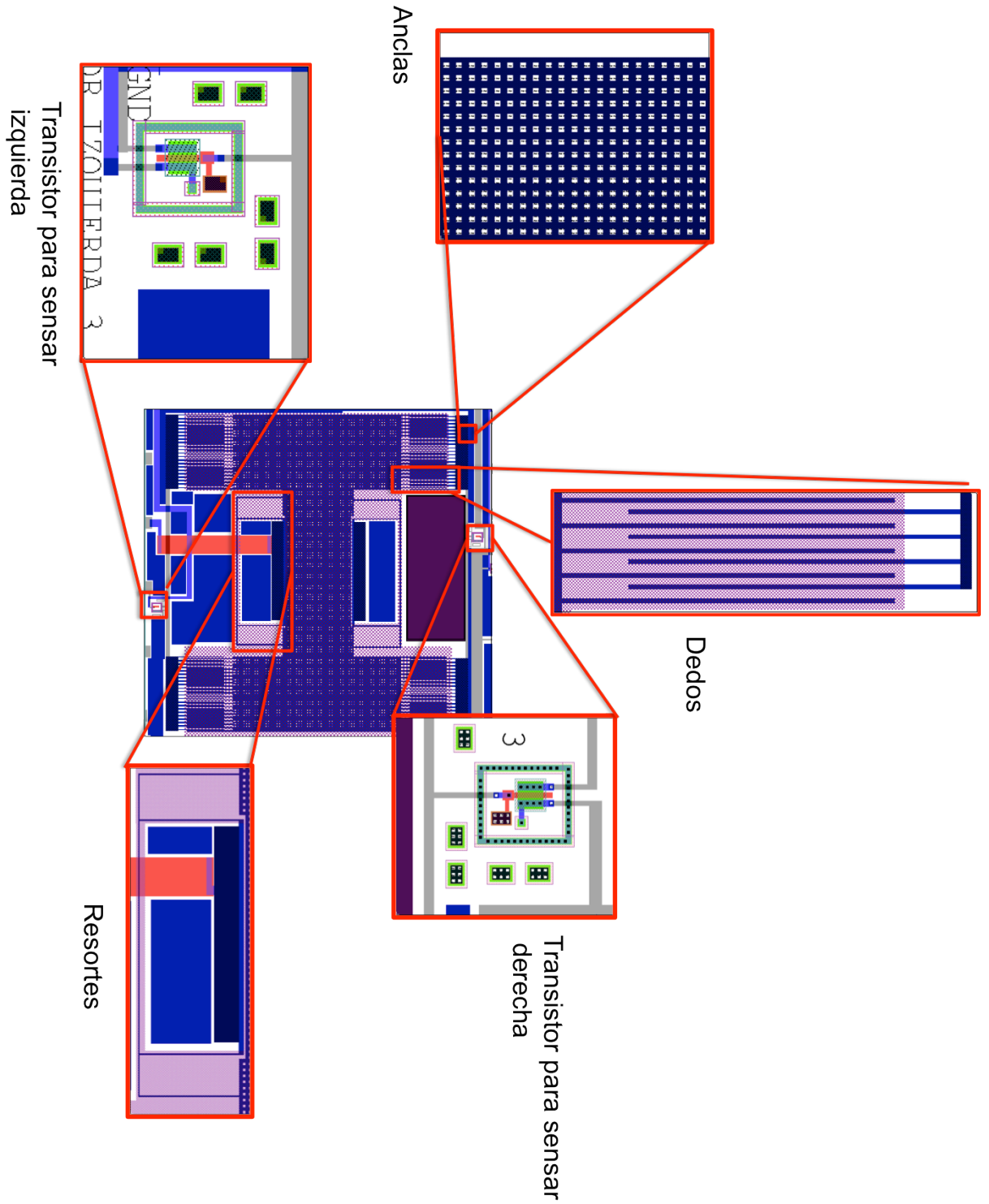


Fig. 3-26 Diseño topológico de la estructura de columpio rectangular.

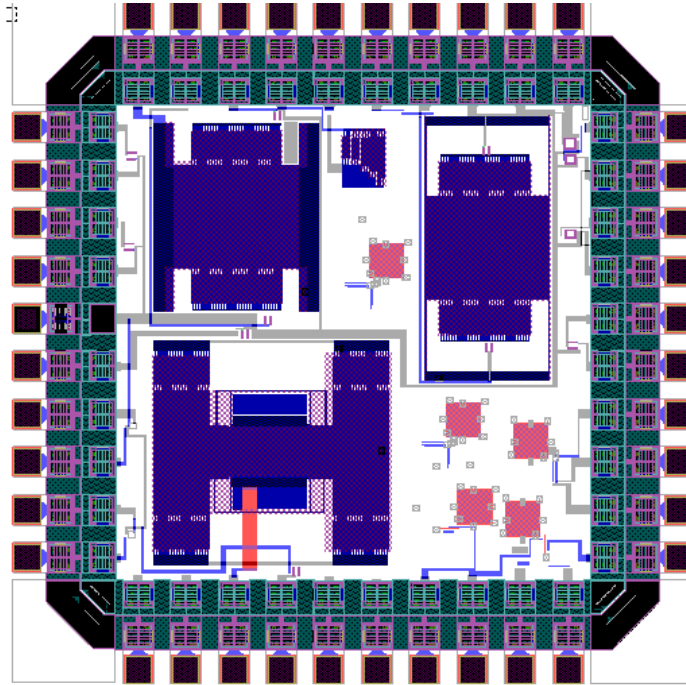
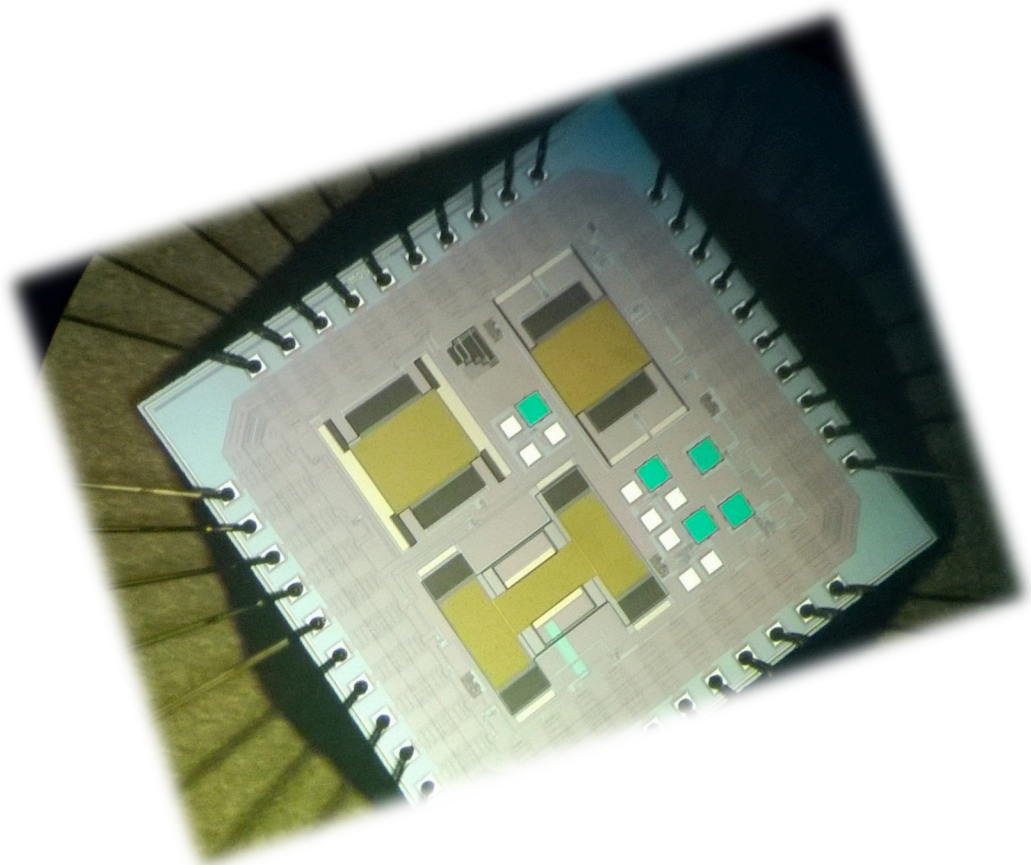


Fig. 3-27 Diseño topológico del chip terminado.

3.4 Conclusiones de capítulo

Las estructuras que pudieron ser fabricadas corresponden a la estructura de viga simple, la estructura de múltiples resortes en forma de U y la estructura de columpio rectangular, debido a las limitantes de las reglas de diseño. Se descartó la fabricación de resortes en forma de columpio triangular debido a que los ángulos formados entre los soportes triangulares violan las reglas de diseño. En este capítulo se debe resaltar que la magnitud de las capacitancia parásitas en el diseño del MEMS es sumamente relevante. Esto es debido a que si se coloca un capacitor con un valor “cualquiera” en la compuerta de un transistor no se logrará el efecto buscado de transformar a ese transistor convencional en un transistor de compuerta flotante con aplicación en sensores inerciales. El diseño topológico está limitado a las reglas de diseño del fabricante, por lo cual muchas ideas que podrían resultar innovadoras para lograr un mejor desempeño en la estructura deben ser descartadas. Las estructuras capacitivas se diseñaron lo más sencillo posible apegadas siempre a las reglas de diseño.



Capítulo Cuatro:

Fabricación del sensor MEMS

4 Fabricación del sensor MEMS

El propósito de este capítulo es describir el proceso por medio del cual se obtuvo la estructura del MEMS capacitivo totalmente liberada. El procedimiento se encuentra englobado en tres secciones; dichas secciones corresponden cronológicamente a cómo se probaron los procedimientos, por medio de los cuales, se liberó la estructura. La primera sección corresponde a los procesos de micromaquinado utilizados, que no presentaron resultados satisfactorios para el caso específico de este trabajo de tesis. La segunda sección corresponde al proceso de intentar liberar la estructura por medio de una mascarilla. Y finalmente, el tercer proceso describe cómo se obtuvo una estructura liberada con resultados satisfactorios y repetitivos.

El la **Fig. 4-1** y la **Fig. 4-2** se muestra el chip utilizado en todos los procesos de micromaquinado desarrollados en este trabajo, así como las capas estructurales, las capas de sacrificio y la disposición de cada una.

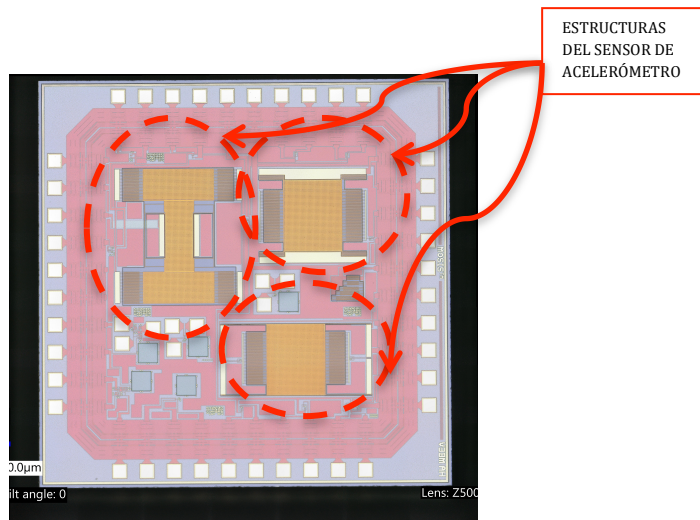


Fig. 4-1 Chip usado para el proceso de micromaquinado.

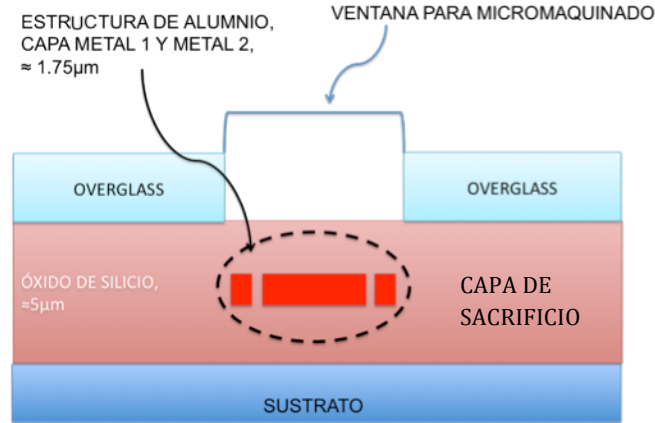


Fig. 4-2 Distribución de las capas para el micromaquinado de la microestructura.

4.1 Micromaquinado húmedos y secos probados sin obtener resultados satisfactorios

Es necesario comentar en este punto, que se recibieron circuitos tanto encapsulados como no encapsulados. Lo convencional es emplear, por cuestiones prácticas, aquellos dados que no estaban alambrados. Sin embargo, al no contar con una alambradora que permitiera encapsular posteriormente a los dados procesados y ante la necesidad de caracterizar eléctricamente la respuesta de las estructuras, y no contar tampoco con una máquina de puntas accesible para este tipo de chips, se optó por intentar el micromaquinado sobre aquellos chips que ya estaban encapsulados, de tal manera que, de lograr un proceso de micromaquinado exitoso, se tuviera la facilidad de realizar sin problema la caracterización eléctrica. Tomando en cuenta lo anterior, se hicieron pruebas usando diferentes tipos de soluciones regularmente usadas para micromaquinados, encontradas en distintas bibliografías. Los micromaquinados probados en esta sección se enlistan a continuación:

- Micromaquinado con vapor de ácido fluorhídrico (*HF*)
- Micromaquinado con ácido fluorhídrico rebajado al 10% (Buffer)
- Micromaquinado con iones reactivos (*RIE*)
- Micromaquinado con HF, CH₃-COOH, NH₄F, agua y glicol.

Los procesos de micromaquinado mencionados fueron probados variando tiempos, concentraciones y temperatura, sin éxito para esta fase. Sin embargo algunos trabajos como los desarrollados por: Yi Li (2004), Sarah S. Bedair (2006), Ching-Liang Dai (2007) mencionan resultados exitoso con el uso de estas técnicas. Cabe destacar que todos estos procesos fueron probados sin el uso de una mascarilla para proteger a la estructura.

4.2 Bases para montaje, mascarilla y alineación

Debido a que los procesos anteriores no tenían resultados satisfactorios, se decidió fabricar una mascarilla para el proceso fotolitográfico, esto para proteger la integridad física de las microestructuras y una base para soportar el chip, de tal forma que se realiza un proceso fotolitográfico que permitía definir con fotoresina las zonas que se requerían proteger contra la solución de ataque. La base, que servía de soporte, se elaboró de un material plástico que no es atacado por las soluciones y se diseñó del tamaño de una oblea de dos pulgadas, que contuviera una matriz de huecos que alojara a los chips, como se muestra en la Fig. 3.3, esto se fabricó de tal manera que se pudiera colocar en la platina de una alineadora para realizar el proceso de alineamiento fotolitográfico. El chip fue colocado en la base dentro de algún de los hueco, se colocó la resina por *spinner*, y se alineo con la mascarilla con la ayuda de la alineadora, para transferir la mascarilla al chip. De esta manera se consideró que los procesos de micromaquinado probados anteriormente deberían tener mayor probabilidad de éxito.

Se inició con la fabricación de la base de soporte. Primero se intentó colocar los chips en una base plástica de PLA (ácido poliláctico, PLA por sus siglas en inglés), fabricada por medio de impresión 3D. (Fig. 4-3)

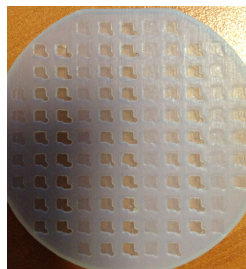


Fig. 4-3 Base para soporte de chips.

Desafortunadamente, este proceso no tuvo éxito ya que el fondo de los orificios de la base, para colocar los chips tenía por defecto, un ángulo de inclinación que forzaba a los chips a quedar en posición de canto. (Fig. 4-4)

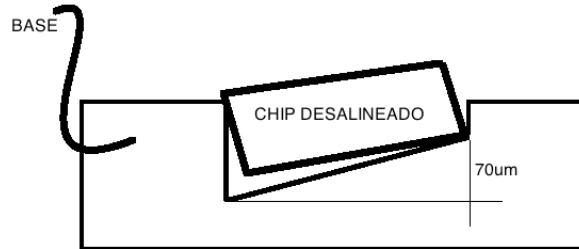


Fig. 4-4 Base de PLA con desalineación.

Dadas las especificaciones técnicas de la alineadora y la gran restricción que ésta establece con respecto a la planaridad de la superficie a procesar (menor a 20mm), la colocación del chip dentro de la base descrita anteriormente, impidió que se continuara adelante. Una alternativa a la base de PLA era emplear una oblea de silicio como base. Dicha oblea se usaría para fabricar las bases que soportarían a los chips, pero esta vez usando un método químico para intentar mejorar el acabado de la base y alcanzar la planaridad requerida. El patrón que se transfirió a las obleas se muestra en la Fig. 4.5. Se trabajaron motivos de diferentes tamaños, ya que después de un monitoreo del tamaño de los dados, se observó que los chips registraban diferentes tamaños, aunque se esperaba, de acuerdo al fabricante, que todos los chips tuvieran un tamaño estándar de . En la Tabla4-1 se muestra una medición de los tamaños de los chips, de tres diferentes corridas.

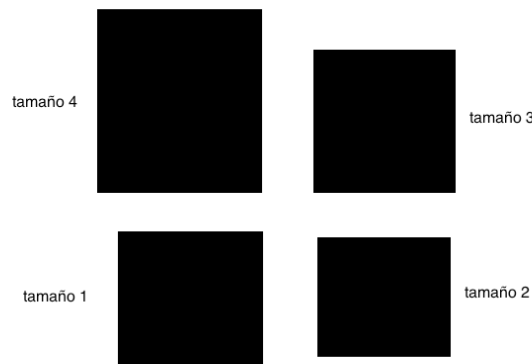


Fig. 4-5 Motivos para generar las bases de soporte de los chips de silicio.

Tabla 4-1 Medición de las dimensiones del "dado" que conforma al chip.

Corrida	Longitud a lo largo del eje x [mm]	Longitud a lo largo del eje y [mm]
Corrida 1 chip1	2.08	2.1
Corrida 1 chip2	2.1	2.07
Corrida 2 chip1	2.09	2.2
Corrida 2 chip2	2.09	2.23
Corrida 2 chip3	2.22	2.09
Corrida 3 chip1	2.59	2.1
Corrida 3 chip2	2.59	2.09

La primera forma de fabricación se trabajó con una oblea de silicio con orientación 100 y con dos capas de sacrificio. Por un lado se tenía dióxido de silicio de 400nm de espesor y por el otro lado cromo evaporado de 400nm de espesor, como se muestra en la **Fig. 4-6**. Se seleccionaron estas capas dada su baja tasa de ataque en soluciones de KOH, comparada con la tasa de ataque del silicio: 4.2 nm/min para el cromo evaporado, 7.7 nm/min para óxido térmico, 1100 nm/min para oblea de silicio orientación 100. Dichas tasas de ataque fueron obtenidas del trabajo realizado por Kirt R. Williams (2003).

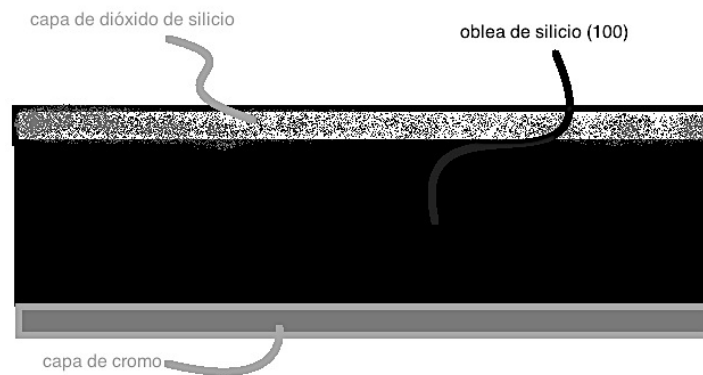


Fig. 4-6 Oblea de silicio orientación 100, con una capa de dióxido de silicio de 400nm y una capa de cromo de 400nm.

Se grabaron los motivos usando resina positiva, depositada usando el *spinner* a 4000 rpm, y se realizó el decapado en KOH al 48% (solución dada por el fabricante) a 65°C, en un vaso de precipitados colocado en Baño María. En la parte más baja se encontraba la solución de KOH y en la parte superior se colocó propanol, con la finalidad de evitar la evaporación de la solución y estabilizar la temperatura del KOH. De acuerdo con la tasa de ataque reportada en el trabajo de Kirt R. Williams (2003), se requerían capas de dióxido de silicio y de cromo alrededor de las 21µm de espesor para crear los huecos necesarios en la oblea, lo cual resultaba impráctico tecnológicamente. Aún así, se realizó el decapado hasta que las capas de dióxido de silicio y de cromo se eliminaron en su totalidad lo que se llevó al rededor de dos horas con treinta minutos a pesar de que el tiempo calculado fue de ocho horas. Este proceso se concluyó con un enjuague de la oblea de silicio en agua desionizada. El escalón que se logró obtener con este procedimiento fue de alrededor de 30µm, **Fig. 4-7**. Esta profundidad estaba muy lejos del objetivo, ya que se esperaba decapar un escalón de aproximadamente 256 µm (espesor de los chips medidos con el micrómetro de carátula).

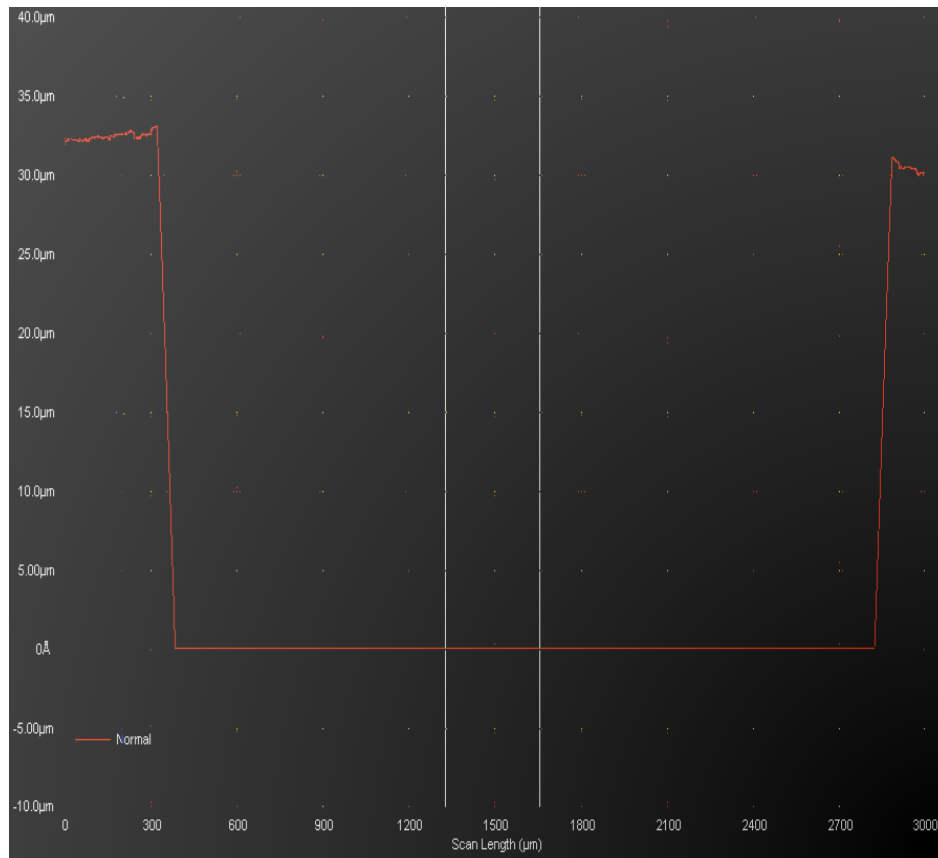


Fig. 4-7 Medición de espesor de las bases fabricadas con KOH.

Dado que los experimentos con KOH no tuvieron resultados satisfactorios, se procedió con una nueva prueba, que consistió en grabar los mismos motivos mostrados en la **Fig. 4-5** sobre una oblea de silicio orientación 100. Posteriormente se depositó una capa nanométrica de oro con la ayuda del *sputtering* (parámetros del *sputtering* se muestran en la **Tabla 4-2**). Para estas pruebas la oblea quedó como se muestra en la **Fig. 4-8 (A)**. Posteriormente se retiró la resina por completo, quedando sólo una capa de oro en contacto directo con el sustrato (**Fig. 4-8 (B)**). Así el oro que está en contacto directo con el sustrato funcionaría como catalizador, para hacer poroso el silicio únicamente en las zonas en las cuales se grabaron los motivos.

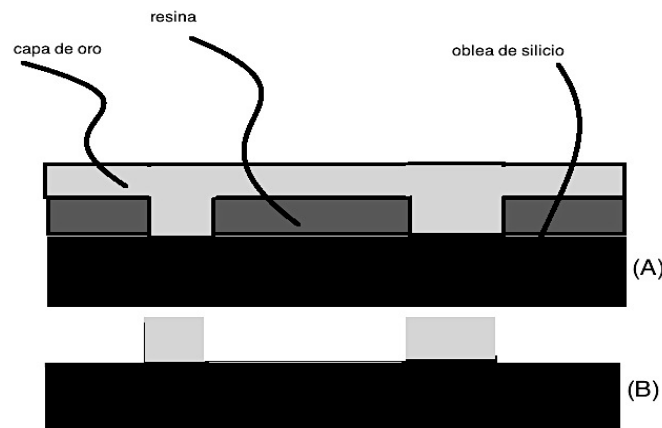


Fig. 4-8 Base para chips con silicio poroso.

Tabla 4-2 Parámetros del *sputtering* para el depósito de la capa de oro.

Parámetro del <i>sputtering</i>	Valor
Temperatura ATP	35 °C
Temperatura ACT	42 °C
Corriente	270mA
Modo <i>stand by</i>	1500 rev
Válvula de gas	50%
Potencia	10 W
Presión	1.7 e-1 bar
Diferencia de potencial	350 V

Una vez que se tenía la oblea como se muestra en la **Fig. 4-8 (B)**, para obtener la textura de silicio poroso, ésta se colocó en un vaso de precipitados por ocho horas, con la siguiente solución:

20% *Ácido fluorhídrico (al 48%)* + 50% *peróxido de hidrógeno (al 30%)*
+ 30% *metanol*

De esta manera se obtuvieron las bases alternativas para contener los chips de manera correcta, es decir, sin inclinaciones indeseadas, para finalmente imprimir la mascarilla en el chip con la alineadora y así realizar el micromaquinado de la estructura, como se observa en la

Fig. 4-9.

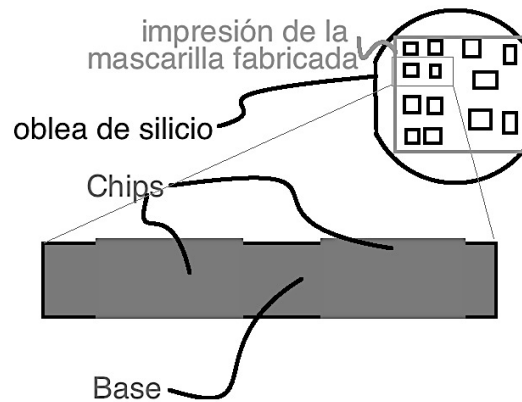


Fig. 4-9 Colocación de los chips para la impresión de la mascarilla en la alineadora.

Se procedió a colocar la base en la alineadora junto con los chips para transferir la mascarilla pero en esta ocasión se presentó el problema de que debido a la porosidad del silicio, la base resultó demasiado frágil para sostener los chips, ya que durante su manejo en la alineadora ésta se quebraba, por lo que se pensó en fabricar una nueva base.

Para esta nueva alternativa se trabajó con una base de vidrio, obtenida de un portaobjetos convencional, la cual se marcó con ayuda de la rayadora, quedando una rejilla como se muestra en la Fig. 4-10. Se imprimió una rejilla de dos milímetros por dos milímetros, de esta forma se colocarían los chips cercanos a su correspondiente espacio para alinear la mascarilla con el chip correspondiente. Ya que la alineadora solo permite

desplazamientos máximos de 0.5mm para alineación inicial, el chip debería quedar muy cercano a su correspondiente mascarilla, como se observa en la Fig. 4-10.

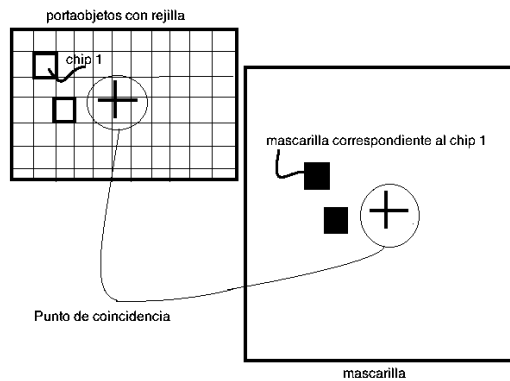


Fig. 4-10 Alineación de base de portaobjetos con la mascarilla.

Se debe medir el espesor del vidrio, el chip y el pegamento, ya que este dato es necesario para calibrar la alineadora. Los datos obtenidos se muestran en la Tabla 4-3:

Tabla 4-3 parámetros medidos para calibración de alineadora

Elemento	Espesor [μm]
Chip	258
Vidrio	1030
Chip+vidrio+pegamento	≈ 1500
Mascarilla	≈ 1500

Los datos anteriores se introducen en la alineadora y se debe sugerir un parámetro de separación entre la mascarilla y el chip. Dicho parámetro debe permitir que el chip se pueda desplazar sin dificultad con los controles manuales de la alineadora, pero al mismo tiempo debe ser posible observar el chip a través de la mascarilla. Este valor se estimó a prueba y error; de aquí se obtuvo un rango de separación, donde la separación mínima resultó de $30\mu\text{m}$ y el máximo de $80\mu\text{m}$.

Debido a que este tipo de montaje no permite que la mascarilla esté en contacto directo con la base, visualizar el chip a través de la mascarilla resultaba difícil, pero se logró alinear. La verdadera dificultad vino cuando se colocó la resina sobre el chip y se intentó alinear, ya que resultó imposible visualizar el chip a través de la mascarilla, por lo que se abandonó la idea de colocar la mascarilla sobre el chip. Por lo tanto, en vista de los resultados negativos obtenidos con las tres técnicas anteriores, se buscó una forma alternativa de liberar las estructuras del chip.

Micromaquinado con Silox Vapox III, de Transene ®

Ya que el procedimiento de liberación de las estructuras contenidas en el chip por medio del uso de mascarilla no tuvo éxito, y los procesos de liberación sin uso de mascarilla que se habían probado hasta el momento tampoco tuvieron éxito, se procedió a trabajar con una nueva forma de liberación. En este caso usando la solución Silox Vapox III de TRANSENE®. Esta solución se distingue de la solución antes reportada (HF, CH₃-COOH, NH₄F, agua y glicol, preparación tipo 1 y tipo 2), en que se compró preparada por el proveedor TRANSENE®, ya que anteriormente se intentó preparar dicha solución sin éxito.

En un primer intento se utilizó la técnica reportada por Ling-Yi Ding (2010), que consiste en introducir la muestra a micromaquinar dentro de la solución a temperatura ambiente en un vaso de precipitados. En este caso, la solución adquirida presenta una tasa de ataque para óxido de silicio de 4000 Å/min, a diferencia de la solución reportada por Ling-Yi Ding (2010) que es de 950 Å/min. Con esa tasa de ataque, el tiempo de micromaquinado se aproximó a un tiempo de 10 min. El enjuague se sugería hacer con alcohol isopropílico y posteriormente introducir el chip al horno a 120°C por 40min para secarlo.

Para estos experimentos los chips se trabajaron sin ningún tipo de base, ni pegamento. Únicamente se colocó un soporte plástico para introducir las muestras en la solución y sacarlas rápidamente con suficiente cuidado para no dañarlas (**Fig. 4-11.**), ya que se espera que las estructuras queden liberadas y el manejo con pinzas podría dañarlas severamente.

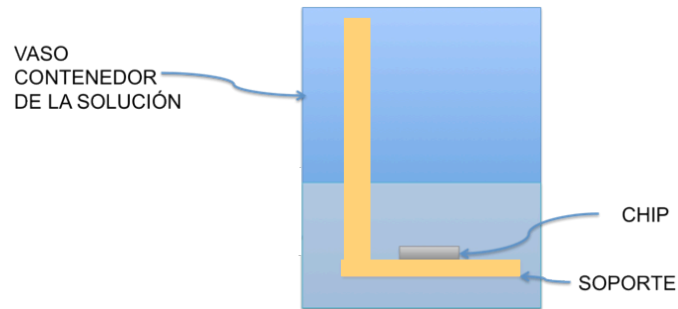


Fig. 4-11 Montaje para micromaquinado.

El procedimiento para la primera prueba se resume en la **Tabla 4-4** y los resultados de estas pruebas se pueden ver en la **Fig. 4-12** y la **Fig. 4-13**.

Tabla 4-4 Prueba 1.

Paso	Procedimiento	Tiempo [min]
1	Chip en Silox Vapox III TRANSENE®, a temperatura ambiente	10
2	Enjuague en alcohol isopropílico	2
3	Secado en horno (120°C)	40



Fig. 4-12 Estructura de colapso rectangular, micromaquinada usando Silox Vapox III TRANSENE®, y enjuague en alcohol isopropílico.

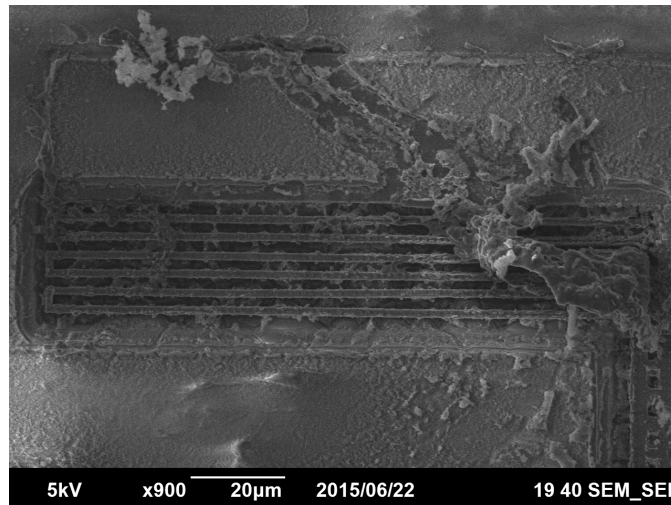
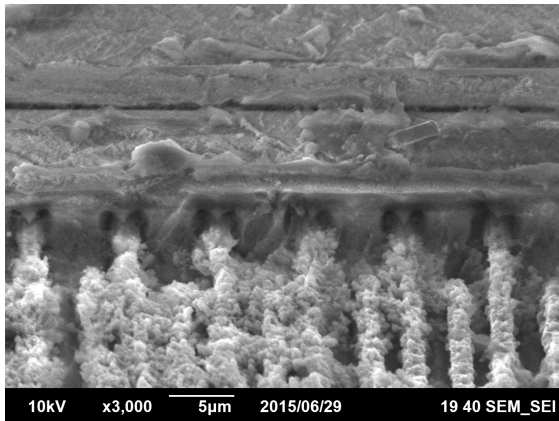


Fig. 4-13 Detalle de resorte compuesto por múltiples formas de U, micromaquinada usando Silox Vapox III TRANSENE®, y enjuague en alcohol isopropílico.

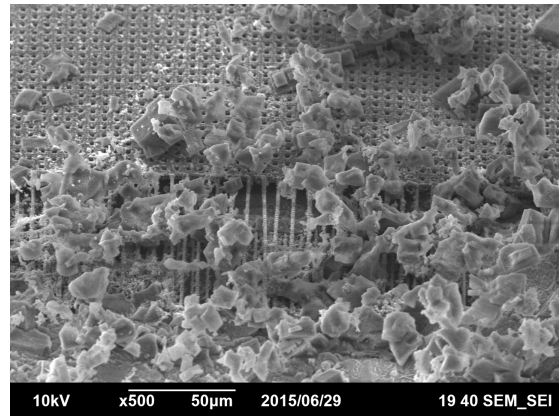
De la primera prueba la observación que saltó a la vista fue que el enjuague no había sido el apropiado. Por lo tanto, se procedió a una segunda prueba, pero en este caso el enjuague en alcohol isopropílico se hizo en cuatro ocasiones en lugar de una. El procedimiento de esta prueba se muestra en la Tabla 4-5 y los resultados en la Fig. 4-14.

Tabla 4-5 Prueba 2.

Paso	Procedimiento	Tiempo [min]
1	Chip en Silox Vapox III TRANSENE®, a temperatura ambiente	10
2	Enjuague en alcohol isopropílico (cuatro enjuagues de 1 min c/u)	4
3	Secado en horno (120°C)	40



(A)

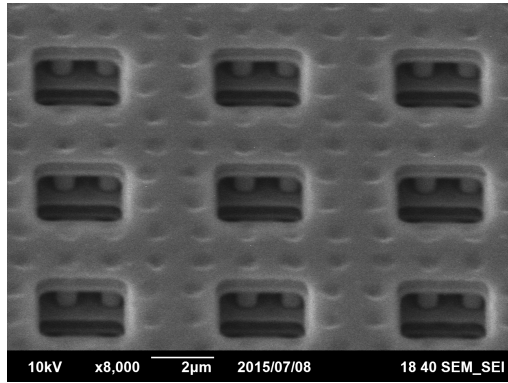


(B)

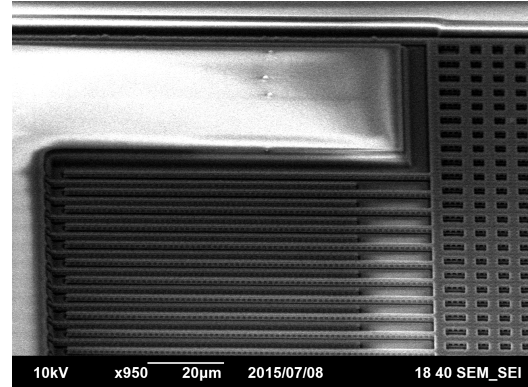
Fig. 4-14 Micromaquinada usando Silox Vapox III TRANSENE®, y cuatro enjuagues en alcohol isopropílico. (A) Acercamiento de la masa móvil y (B) Vista panorámica de la masa móvil.

Tabla 4-6 Prueba 3.

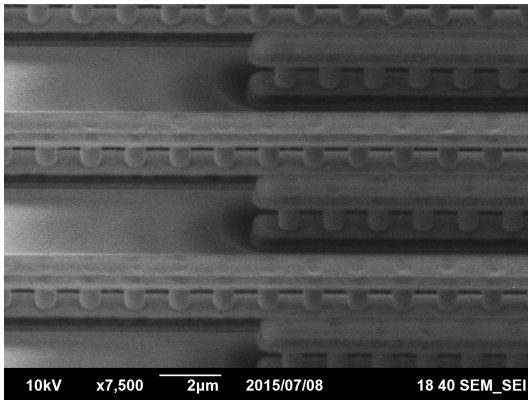
Número de paso	Procedimiento	Tiempo [min]
1	Chip en Silox Vapox III TRANSENE®, a temperatura ambiente	12.5
2	Enjuague con 25% alcohol isopropílico + 75% agua	1
3	Enjuague con 50% alcohol isopropílico + 50% agua	1
4	Enjuague con 75% alcohol isopropílico + 25% agua	1
5	Enjuague en alcohol isopropílico	1
6	Secado en horno (120°C)	40



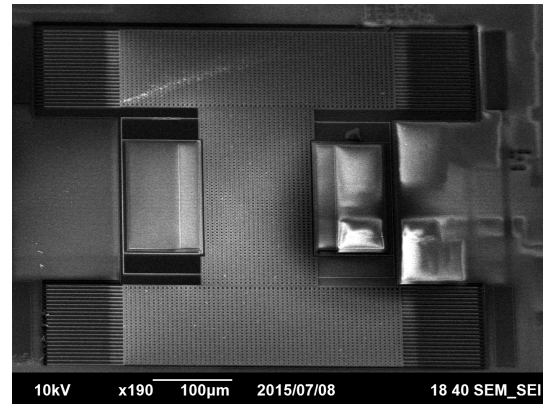
(A)



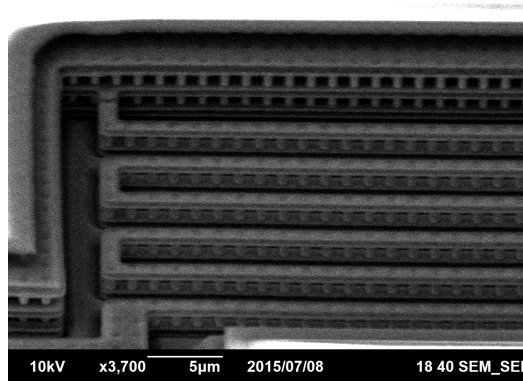
(C)



(B)



(D)



(E)

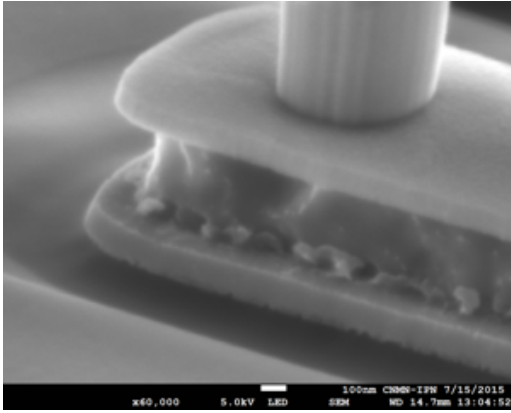
Fig. 4-15 Micromaquinado usando Silox Vapox III TRANSENE®, y cuatro enjuagues en alcohol isopropílico y agua. (A) Acercamiento de la masa móvil, (B) Peine capacitivo, micromaquinado, (C) Acercamiento a una esquina de la estructura de viga simple, (D) Estructura de columpio rectangular y (E) Acercamiento al resorte de múltiples formas de U.

Como se puede observar, en la segunda prueba se observaron residuos en ciertas áreas de las estructuras y se concluyó que se debía a la precipitación de sales en la solución debido a la combinación de alcohol isopropílico y el Silox Vapox III TRANSENE®. Para comprobar esto, se realizó un experimento de mezclar alcohol isopropílico en grandes cantidades y poco a poco agregar Silox Vapox III TRANSENE®. Se observó que efectivamente estas soluciones no se podían mezclar apropiadamente sin la presencia de agua, por lo que se decidió experimentar un enjuague que combinase agua y alcohol para evitar la precipitación de los cristales y las estructuras quedaran totalmente limpias. Se modificó el tiempo de ataque dentro de la solución de Silox Vapox III TRANSENE®, ya que del experimento 2 se observó que el tiempo empleado inicialmente fue insuficiente para decapar en su totalidad el óxido de silicio que permitiera liberar completamente las estructuras. Las características del experimento 3 se muestran en la **Tabla 4-6** y los resultados en la Fig. 4.15.

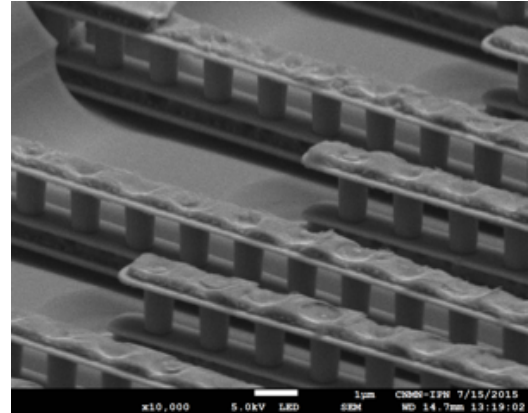
El procedimiento del experimento tres se repitió para verificar los resultados. Ya que no se logró obtener una fotografía que permitiera verificar que las estructuras del experimento 3 estuvieran completamente liberadas, se aumentó el tiempo de decapado en tres minutos más. La **Tabla 4-7** muestra los detalles del experimento cuatro y los resultados se pueden observar en la Fig. 4.16.

Tabla 4-7 Prueba 4.

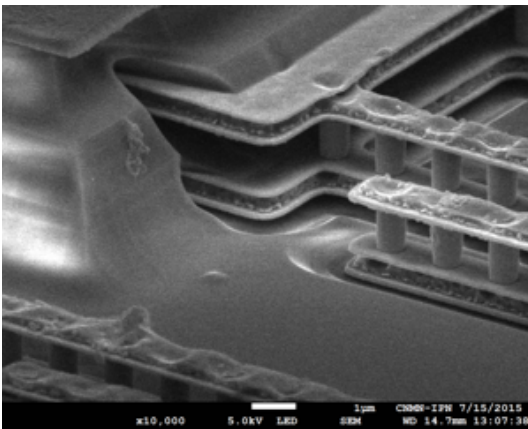
Número de paso	Procedimiento	Tiempo [min]
1	Chip en Silox Vapox III TRANSENE®, a temperatura ambiente	15.5
2	Enjuague con 25% alcohol isopropílico + 75% agua	1
3	Enjuague con 50% alcohol isopropílico + 50% agua	1
4	Enjuague con 75% alcohol isopropílico + 25% agua	1
5	Enjuague en alcohol isopropílico	1
6	Secado en horno (120°C)	40



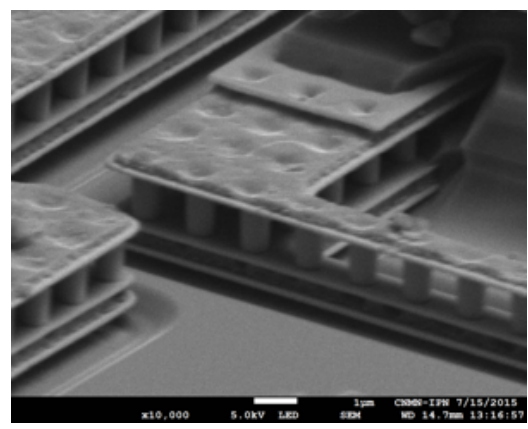
(A)



(C)



(B)



(D)

Fig. 4-16, Micromaquinado usando Silox Vapox III TRANSENE® aumentando el tiempo de micromaquinado, y cuatro enjuagues en alcohol isopropílico y agua. (A) Acercamiento al dedo móvil, (B) Acercamiento al peine capacitivo enfocando el lado fijo, (C) Acercamiento del peine capacitivo, (D) Acercamiento al ancla de la estructura de resorte rectangular.

Se consideró que el experimento cuatro fue el más exitoso. En la **Fig. 4-17** se pueden apreciar las estructuras, vistas con un microscopio electrónico de barrido (SEM). Esta fotografía muestra en particular, un acercamiento de una zona en la que se encuentra la masa móvil y los dedos que forman las placas capacitivas, constando de un arreglo (sándwich) de Metal 2 con Metal1, interconectados por la capa llamada *via* (pequeños cilindros intermedios).

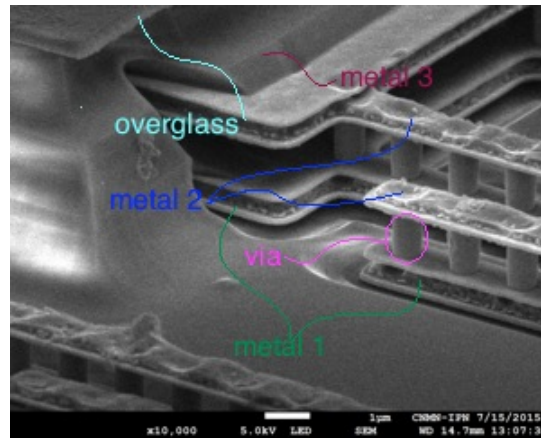


Fig. 4-17 Capas que conforman la estructura del acelerómetro.

4.3 Alambrado del chip

Una vez que las estructuras se liberaron se buscó alambrear los chips en las bases de encapsulados. Para esta tarea se tuvo a intención de usar la alambreadora del CNMN del IPN (Centro de Nanociencias y Micro y Nanotecnologías del Instituto Politécnico Nacional). Una de las características principales que permite hacer un buen alambrado es garantizar que el tipo de boquilla a usar sea compatible con el tamaño de los pads y el tipo de encapsulado a usar. La boquilla a utilizar se muestra en la **Fig. 4-18** y las características de la misma se muestran en la Tabla 4.8.

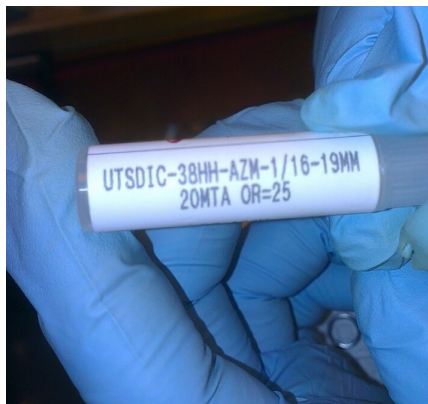


Fig. 4-18 Envase de la boquilla usada en la alambreadora del CNMN.

Cuando la boquilla y la muestra son compatibles se aprecia una interacción hilo-boquilla-*pad* como la que se muestra en la **Fig. 4-19**.

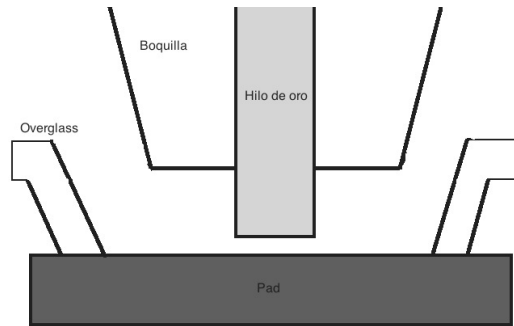


Fig. 4-19 Caso (A) en el que la boquilla puede llegar al *pad* para hacer el alambrado.

Cuando la boquilla y la muestra no son compatibles se aprecia una interacción hilo-boquilla-*pad* como la que se muestra en la **Fig. 4-20**.

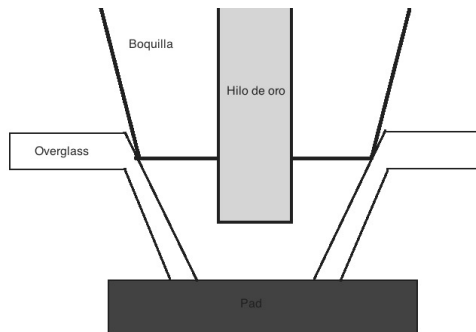


Fig. 4-20 Caso (B) en el que la boquilla no puede llegar al *pad* para hacer el alambrado.

Tabla 4-8 Características de la boquilla

1 Matrícula	2 Característica
3 UT	4 Capilaridad estándar. No recomendada para aplicaciones finas. (<i>Standard capillary with Face Angle for non-Fine Pitch application</i>)
5 S	6 Ángulo de cara (<i>Face Angle</i>) 8°
7 DIC	8 Ángulo de chaflán. Estándar. (<i>Chamfer Angle :Standard</i>) 90°
9 38	10 Tamaño del agujero para hilo. (<i>Hole size</i>) 38µm
11 H	12 (<i>Tip Diameter</i>) 165µm
13 H	14 (<i>Chamfer Diameter</i>) 74µm
15 AZ	16 Material: <i>Alumina Zirconia</i> .
17 M	18 Acabado mate. (<i>Finish: Matte</i>) (M)
19 1/16	20 Diámetro de herramienta (<i>Tool Diameter</i>)
21 19mm	22 Longitud de herramienta. (<i>Tool Length</i>)

La boquilla disponible en el CNMN al momento de intentar el alambrado, tiene un diámetro externo de $165\ \mu\text{m}$, pero resultó que el espacio para que la boquilla haga contacto con el *pad* para hacer el alambrado, es menor a $165\ \mu\text{m}$, por lo cual el alambrado no pudo llevarse a cabo con esta boquilla. En la alambadora la interacción hilo-boquilla-*pad* se observa en la **Fig. 4-21**, por lo que se consideró trabajar con los chips encapsulados de fábrica ya que al momento del desarrollo de esta tesis no se contaba con los accesorios apropiados.

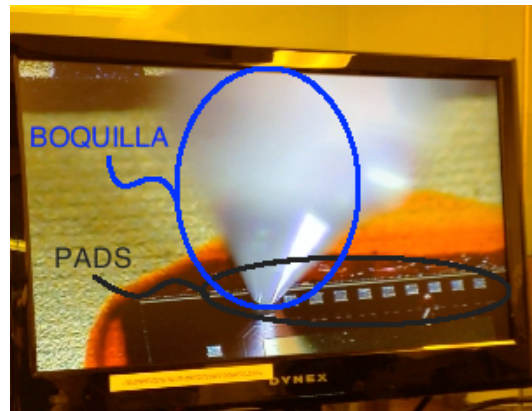


Fig. 4-21 Chip montado con resina en la base para alambrado, se observa la boquilla y los *pads* del chip.

4.4 Proceso final de liberación de la estructura

Finalmente, el maquinado se realizó con Silox Vapox III TRANSENE®, sobre los chips encapsulados, como se muestra en la **Fig. 4-22**; los parámetros del maquinado se muestran en la **Tabla 4-9**.

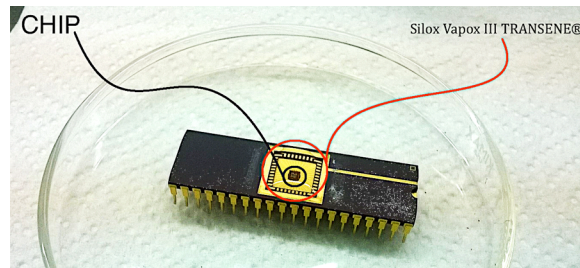
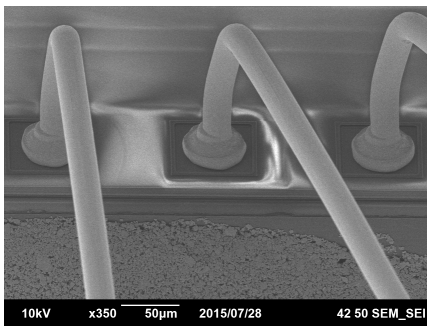


Fig. 4-22 Micromaquinado de las estructuras con el chip encapsulado.

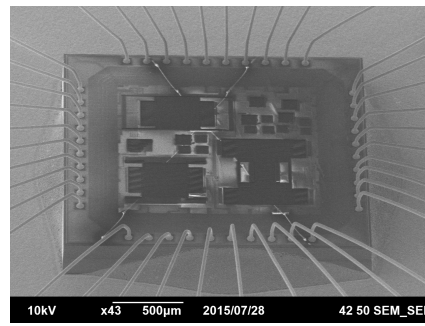
Tabla 4-9 Prueba 5.

Paso	Procedimiento	Tiempo [min]
1	Chip en Silox Vapox III TRANSENE®, a temperatura ambiente	17
2	Enjuague con 25% alcohol isopropílico + 75% agua	1
3	Enjuague con 50% alcohol isopropílico + 50% agua	1
4	Enjuague con 75% alcohol isopropílico + 25% agua	1
5	Enjuague en alcohol isopropílico	1
6	Secado en horno	25

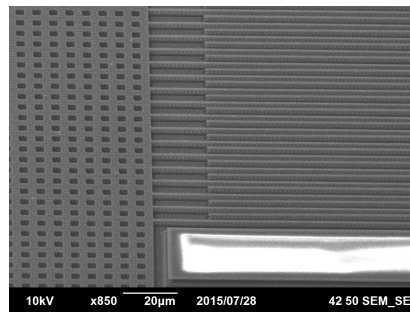
Los resultados de la prueba número 5 se muestran en la Fig. 4-23, con fotografías tomadas del SEM.



(A)



(B)



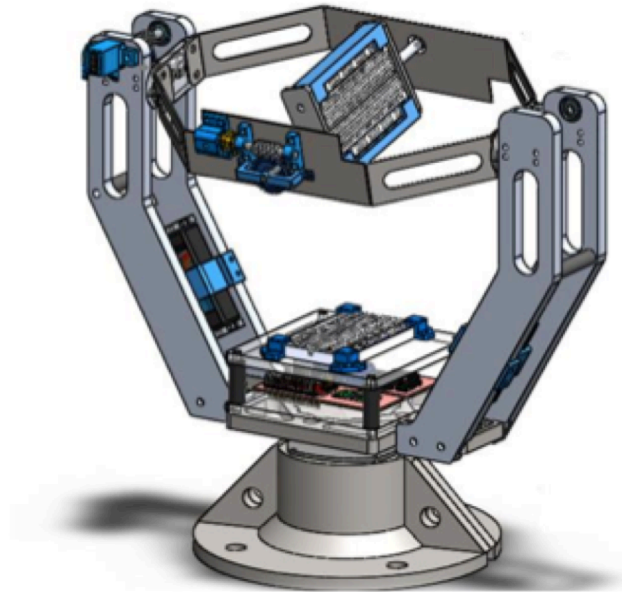
(C)

Fig. 4-23, micromaquinado usando Silox Vapox III TRANSENE® con un tiempo de micromaquinado de 17min, y cuatro enjuagues en alcohol isopropílico y agua. (A) Alambrado del chip, (B) Vista del chip completo y (C) Peine capacitivo.

4.5 Conclusiones de capítulo

En este capítulo se muestran las estructuras que fueron fabricadas: la estructura de columpio rectangular, la estructura del viga simple y la estructura del múltiples resortes en forma de U. Dichas estructuras se diseñaron con base en el modelado por herramientas electrónicas como simulación electrónica y análisis por elemento finito. La fabricación se realizó usando un proceso tecnológico CMOS estándar.

En este capítulo se mostró como el proceso de micromaquinado planteado logró dar resultados efectivos, ya que las estructuras capacitivas se liberaron sin mayor problema. El proceso aquí desarrollado permite trabajar con los chips encapsulados sin dañar el alambrado del chip y el encapsulado del mismo. Se deben resaltar algunas cuestiones de importancia. El micromaquinado con los chips sin encapsular resulta más complicado que los micromaquinados con los chips encapsulados. Esto es debido a la dificultad del manejo del mismo, debido al tamaño. Otra característica de relevancia es que los micromaquinados recomendados en algunas fuentes bibliográficas no resultaron como se esperaba, esto debido a las dimensiones de los peines móviles. En las bibliografías se reportan anchos de los peines móviles de hasta $5\mu\text{m}$, mientras que para este caso se tiene un ancho de $1.2\mu\text{m}$. Debido a las dimensiones de las estructuras capacitivas los esfuerzos residuales inducidos por el proceso de micromaquinado resultan deformar de forma plástica a los peines, impidiendo que la interacción entre ellos resulte como inicialmente se calculó.



Capítulo Cinco:

Caracterización

5 Caracterización y Discusión de Resultados

En esta sección se aborda la caracterización del chip, en tres partes. La primera consiste en los resultados obtenidos del análisis de las estructuras capacitivas fijas que forman la compuerta flotante de un conjunto de seis transistores. La segunda parte muestra el análisis del MEMS acelerómetro en tres diferentes posiciones estáticas. Y finalmente, en la tercera parte se abarca el análisis del MEMS acelerómetro en modo de inclinómetro.

5.1 Transistores FGMOS con coeficiente de acoplamiento fijo

La caracterización que se muestra en esta sección se llevó a cabo usando un sistema de medición modelo 4200 SCS, de la marca Keithley®. Las mediciones se realizaron de la siguiente manera:

- Se utilizó un modelo de estudio estándar de un MOS canal N de cuatro terminales, en donde el sustrato y la fuente están cortocircuitadas.
- Se utilizaron tres fuentes. La primera para establecer el voltaje en la compuerta de control, la segunda para establecer el voltaje en el drenador y la tercera para establecer el voltaje en la fuente.

Como primera aproximación se caracterizó cada uno de los seis transistores. Se observó que cada uno requiere un valor muy diferente de voltaje para que entrara en saturación, tanto en drenador como en compuerta, siendo las variaciones desde -9V hasta 17V. Por lo que se concluyó que tenían carga residual de fábrica.

Para eliminar la carga en cada uno de los transistores se realizó el siguiente proceso: se obtuvo la curva inicial de transconductancia de cada uno de los transistores. Posteriormente, dado que todos los transistores tenían carga almacenada, ya fuera negativa o positiva, éstos fueron expuestos a la luz ultravioleta por 300 segundos, con todas sus terminales cortocircuitadas entre sí. Se muestran los resultados de la medición para el transistor uno en lapsos de 60s, 120s, 240 s y 300s en la **Fig. 5-1**.

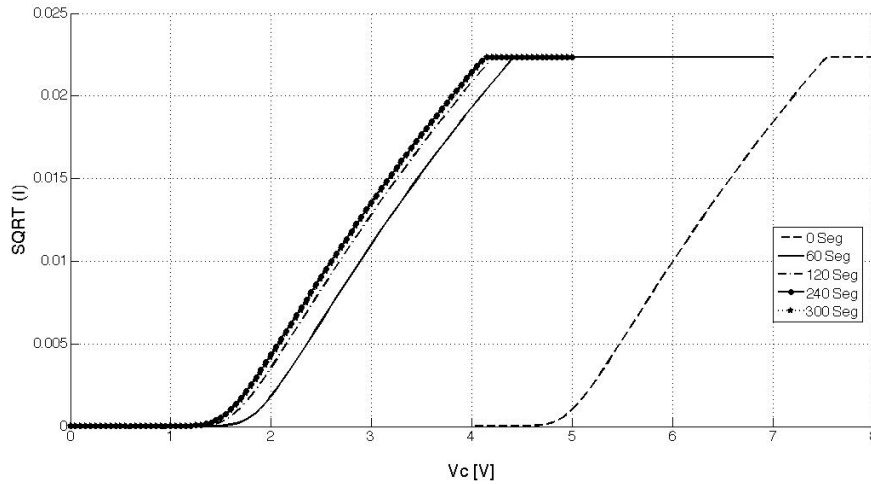


Fig. 5-1 Curvas de transconductancia para el FGMOS uno con coeficiente de acoplamiento fijo. Medición realizada cada 60s.

Con la finalidad de verificar que se les ha eliminado la carga a los transistores FGMOS mostrados en la Sección 3.3.1 y ver el efecto que tienen las estructuras de descarga propuestas por E. Rodríguez-Villegas (2003), se incluyó en el diseño topológico un transistor con una estructura capacitiva formando un FGMOS, pero en este caso sin el uso de las estructuras de descarga. Dicho transistor tiene una configuración idéntica al transistor FGMOS uno, a excepción de que no cuenta con las estructuras de descarga.

Se midieron los transistores FGMOS con coeficiente de acoplamiento fijo, tanto el que tiene estructuras de descarga y el que no las tiene. Para las curvas de transconductancia se polarizó el drenador a 5V y se polarizó la compuerta de control con 2.8V y se realizó un barrido al voltaje de drenador. Esta medición se realizó una vez al día por cinco días consecutivos. Los resultados obtenidos se muestran en la Fig. 5-2, la Fig. 5-3, la Fig. 5-4 y la Fig. 5-5.

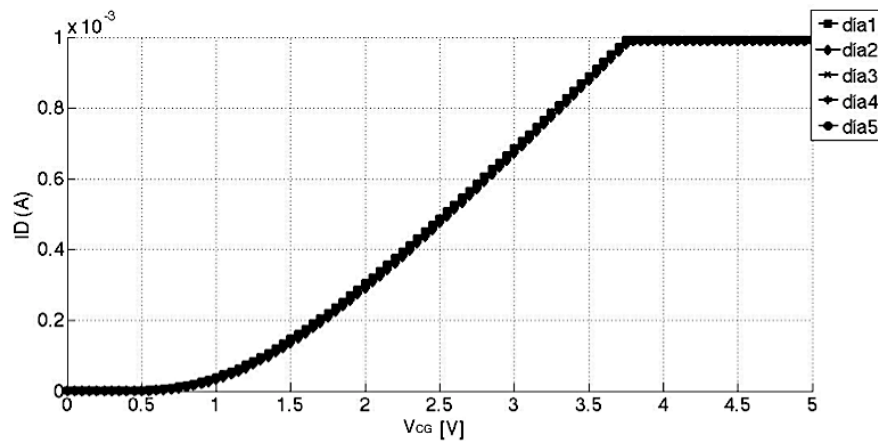


Fig. 5-2 Curvas de transconductancia para el FGMOS con coeficiente de acoplamiento fijo y con estructura de descarga.

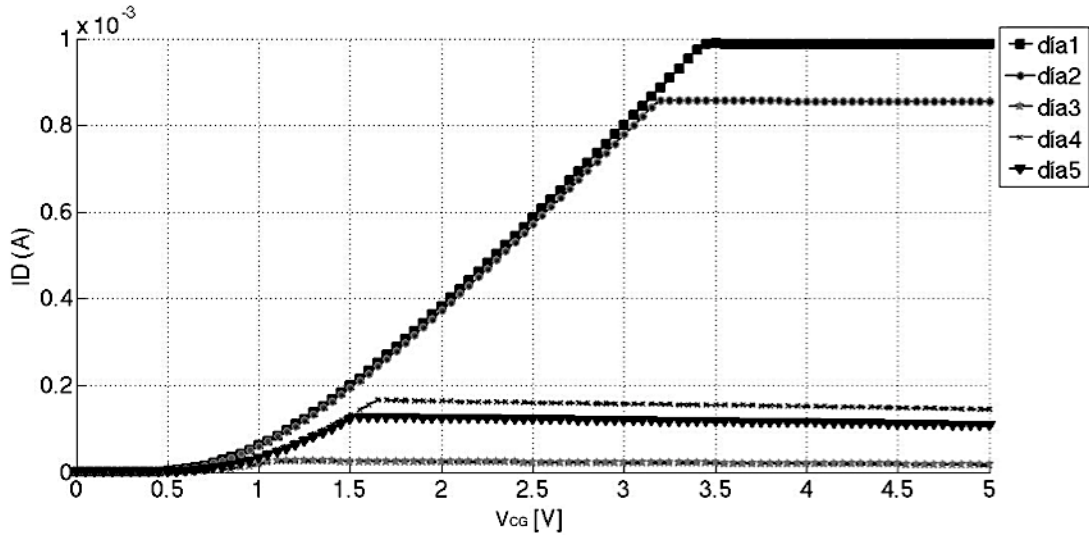


Fig. 5-3 Curvas de transconductancia para el FGMOS con coeficiente de acoplamiento fijo y sin estructura de descarga.

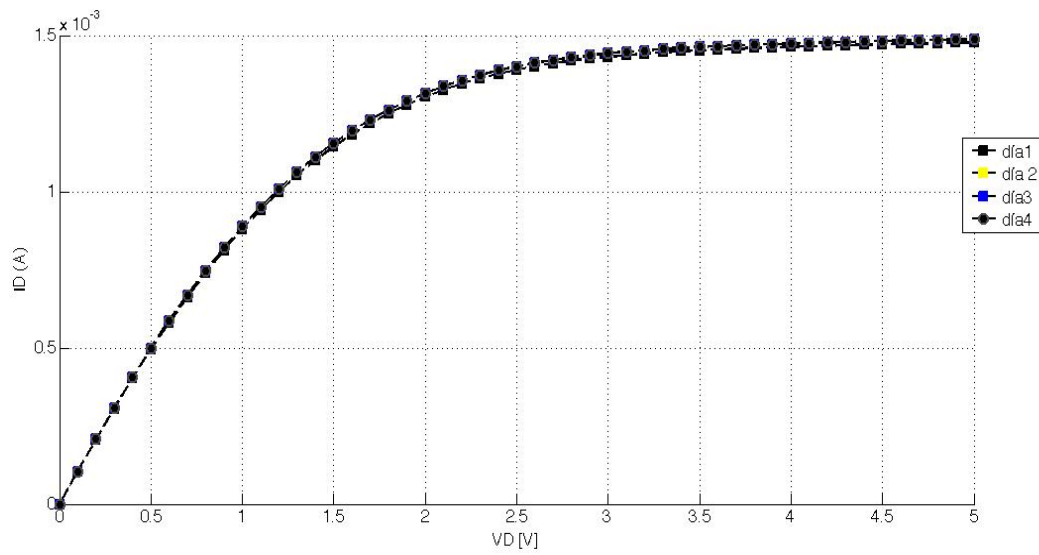


Fig. 5-4 Curvas de salida para el FGMOS con coeficiente de acoplamiento fijo y con estructura de descarga. Voltaje en compuerta de control de 2.8V.

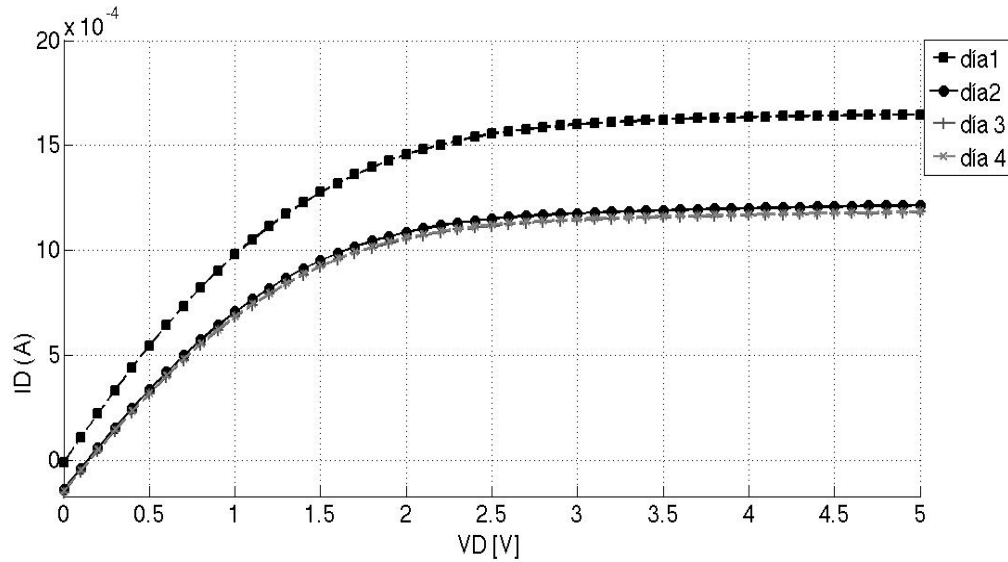


Fig. 5-5 Curvas de salida para el FGMOS con coeficiente de acoplamiento fijo y sin estructura de descarga. Voltaje en compuerta de control de 2.8V.

De estas mediciones es posible concluir que las estructuras de descarga logran de manera efectiva mantener al transistor libre de carga atrapada, por lo menos por los cinco días que fueron medidos.

Después de remover la carga de los seis transistores con coeficiente de acoplamiento fijo, se obtuvieron curvas de salida para cada uno de los transistores. En la **Fig. 5-6** se muestra la gráfica correspondiente a las curvas de salida de los seis transistores con coeficiente de acoplamiento fijo, con estructura de descarga y 5V aplicados en la compuerta de control.

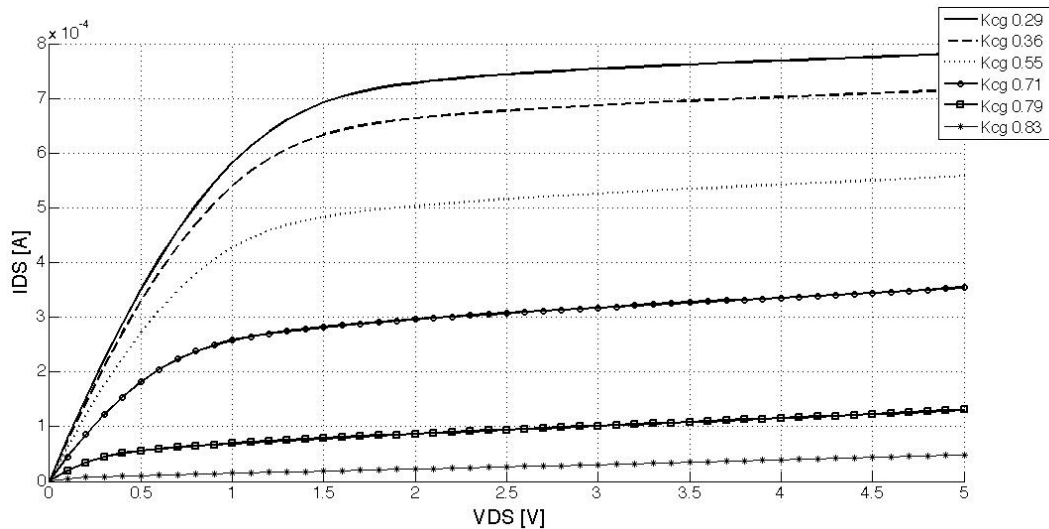


Fig. 5-6 Curvas de salida para los seis FGMOS con coeficiente de acoplamiento fijo y con estructura de descarga. Voltaje en compuerta de control de 5V.

De la **Fig. 5-6** es posible concluir que bajo las mismas condiciones de operación, usando transistores con mismo aspecto geométrico, cambiando el coeficiente de acoplamiento es posible variar el punto de operación de dichos transistores. Este experimento demuestra que es posible modificar el punto de operación del transistor no sólo extrayendo o inyectando carga del mismo, si no que la variación del punto de operación se logra cambiando geoméricamente el capacitor asociado a la compuerta de control.

5.2 Mediciones estáticas del sensor acelerómetro con el FGMOS

En esta sección se aborda la caracterización estática del MEMS acelerómetro. El uso de los acelerómetros como medidores del efecto de la gravedad es ampliamente usado en aplicaciones de robótica. Una de las aplicaciones que ha tenido mucho auge en los últimos años es el uso de acelerómetros en vehículos aéreos no tripulados, en donde el efecto que la gravedad tiene sobre el vehículo se determina por medio de un sensor acelerómetro, usado en modo de inclinómetro.

5.2.1 El MEMS acelerómetro en tres posiciones fijas

Para los experimentos en esta sección se consideraron tres posiciones fijas (Fig. 5-7). La posición llamada 0G, corresponde al chip colocado en la posición de 0° (midiendo el ángulo en sentido antihorario). La posición llamada 1G, corresponde al chip colocado en la posición de 90° y finalmente la posición llamada -1G, corresponde al chip colocado en la posición de 270° .

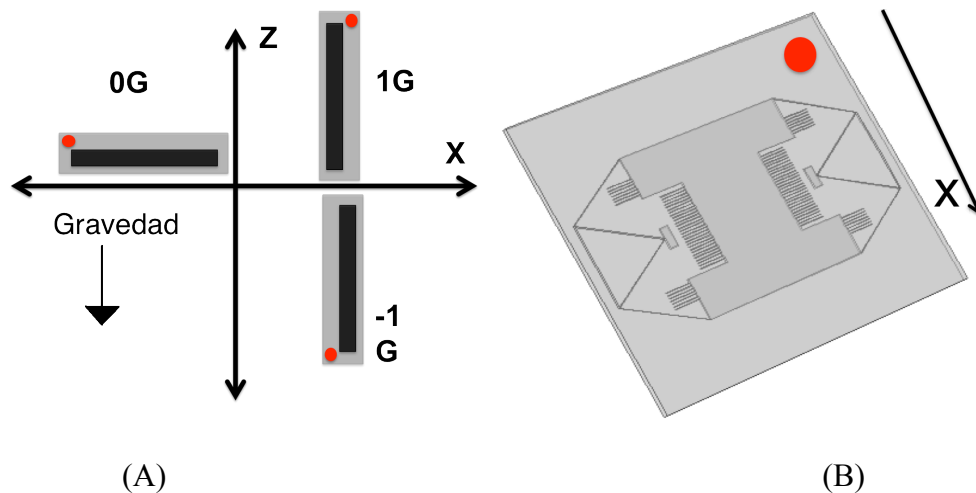


Fig. 5-7 Posiciones del chip para medir el efecto de la gravedad en éste (A) vista plano ZX, (B) vista isométrica, correspondiendo 0G para 0° , 1G para 90° y -1G para 270° .

Primero se verificó con una de las estructuras (en este caso la estructura de viga simple, el transistor correspondiente para sensar el movimiento hacia la derecha), en la posición de 0G, que el punto de operación del FGMOS se pudiera controlar a través de su compuerta de control, esto se observa en la **Fig. 5-8**. Se verificó, que como se planteó en el diseño, la corriente de drenador (I_{ds}) se encuentra cercana a un intervalo de variación de 0.9mA a 2mA, con voltajes de operación de compuerta de control (V_{cg}) y con voltaje fuente-drenador (V_{ds}) entre 3.3V y 5V.

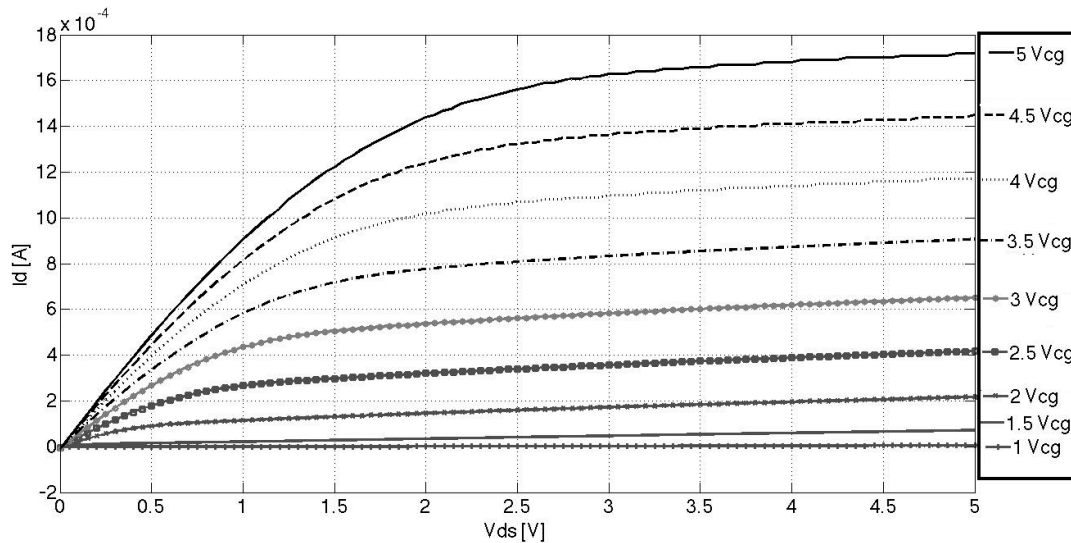
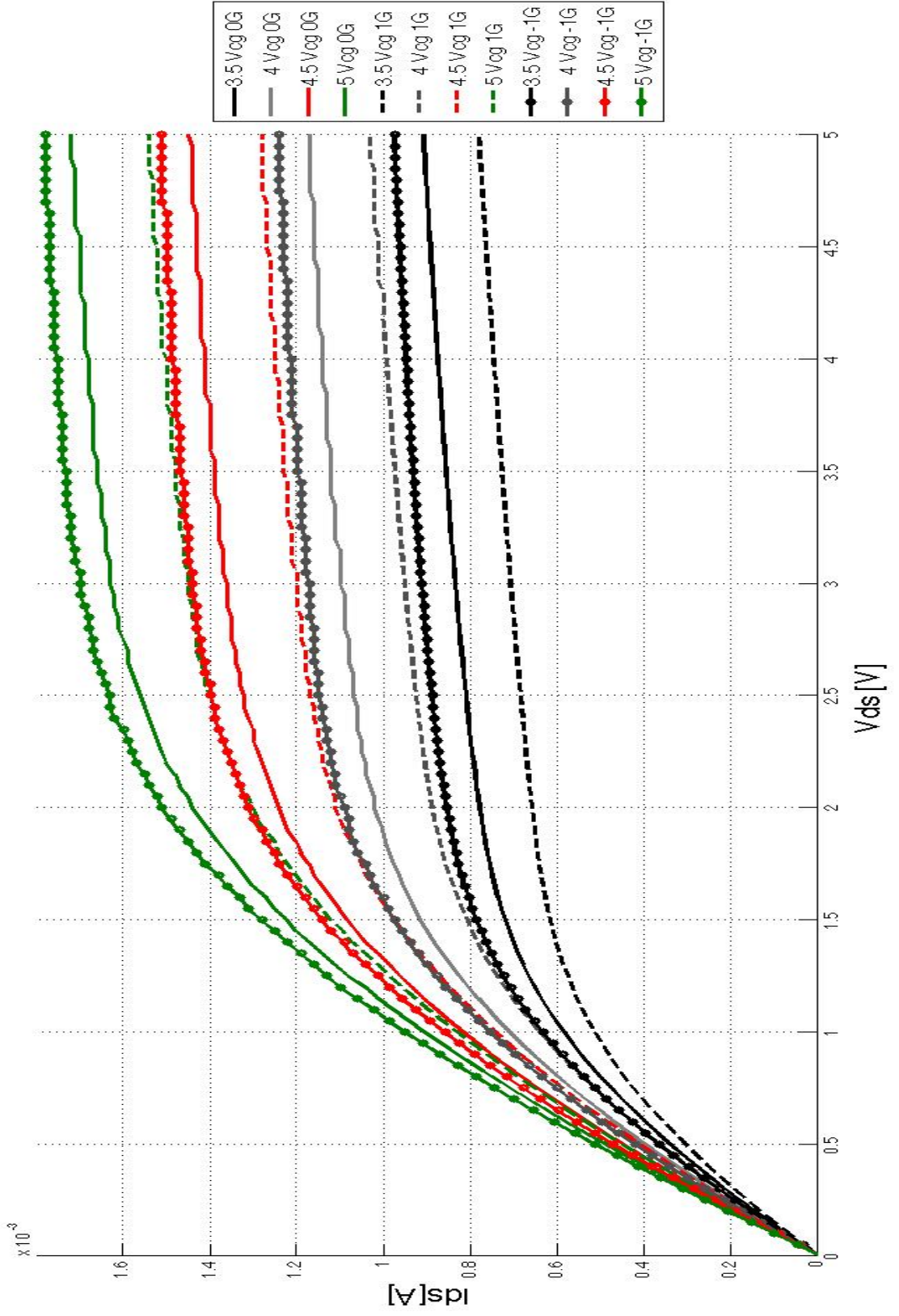


Fig. 5-8 curvas de salida del transistor FGMOS para sensar derecha, de la estructura de viga simple, en la posición en 0° , variando el voltaje en la compuerta de control de 1V hasta 5V, con incrementos de 0.5V.

Posteriormente se tomó la misma estructura de viga simple y se colocó en las posiciones indicadas en la Fig. 5-7. Esto con el fin de observar la variación que debería tener la corriente de salida del transistor, considerando que se fija el voltaje en compuerta de control y lo que varía es el coeficiente de acoplamiento y el voltaje de drenador. Los resultados se muestran en la Fig. 5.9 éstos corresponden al transistor para sensar movimiento a la derecha de la estructura uno.

(A)



(B)

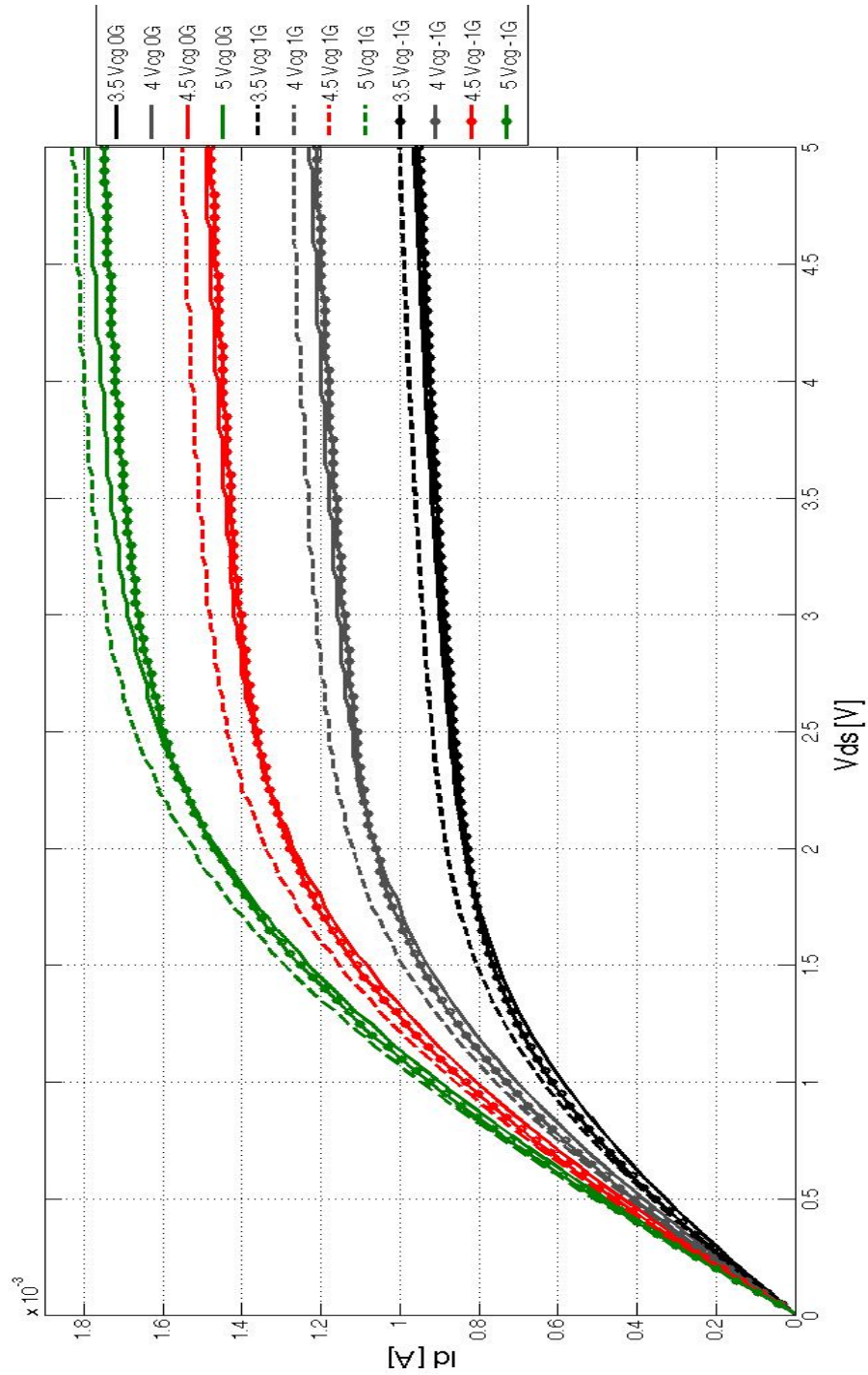


Fig. 5-9 Curvas de salida del FG-MOS de la estructura de viga simple, transistor correspondiente al FG-MOS para sensor (A) derecha y (B) izquierda. Posición en 0° , 90° y 270° . Variando el voltaje presente en la compuerta de control desde 3.5V hasta 5V, con incrementos de 0.5V.

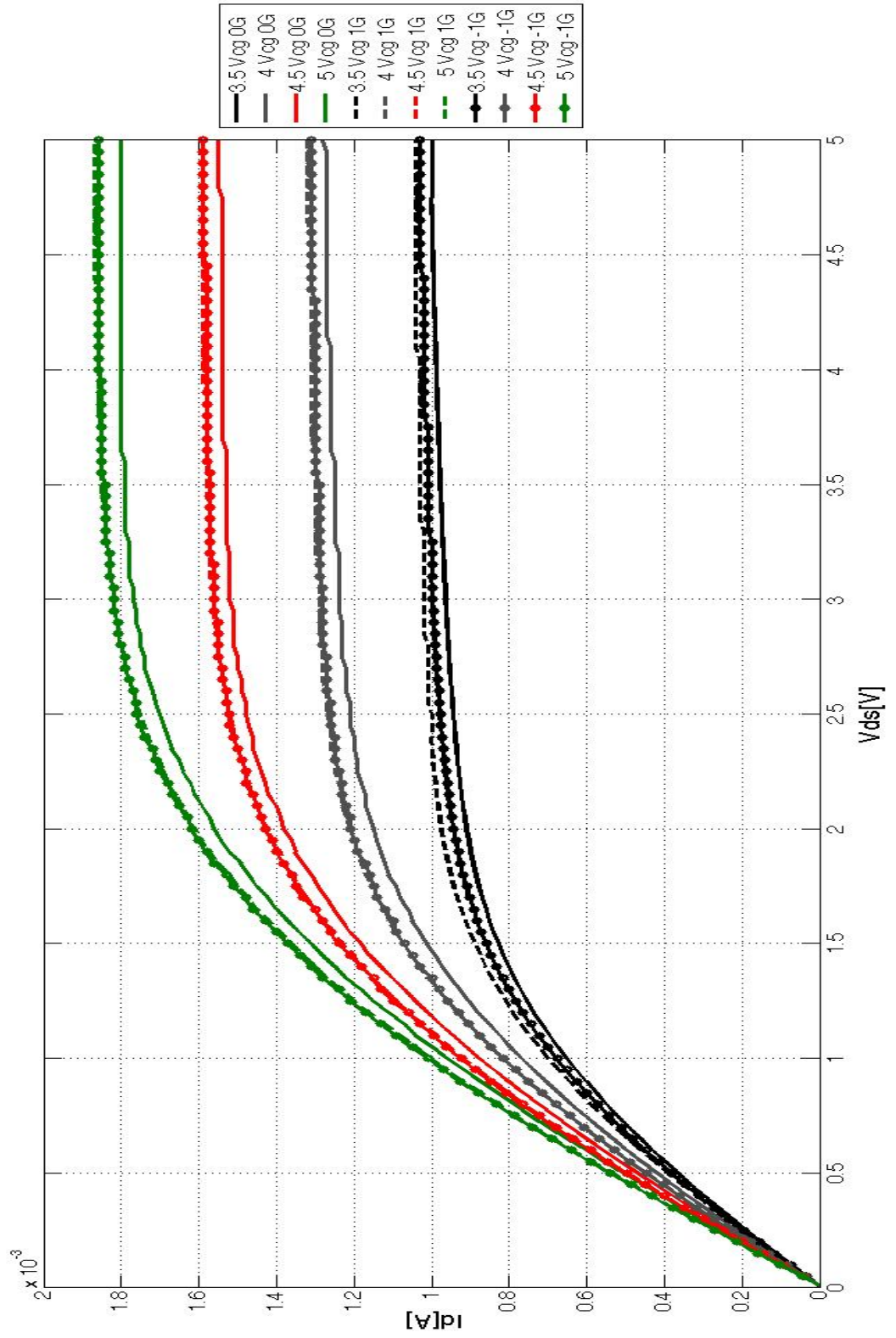
De la Fig. 5.9 es posible concluir que la magnitud de corriente para el movimiento correspondiente a $-1G$ (270°) es mayor comparado con la magnitud de corriente para $1G$ (90°). Esto era de esperarse ya que sólo se está midiendo el transistor correspondiente al movimiento de derecha. También se observa que a medida que se incrementa el voltaje en la compuerta de control y el voltaje en el drenador, la diferencia entre el estado de $0G$ y los estados alternos ($-1G$ y $1G$) se incrementa.

En la Fig. 5.9 se observan las curvas de salida correspondientes al transistor para sensor izquierda. En este caso la variación es mínima entre la posición de $0G$ y la posición de $-1G$. Además de que la magnitud de corriente para $0G$ con respecto a la corriente en $1G$ es menor, lo que era de esperarse, ya que para un movimiento a la izquierda la aceleración sensada por el MEMS será en dirección positiva ($1G$) y viceversa.

Comparando las gráficas (A) y (B) de la fig. 5.9 se puede resaltar que los niveles de corriente del transistor de la izquierda son mayores ($1mA$ aproximadamente) comparados con los niveles de corriente del transistor de derecha. Sin embargo, las diferencias de corriente en el transistor de la derecha son más amplias, comparadas con las diferencias de corriente del transistor de la izquierda.

Para el caso de la estructura de columpio rectangular, los resultados se muestran en la Fig. 5.10 es posible observar que los niveles de corriente están casi superpuestos para las posiciones de $1G$ y $-1G$. En este caso se observa que el transistor para sensor izquierda presenta un desnivel (offset).

(A)



(B)

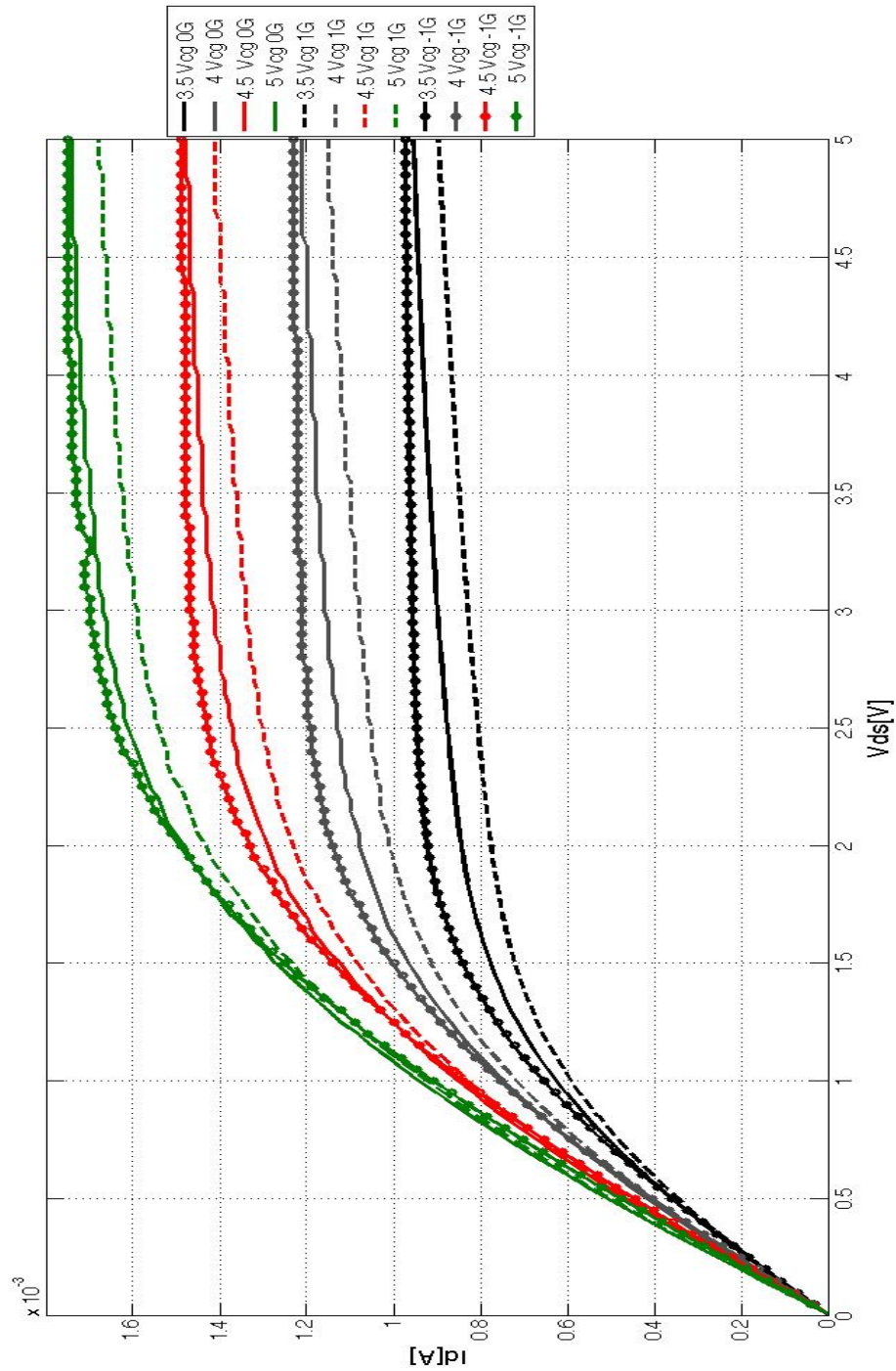
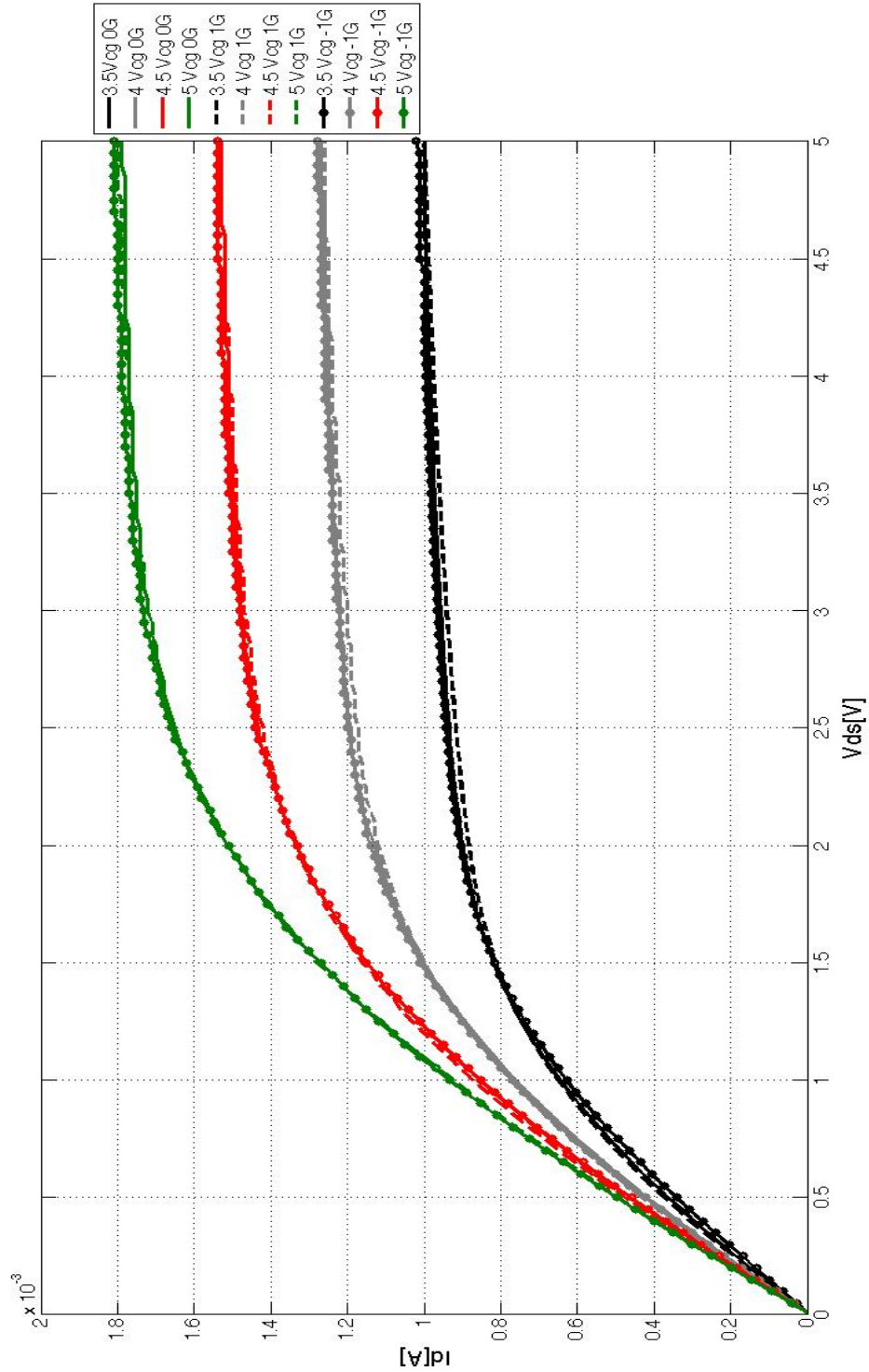


Fig. 5-10 Curvas de salida del FGMOS de la estructura de columpio rectangular, transistor correspondiente al FGMOS para sensor (A) derecha y (B) izquierda. Posición en 0° , 90° y 270° . Variando el voltaje presente en la compuerta de control desde 3.5V hasta 5V, con incrementos de 0.5V.

Para la estructura de múltiples resortes en forma de U, los resultados se muestran en la Fig. 5.11. En este caso se puede apreciar que las curvas de salida no están balanceadas, por lo tanto es difícil identificar un patrón de comportamiento.

(A)



(B)

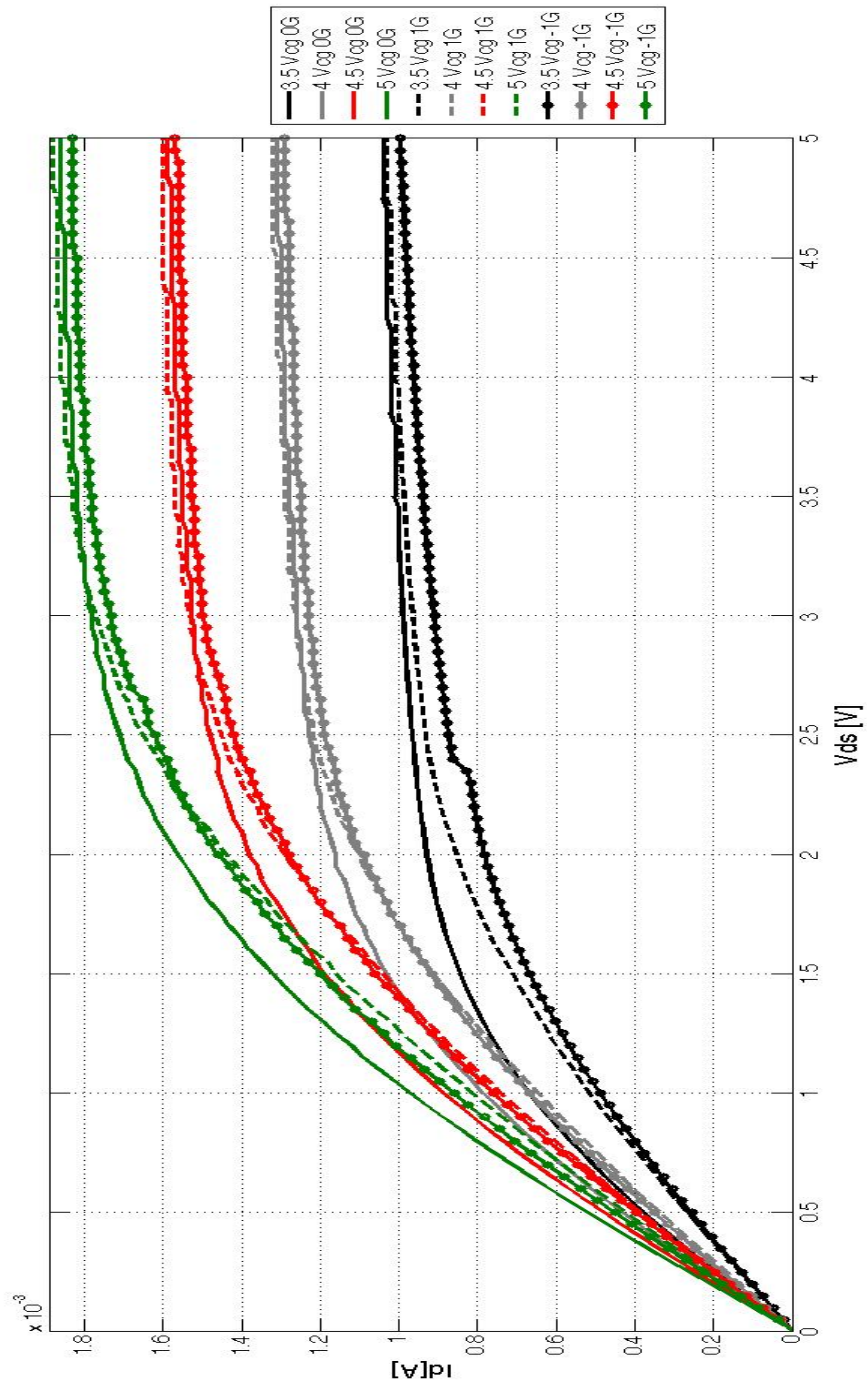
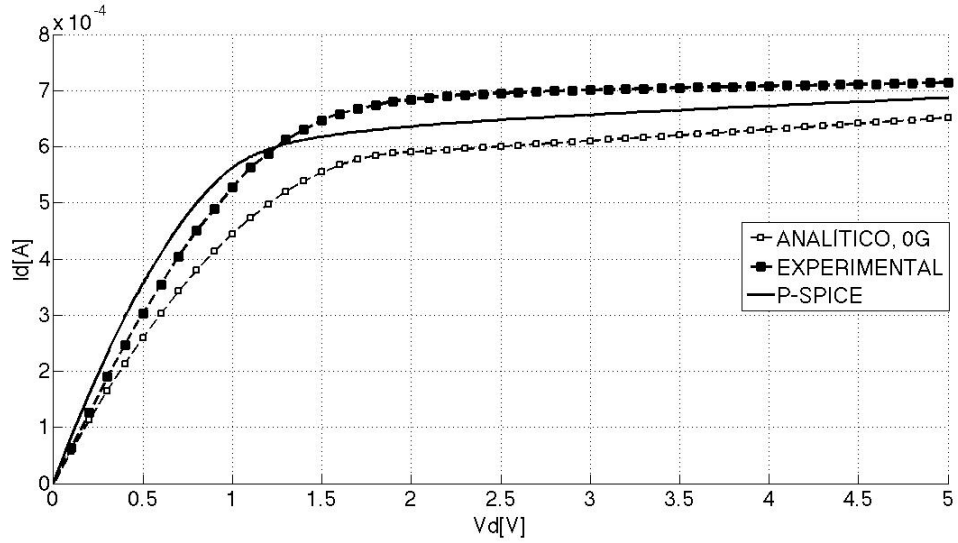


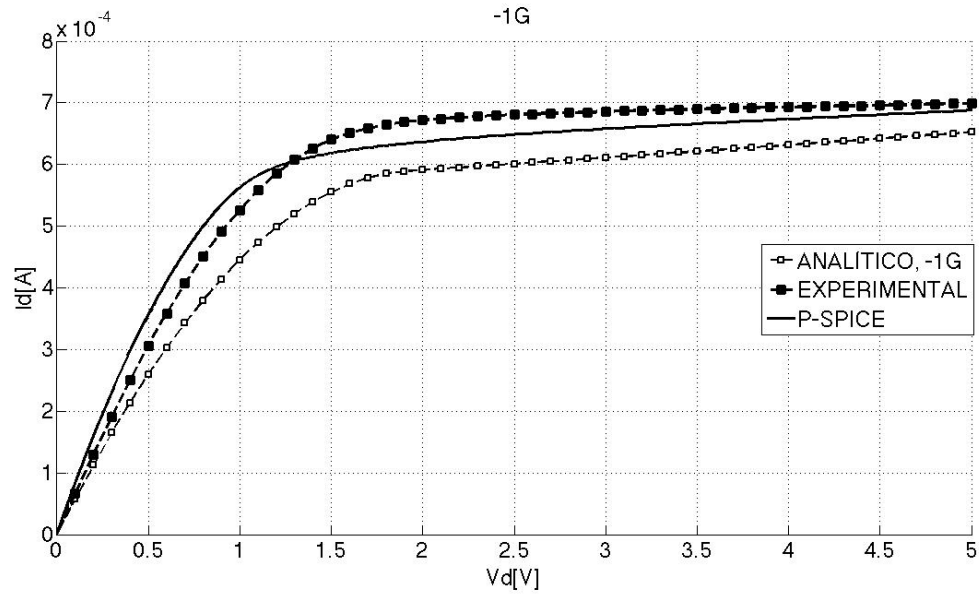
Fig. 5-11 Curvas de salida del FG-MOS de la estructura de múltiples resortes en forma de U, transistor correspondiente al FG-MOS para sensor (A) derecha y (B) izquierda. Posición en 0°, 90° y 270°. Variando el voltaje presente en la compuerta de control desde 3.5V hasta 5V, con incrementos de 0.5V.

A continuación se presentan la comparación entre las curvas experimentales, las curvas analíticas y las curvas obtenidas del modelo de P-SPICE®.

(A)



(B)



(C)

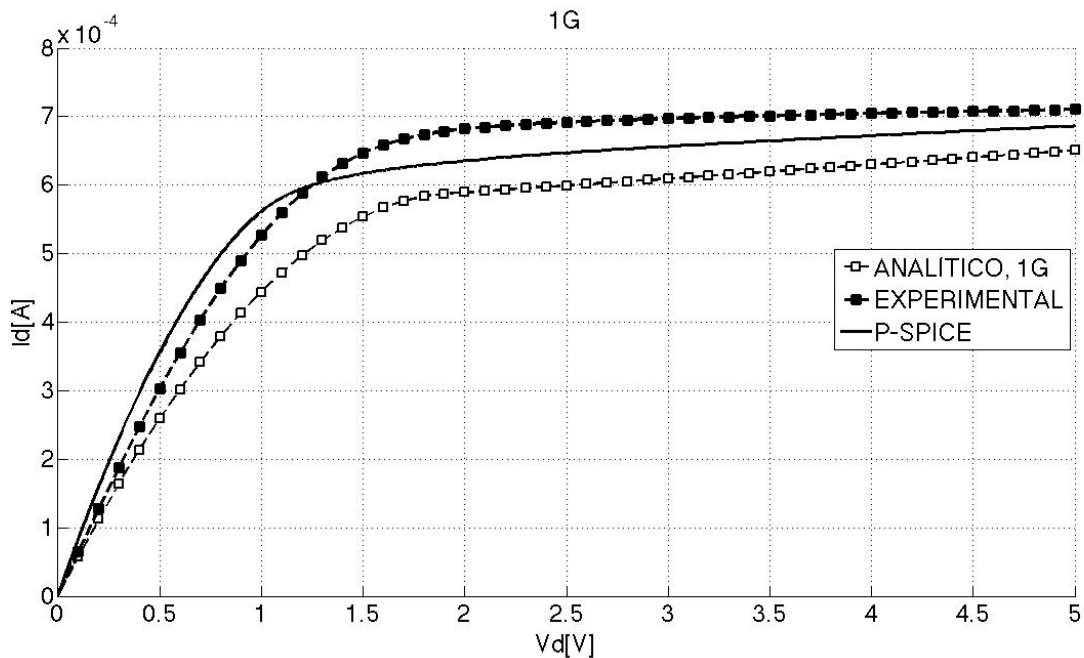
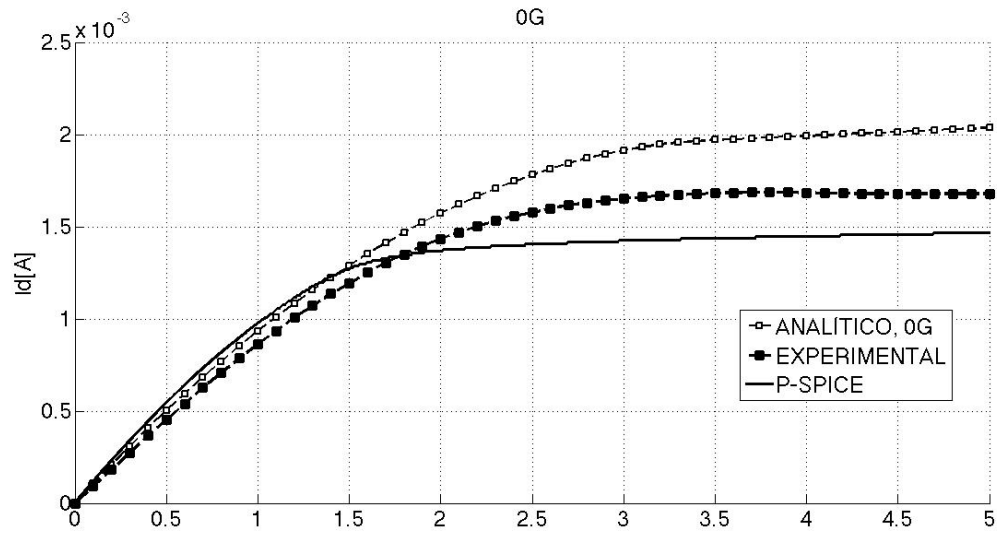


Fig. 5-12 Curva de salida para el sensor MEMS capacitivo correspondiente a la estructura de columpio rectangular con 3V en compuerta de control y (A) 0G, (B) -1G (C) 1G de aceleración aplicada del transistor para sensor derecha. En la figura se muestra la curva experimental, la curva obtenida del modelo de simulación en P-SPICE® y la curva resultante del modelo analítico.

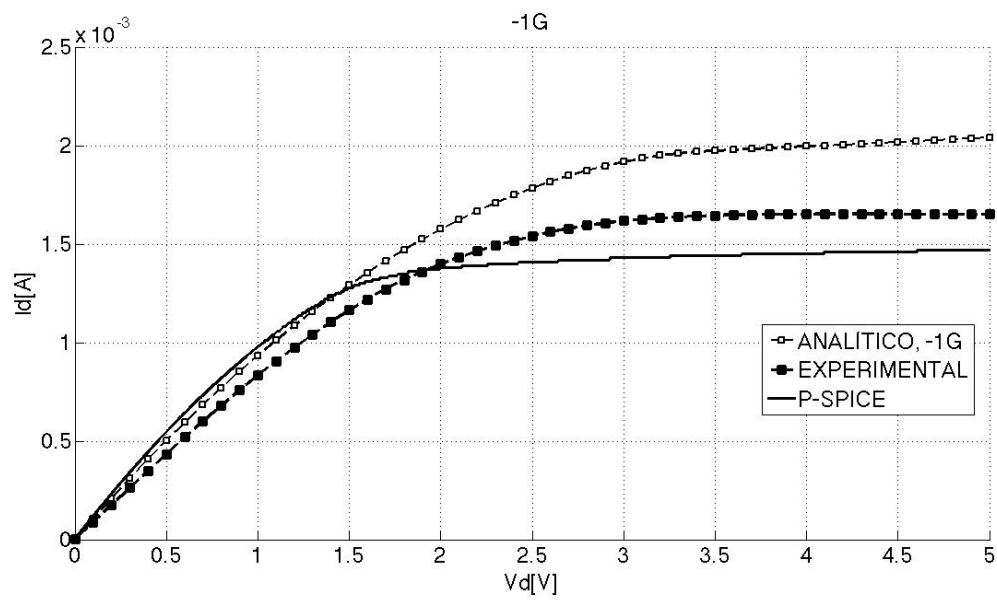
De la Fig. 5.12, considerando que el transistor opera en la región de saturación, es posible observar que la relación de variación es la misma. Por ejemplo, para el caso del transistor para medir un movimiento a la derecha, se tiene que al medir la aceleración de la gravedad, la variación de la señal de 0G a 1G es menor que la variación entre 0G y -1G, como era de esperarse. Se observa además que las curvas de simulación y las curvas analíticas conservan la misma relación y forma que las curvas de comportamiento experimentales. Esto no sucede para otros puntos de operación como es el caso de Fig. 5.13 en donde el voltaje de operación de la compuerta de control es de 5V. Se observa que la diferencia entre la curva de simulación, la curva experimental y la curva del modelo analítico difieren en mayor medida (diferencia del 14.5% medida en el punto de operación de 3.5V entre fuente y drenador) comparada con la curva de operación a 3V (diferencia del 4.5% medida en el punto de operación de 3.5V entre fuente y drenador). Comparando con la Fig. 5.14 se observa que la curva experimental y la curva de simulación son muy similares (diferencia muy cercana a 0%), mientras que comparando éstas con la curva de simulación, la diferencia supera incluso a los resultados obtenidos con 5V en compuerta de

control (diferencia del 20% medida en el punto de operación de 3.5V entre fuente y drenador).

(A)



(B)



(C)

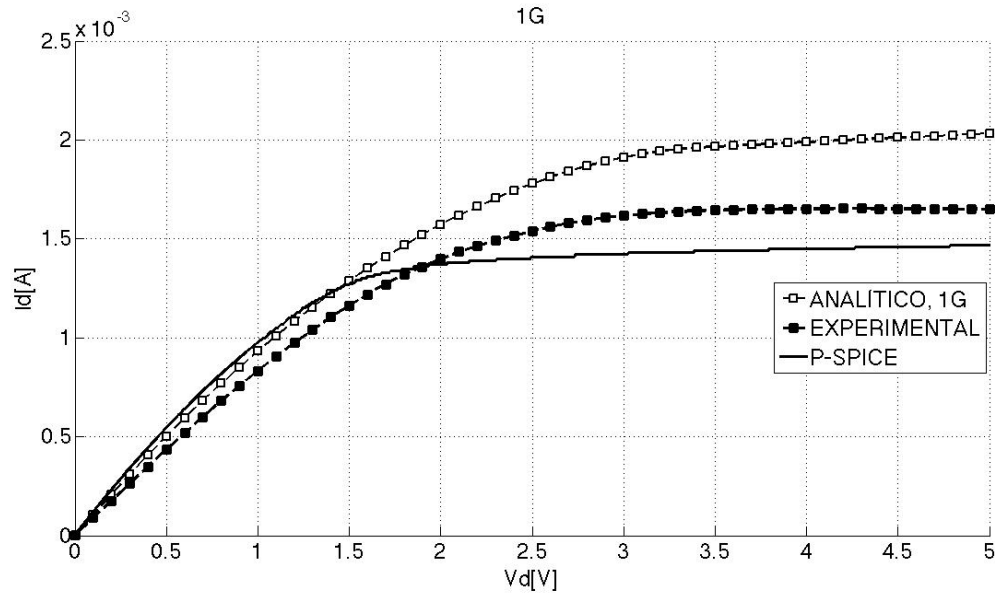
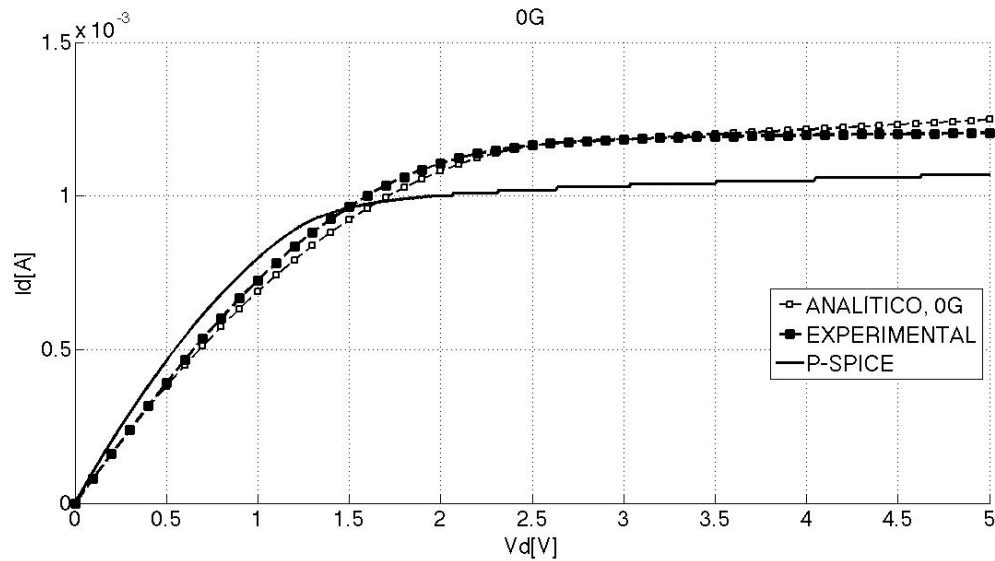
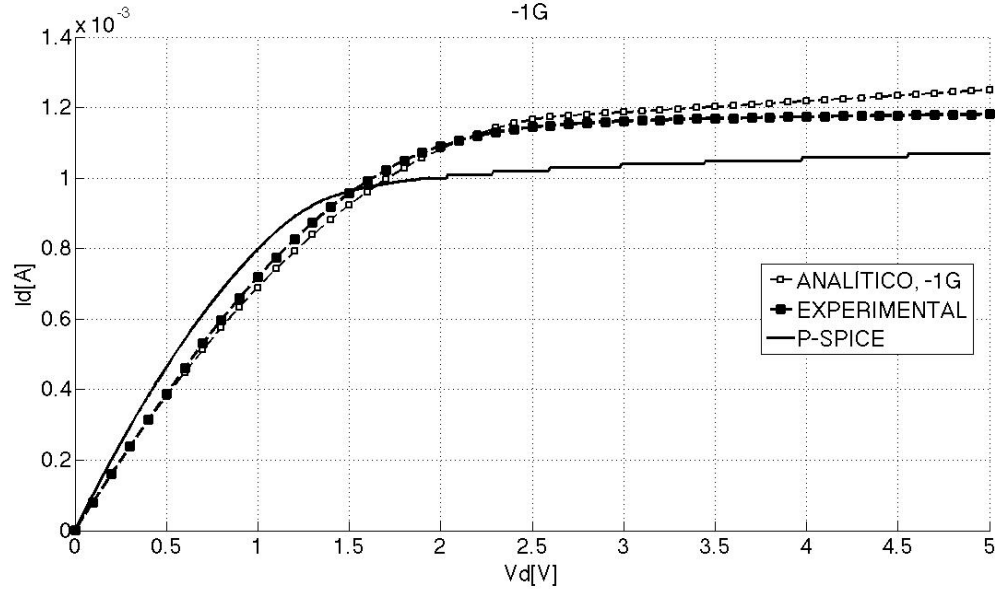


Fig. 5-13 Curva de salida para el sensor MEMS capacitivo correspondiente a la estructura de columpio rectangular con 5V en compuerta de control y (A) 0G, (B) -1G (C) 1G de aceleración aplicada del transistor para sensor derecha. En la figura se muestra la curva experimental, la curva obtenida del modelo de simulación en P-SPICE® y la curva resultante del modelo analítico.

(A)



(B)



(C)

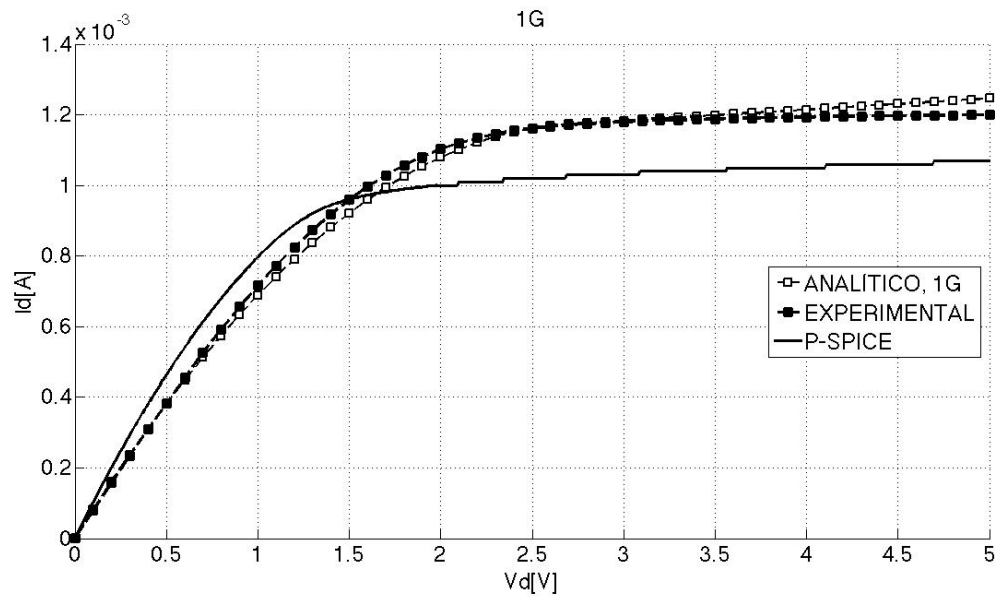


Fig. 5-14 Curva de salida para el sensor MEMS capacitivo correspondiente a la estructura de columpio rectangular con 4V en compuerta de control y (A) 0G, (B) -1G, (C) 1G de aceleración aplicada del transistor para sensor derecha. En la figura se muestra la curva experimental, la curva obtenida del modelo de simulación en P-SPICE® y la curva resultante del modelo analítico.

5.2.2 El MEMS acelerómetro como inclinómetro

En esta sección se analizan las estructuras capacitivas asociadas al FGMOS con la característica de que están colocadas como sensor inclinómetro. Considere que el bloque ilustrado en la **Fig. 5-15** representa el chip y el punto indicado en el extremo superior del chip identifica la orientación y posición del mismo. Cuando el punto coincide con el eje z , se dice que el ángulo de inclinación con ese mismo eje es 0° , mientras que cuando el punto en el chip coincide con el eje x se dice que el chip tiene un posición de 90° con respecto al eje z y 0° con respecto al eje x .

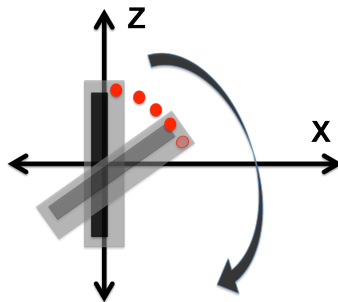


Fig. 5-15 MEMS acelerómetro como inclinómetro.

Para este análisis se usó el equipo mostrado en la **Fig. 5-16**. Dicho módulo tiene tres grados de libertad, el giro de la base alrededor del eje z , el giro del brazo de soporte alrededor del eje x y la rotación de la plataforma de soporte alrededor del eje y . En este caso el experimento está limitado a usar uno de los grados de libertad que consiste en montar el chip y girar el brazo de soporte, como se muestra en la **Fig. 5-17**.

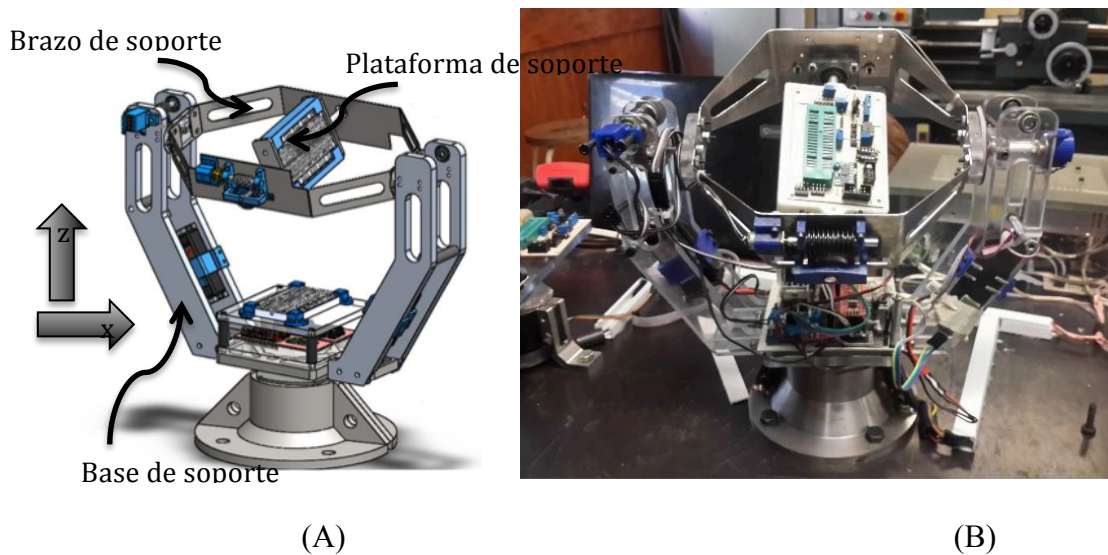


Fig. 5-16 Módulo de giroscopio para probar sensores MEMS. (A) Modelo CAD. (B) Modelo físico.

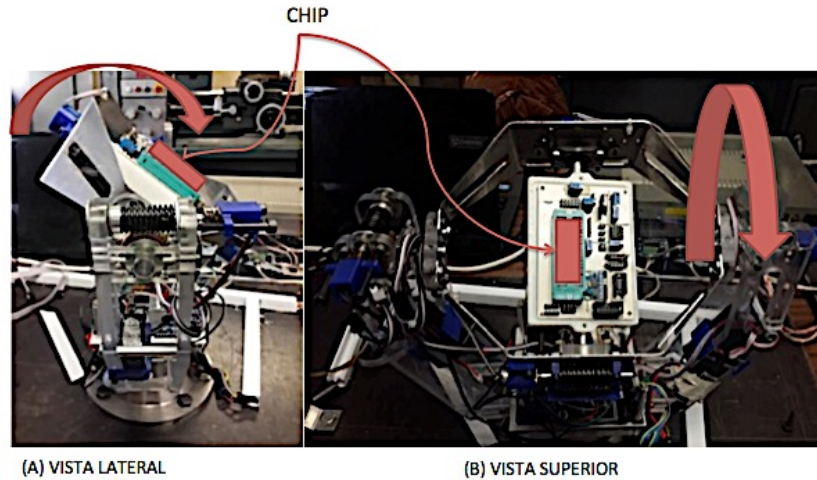


Fig. 5-17 Módulo de giroscopio para probar sensores MEMS. (A) Vista lateral de la máquina con el chip montado. (B) Vista superior de la máquina con el chip montado.

En el sistema de adquisición de datos, la interfaz gráfica del giroscopio permite observar la señal del sensor patrón y la señal del sensor a caracterizar. Además, permite colocar el intervalo de giro a medir desde 0° hasta 360° en pasos de 1°. Se puede observar la trayectoria del motor comparada con la trayectoria deseada. Una vez que se realiza la medición, este instrumento envía la señal del sensor patrón y el sensor a caracterizar a Excel® para ser analizada.



Fig. 5-18 Interfaz gráfica del módulo de giroscopio para probar sensores MEMS.

Los experimentos se realizaron usando la siguiente metodología:

- Se montó el chip alineando de tal manera que los ejes sensitivos de las estructuras capacitivas quedaran alineados con el sentido del movimiento. (Todas las estructuras tienen la misma alineación).
- Se giró la máquina a velocidad constante usando un paso de 1° , en un intervalo de 0° a 359° , de tal manera que el movimiento de la base rotatoria describe una señal sinusoidal perfecta.
- Se realizaron mediciones estableciendo un voltaje en la compuerta de control y un voltaje entre el drenador y la fuente, en ambos casos, fijos. Dichos voltajes se incrementaban tras cada prueba realizada.
- Se tomó registro de la señal correspondiente a cada par de voltajes establecidos (voltaje en compuerta de control y voltaje drenador-fuente) de la corriente de salida del transistor para sensar movimiento hacia la derecha y del transistor para sensar movimiento hacia la izquierda, de cada estructura. Las mediciones se realizaron por medio de un transmisor inalámbrico.

El factor de amplificación usado es de 106.1, ya que el resistor R_G usado en el amplificador de instrumentación de matrícula AD620 (**Fig. 5-19**), es de 470Ω con una tolerancia de $\pm 1\%$. Se hace uso de la ecuación que relaciona la ganancia y la resistencia de retroalimentación reportada en la hoja de datos² del amplificador:

$$R_G = \frac{49.4 \text{ k}\Omega}{G - 1} \quad (5-1)$$

El circuito utilizado se muestra en la **Fig. 5-19**; en la **Fig. 5-20** se observa el mismo circuito indicando cada uno de los bloques que lo conforman y que se describen a continuación:

- *Sensor patrón*: en este bloque se colocó un sensor patrón MPU6050 con la finalidad de comparar la señal obtenida del sensor MEMS prototipo y éste. Se utiliza el protocolo de comunicación I²C, además de filtros en hardware programables para mejorar la señal adquirida.
- *Selectores de estructuras*: en este bloque se observan dos series de selectores. La máquina sólo permite medir un transistor y una estructura a la vez; estableciendo qué selector se activa, se seleccionará una estructura y un transistor correspondiente a esta estructura.

² <http://www.analog.com/media/en/technical-documentation/data-sheets/AD620.pdf>

- *Distribución de energía:* En este bloque se observan los voltajes de alimentación de los circuitos.
- *Sensor MEMS:* en este bloque se observa una base de montaje de libre esfuerzo. En ella se coloca el sensor a caracterizar.
- *Amplificador operacional de instrumentación:* este bloque no se muestra enmarcado. Corresponde al circuito principal. En él se toma la corriente del sensor MEMS que se convierte en voltaje para ser procesada y se amplifica.
- *Circuito de acoplamiento:* en este circuito se coloca la electrónica necesaria para hacer compatible la señal que entrega el sensor MEMS con la tarjeta de adquisición de datos.

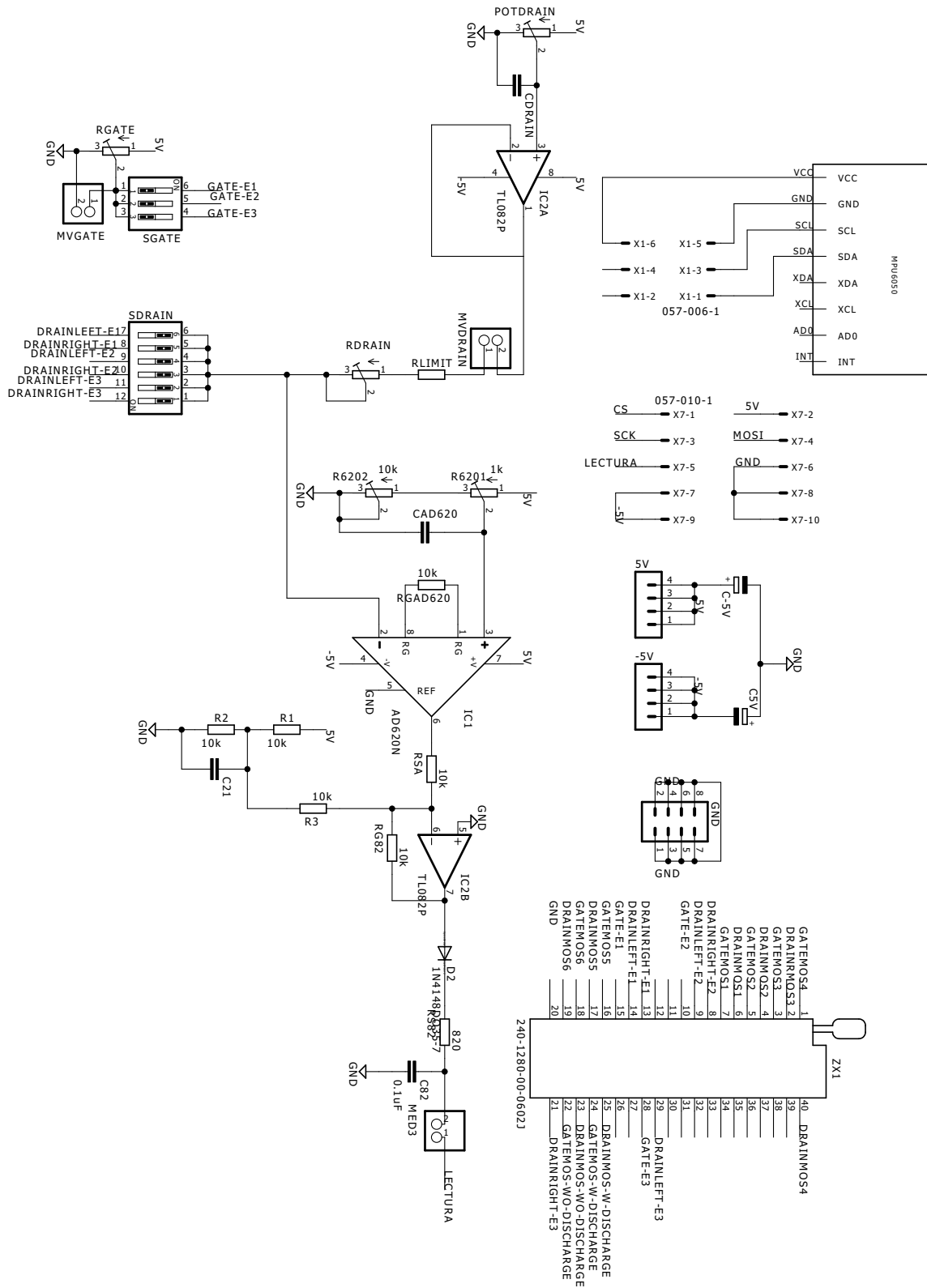


Fig. 5-19 Amplificador operacional usado para adquirir la señal del sensor MEMS.

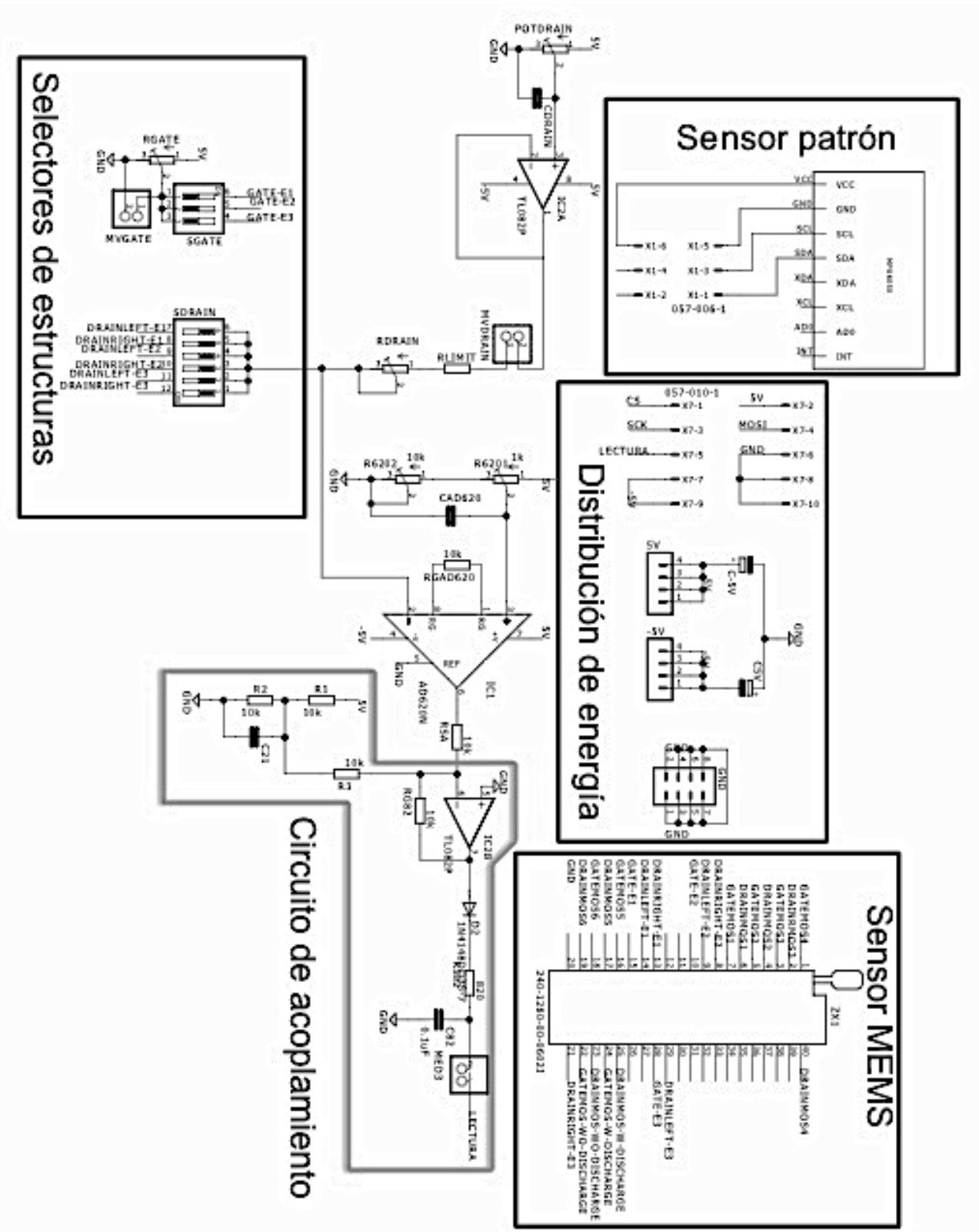


Fig. 5-20 Amplificador operacional usado para adquirir la señal del sensor MEMS.

El módulo empleado requiere de una calibración inicial para cada prueba y para cada voltaje de operación, por lo cual los resultados obtenidos presentan un valor inicial distinto y una amplitud correspondiente a los valores de calibración inicial. Con el fin de facilitar el entendimiento de los resultados y eliminar las variables externas que introduce el uso de este equipo de medición, las gráficas de comportamiento se muestran normalizadas. La señal que se observa punteada es la señal obtenida directamente del sensor MEMS. La señal que se observa en línea continua corresponde a una aproximación por medio de una función a partir de la curva original.

A continuación se muestran las gráficas de comportamiento correspondientes a la estructura de columpio rectangular.

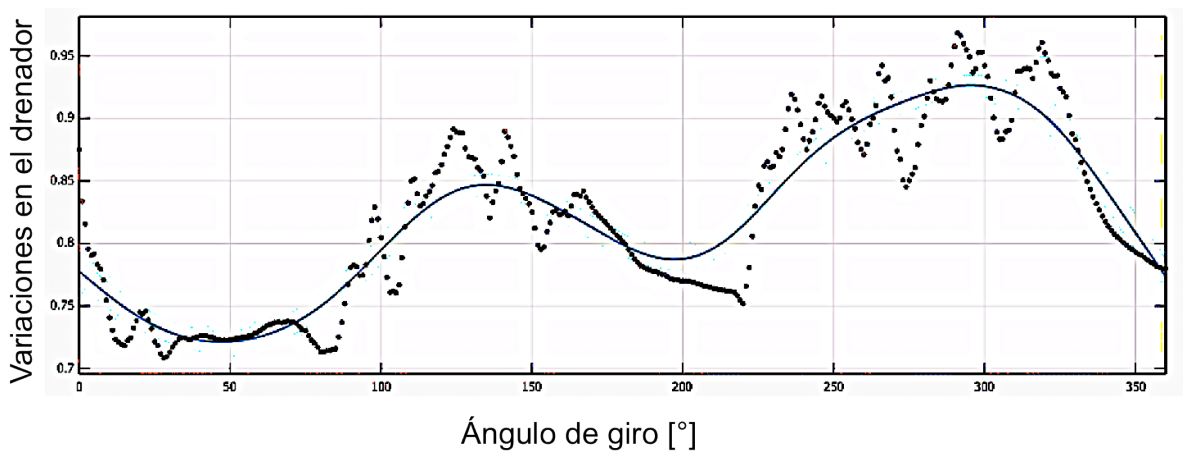


Fig. 5-21 Señal de salida para el sensor MEMS capacitivo correspondiente a la estructura de columpio rectangular. Medición tomada del drenador del transistor correspondiente a la medición de derecha. Voltaje de compuerta de control en 3.2V y voltaje de drenador en 3.2V.

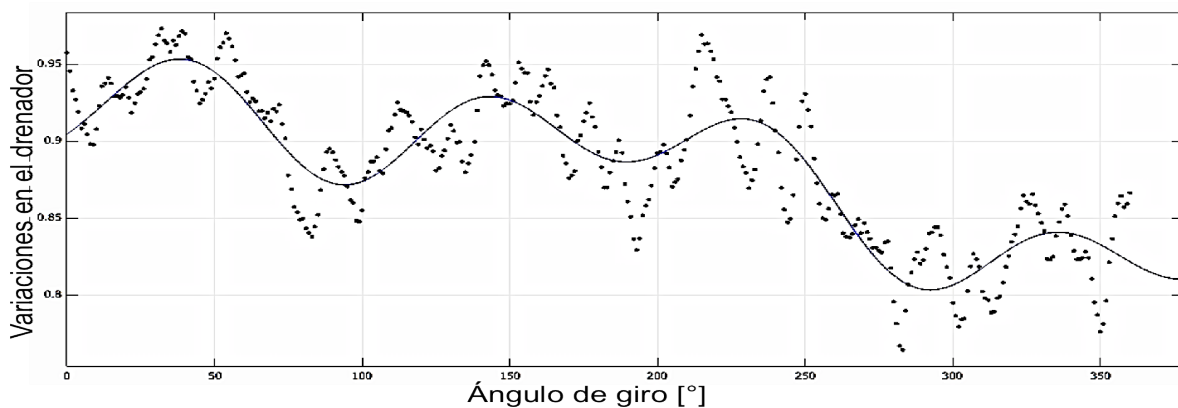


Fig. 5-22 Señal de salida para el sensor MEMS capacitivo correspondiente a la estructura de columpio rectangular. Medición tomada del drenador del transistor correspondiente a la medición de derecha. Voltaje de compuerta de control en 2.5V y voltaje de drenador en 2.8V.

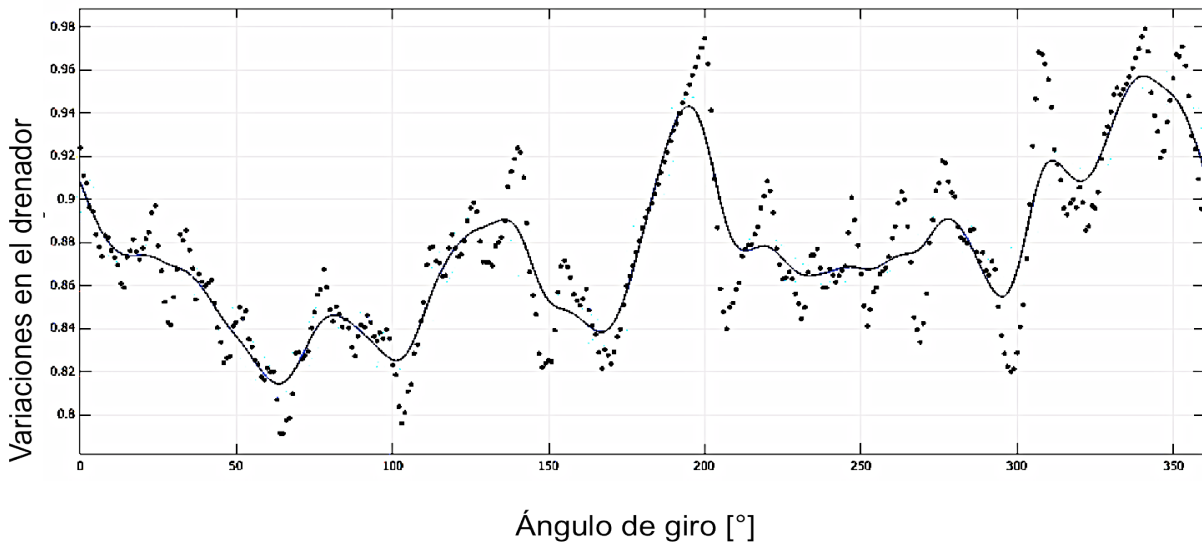


Fig. 5-23 Señal de salida para el sensor MEMS capacitivo correspondiente a la estructura de columpio rectangular. Medición tomada del drenador del transistor correspondiente a la medición de derecha. Voltaje de compuerta de control en 2.5V y voltaje de drenador en

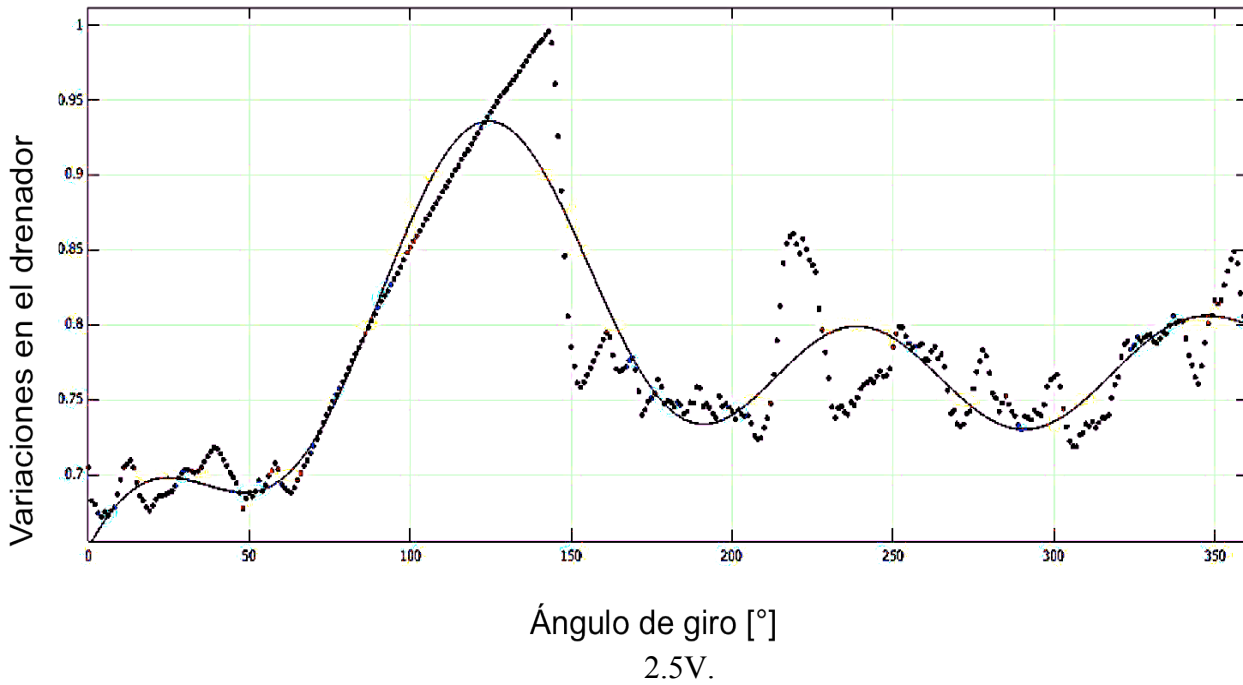


Fig. 5-24 Señal de salida para el sensor MEMS capacitivo correspondiente a la estructura de columpio rectangular. Medición tomada del drenador del transistor correspondiente a la medición de derecha. Voltaje de compuerta de control en 1.5V y voltaje de drenador en 2.8V.

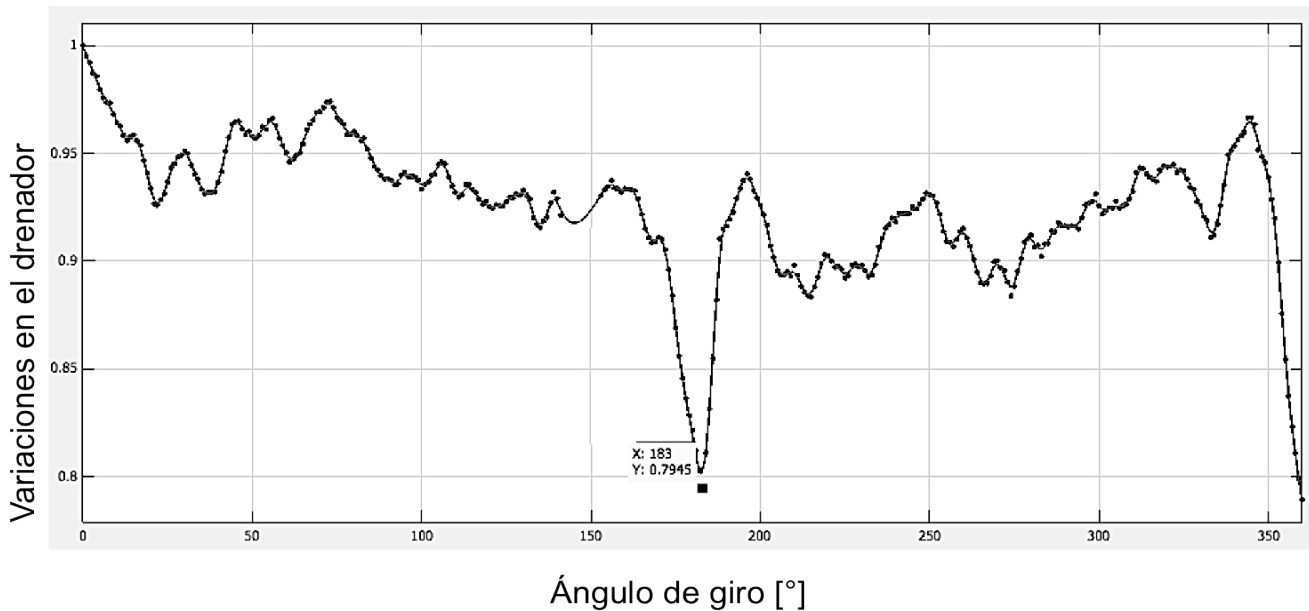


Fig. 5-25 Señal de salida para el sensor MEMS capacitivo correspondiente a la estructura de columpio rectangular. Medición tomada del drenador del transistor correspondiente a la medición de derecha. Voltaje de compuerta de control en 1.5V y voltaje de drenador en 1.5V.

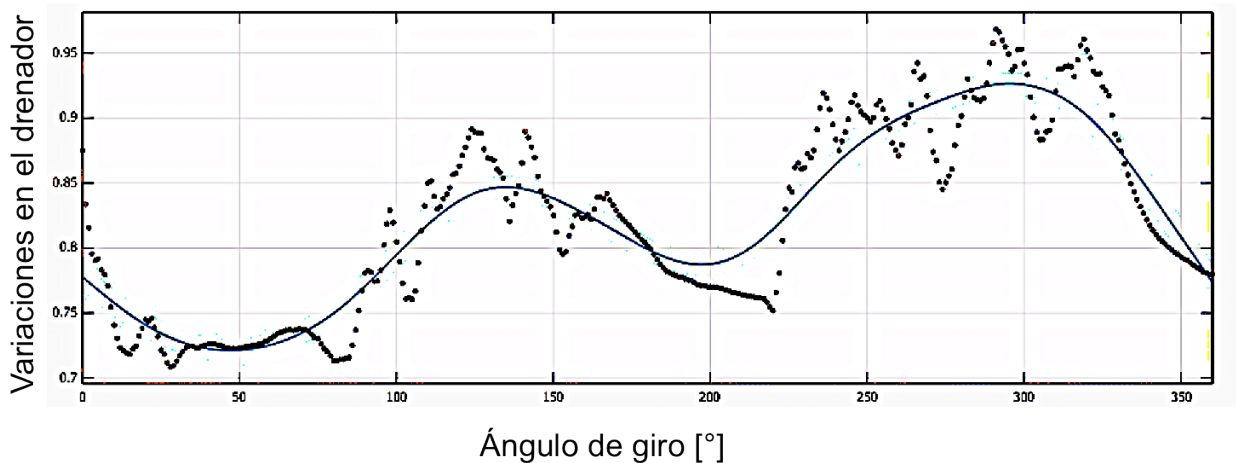
En las gráficas de comportamiento en la prueba de inclinómetro se observa que a mayor voltaje tanto en compuerta de control como en drenador-fuente, el comportamiento del sensor mejora. De la **Fig. 5-21** se observa que el puerto donde termina la primera señal sinusoidal y comienza la siguiente en 180°. Se observa además que durante el giro de 0° a 180° la señal sinusoidal descrita tiene una amplitud mucho menor comparada con la señal descrita en el intervalo de 180° a 360°. Esto es de esperarse ya que esta gráfica corresponde al transistor para sensar justo el intervalo de 180° a 360°. Se observa que conforme el voltaje disminuye, el comportamiento del sensor se invierte. Por ejemplo, si se ve la **Fig. 5-24** se observa que el comportamiento es totalmente invertido, teniendo una señal mucho más amplia en el intervalo de 0° a 180°; pero el punto donde inicia y termina la señal es exactamente el mismo.

En el experimento en el cual se coloca el sensor MEMS en tres posiciones fijas, deberán corresponder a los valores más bajos, (correspondiente a 90° en el experimento del inclinómetro), al valor intermedio (correspondiente a 0° en el experimento del inclinómetro) y al valor más alto (correspondiente a 270° en el experimento del inclinómetro) para el inclinómetro. En el punto de operación para la cual se tomó la medición de la

Fig. 5-26 (A) que es de 3.2V en compuerta de control y 3.2V entre fuente y drenador, se observa que la señal sinusoidal descrita corresponde en su punto más bajo a un ángulo de 50° , su punto de inflexión central está ubicado en 180° y el punto más alto está en 295° . Los puntos de los extremos (el más alto y el más bajo) se encuentran desfasados con respecto a los valores esperados, en este caso ese resultado se debe a los procesos de maquinado que deforman la estructura. Por otro lado, es posible observar que para los dos primeros cuadrantes, en donde la aceleración de la gravedad va de 0G a 1G y regresa a 0G, sí se describe una onda sinusoidal. Al igual que para el caso del tercer y cuarto cuadrante, cuando la aceleración de la gravedad va de 0G a -1G y regresa a 0G, se describe la misma señal sinusoidal que para los cuadrantes anteriores, sólo que en este caso se observa reflejada a la derecha y hacia arriba con respecto al punto de inflexión intermedio. (

Fig. 5-26).

También se resalta que la variación para el tercer y cuarto cuadrante es mayor, debido a la tendencia del movimiento que tiene la estructura cuando ésta gira. Dicha tendencia será diferente que cuando el chip es acelerado por una fuerza dinámica.



(A)

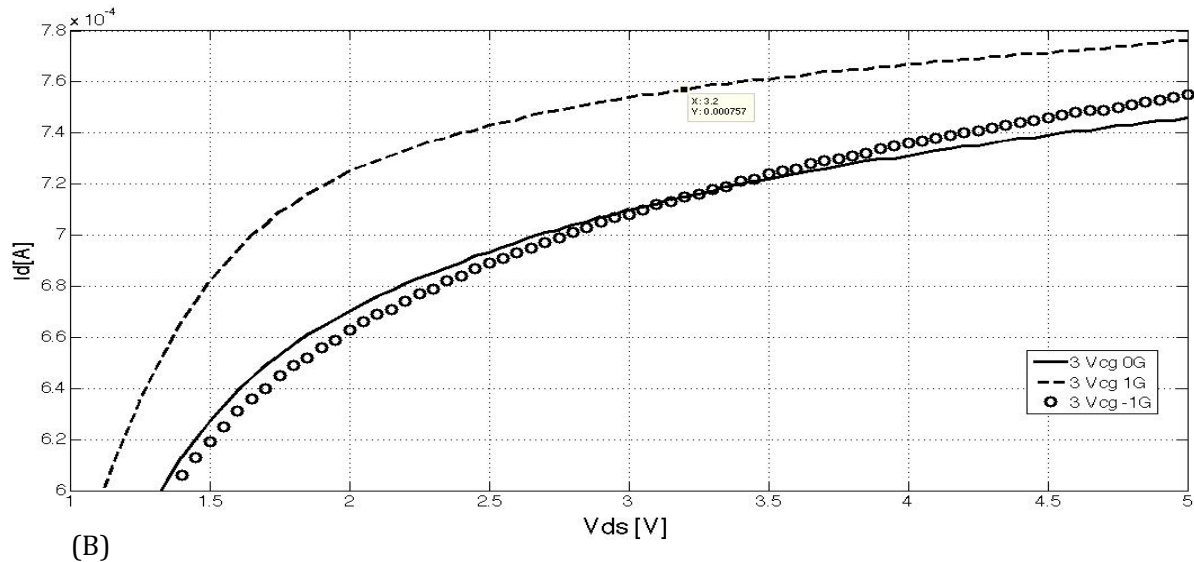


Fig. 5-26 Comparativa entre el experimento de medición en tres posiciones fijas y el experimento de inclinómetro. (A) Señal de salida para el sensor MEMS capacitivo correspondiente a la estructura de columpio rectangular. Medición tomada del drenador del transistor correspondiente a la medición de derecha. Voltaje de compuerta de control en 3.2V y voltaje de drenador en 3.2V. (B) Curvas de salida del FGMOS de la estructura de columpio rectangular, transistor correspondiente al FGMOS para sensor derecha. Posición en 0°, 90° y 270°. Voltaje presente en la compuerta de control 3V.

5.3 Mediciones dinámicas con el sensor FGMOS

En esta sección se trabajó con la máquina centrifugadora y para este caso, el circuito de adquisición de datos es el mismo que el mostrado en la **Fig. 5-19**. En este aparato se aplica una aceleración angular al sensor. Además, permite acelerar desde 0G hasta 16G en aceleración lineal. Al igual que la base rotatoria, del lado izquierdo de la interfaz de la Fig. 5.27 aparece la señal del sensor patrón, del lado derecho la señal del sensor a caracterizar, y en la parte intermedia la trayectoria del motor, con respecto a la trayectoria deseada. En este caso, la perilla de configuración permite analizar el sistema estableciendo las revoluciones por minuto (rpm) a las que deberá girar la centrifugadora. El sistema permite una configuración con un incremento de 10 rpm. El valor máximo en rpm que permite configurar es de 480rpm, correspondiendo este valor a 16G de aceleración lineal.

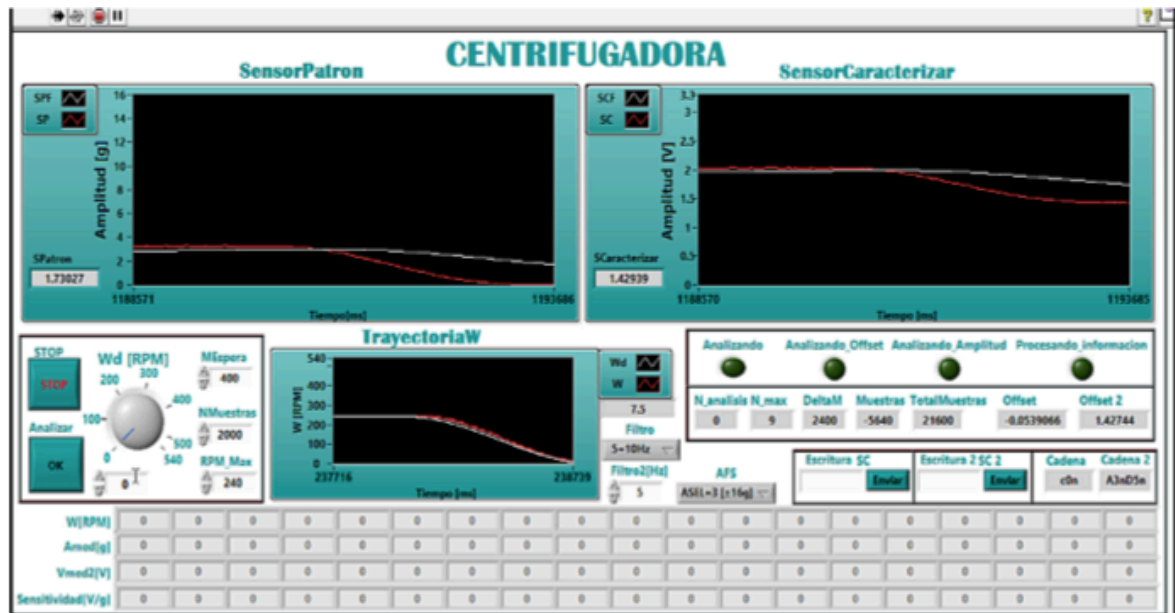


Fig. 5-27 Interfaz gráfica del módulo de centrifugadora para probar sensores MEMS.

El montaje del sensor en la centrifugadora se observa en la **Fig. 5-28**. El giro de la centrifugadora es en sentido horario.



Fig. 5-28 Módulo de centrifugadora para probar sensores MEMS.

Los experimentos se realizaron usando la siguiente metodología:

- Se montó el chip alineando de tal manera que los ejes sensitivos de las estructuras capacitivas quedaran alineados con el sentido del movimiento.
- Se giró la máquina variando las rpm de tal manera que el movimiento de la centrifugadora describiera una señal lineal perfecta en aceleración angular y una señal cuadrática perfecta en aceleración lineal.

- Se realizaron mediciones estableciendo un voltaje en la compuerta de control y un voltaje entre el drenador y la fuente, en ambos casos con voltajes fijos. Dichos voltajes se incrementaron tras cada prueba realizada.
- Se tomó registro de la señal de la corriente de salida del transistor para sensor derecha y el transistor para sensor izquierda, de cada estructura. Las mediciones se realizaron por medio de un transmisor inalámbrico.

Los resultados se observan a continuación:

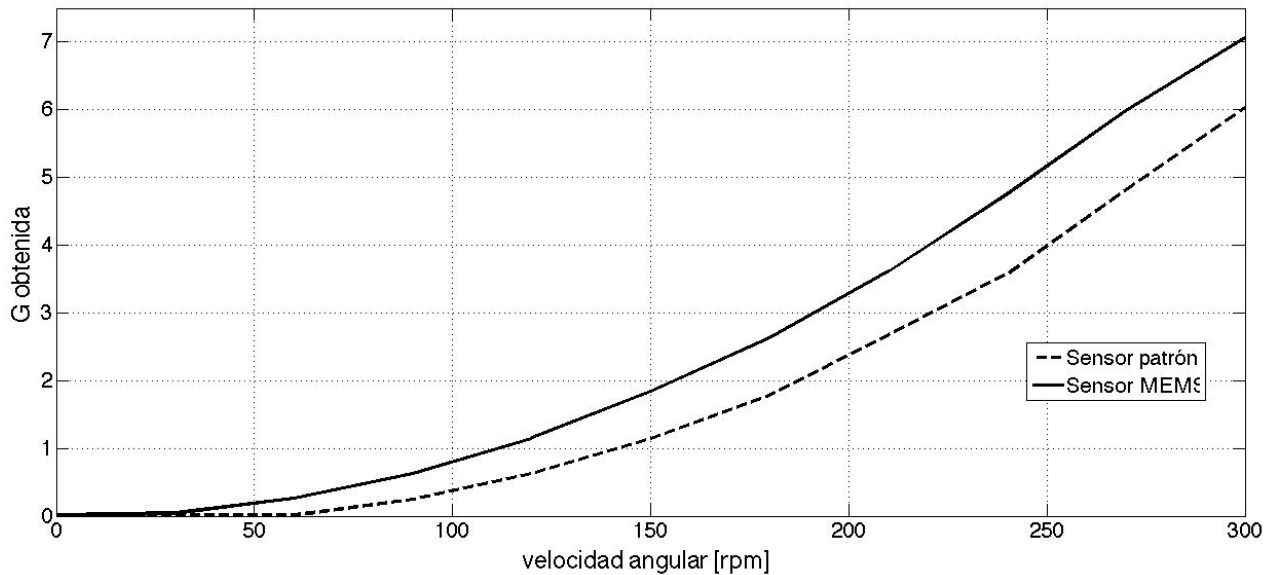


Fig. 5-29 Señal de salida para el sensor MEMS capacitivo correspondiente a la estructura de viga simple. Medición tomada del drenador del transistor correspondiente a la medición de derecha. Voltaje de compuerta de control en 3.5V y voltaje de drenador en 3.5V.

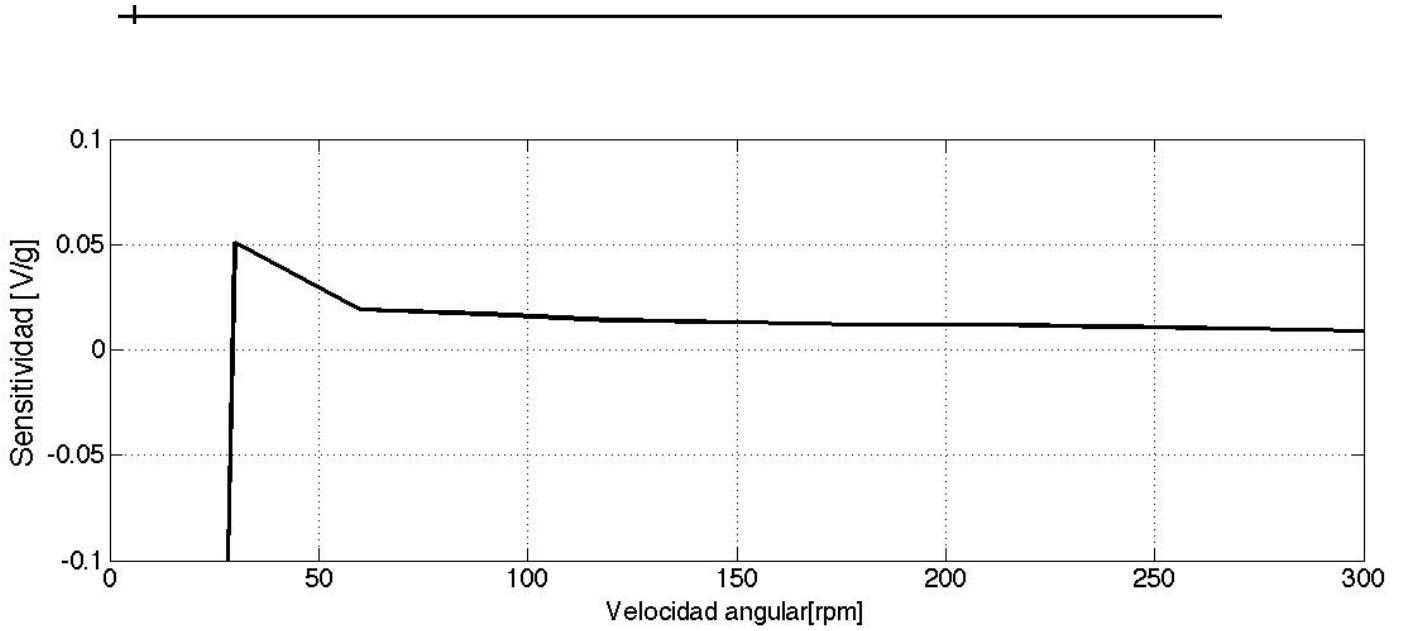


Fig. 5-30 Curva de sensibilidad para el sensor MEMS capacitivo correspondiente a la estructura de viga simple. Medición tomada del drenador del transistor correspondiente a la medición de derecha. Voltaje de compuerta de control en 3.5V y voltaje de drenador en 3.5V.

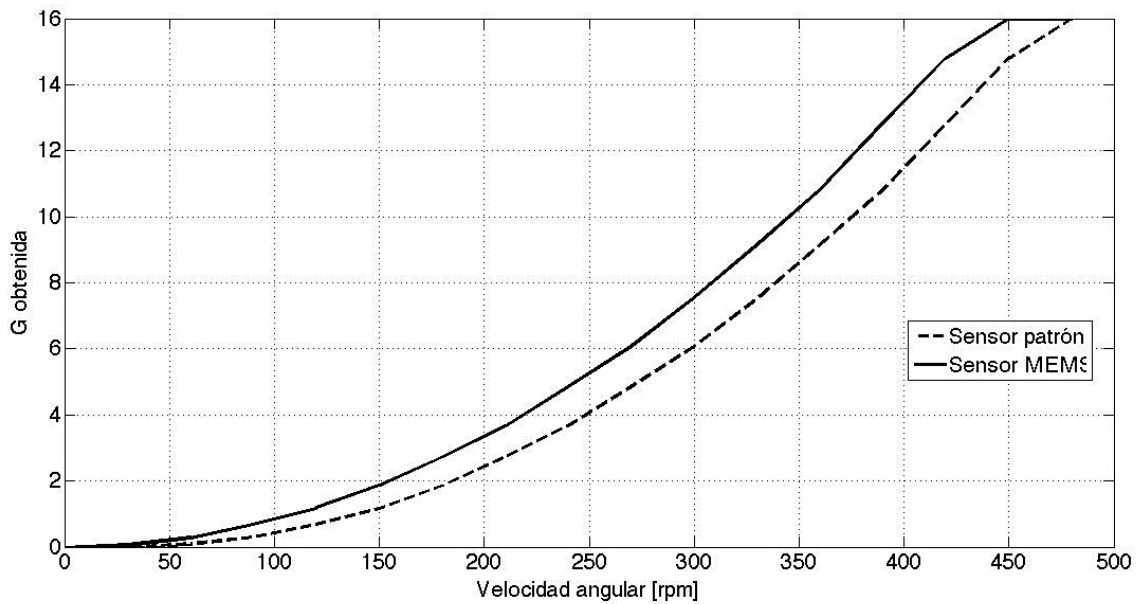


Fig. 5-31 Señal de salida para el sensor MEMS capacitivo correspondiente a la estructura de columpio rectangular. Medición tomada del drenador del transistor correspondiente a la medición de derecha. Voltaje de compuerta de control en 2.8V y voltaje de drenador en 2.8V.

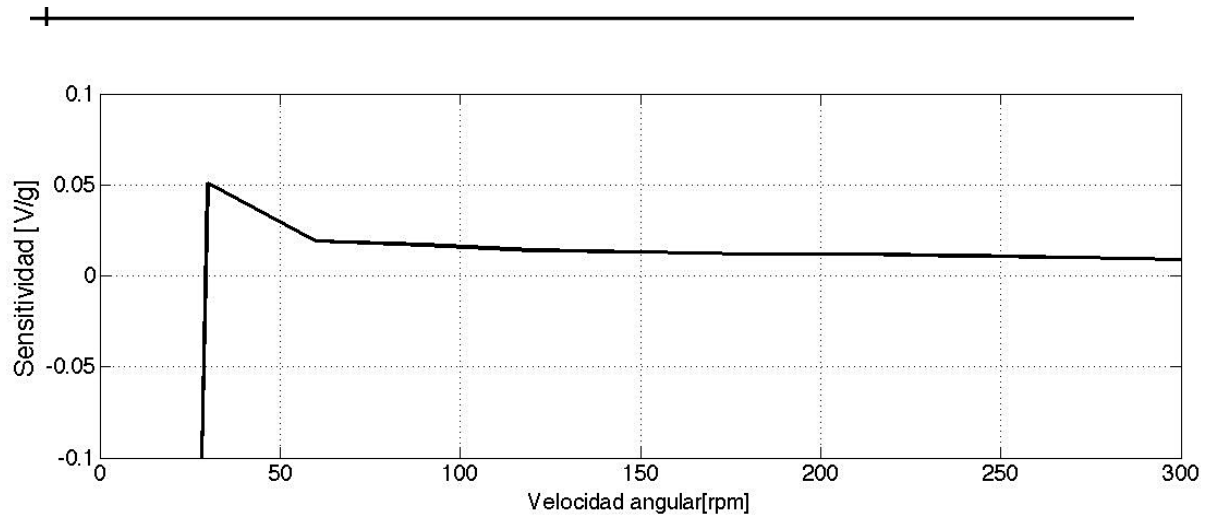


Fig. 5-32 Curva de sensibilidad para el sensor MEMS capacitivo correspondiente a la estructura de columpio. Medición tomada del drenador del transistor correspondiente a la medición de derecha. Voltaje de compuerta de control en 2.8V y voltaje de drenador en 2.8V.

Para el caso de las mediciones dinámicas, se compara el resultado esperado por medio del modelo analítico de la estructura capacitiva de columpio rectangular y su comportamiento eléctrico, con los resultados experimentales obtenidos de la centrifugadora. En este caso, se coloca una imagen correspondiente al valor esperado en corriente con respecto a las G's aplicadas en la estructura. Fig. 5-33. De esta figura es posible observar que el comportamiento del sensor, partiendo de un valor negativo hasta un valor positiva, resulta ser no lineal. De la Fig. 5. 29 y la Fig. 5.31 se puede observar que el incremento del valor de G sensada corresponde a una relación en la cual la aceleración lineal es igual al cuadrado del radio de la centrifugadora multiplicado por la primera derivada de la velocidad angular. La desviación con respecto a la curva patrón se atribuye a la no-linealidad del sensor MEMS y las deformaciones que pudieron ser causadas por el proceso de micromaquinado húmedo y los procesos de secado en horno. Por otro lado, también esto explica la no-linealidad de la curva de sensibilidad.

De este experimento es posible observar que tanto la estructura de viga simple, como la estructura de columpio rectangular presentan en desfase en la señal de aproximadamente 1G. La sensibilidad del MEMS se mantiene aproximadamente constante con rampas de aceleración que parten de los 75 rpm.

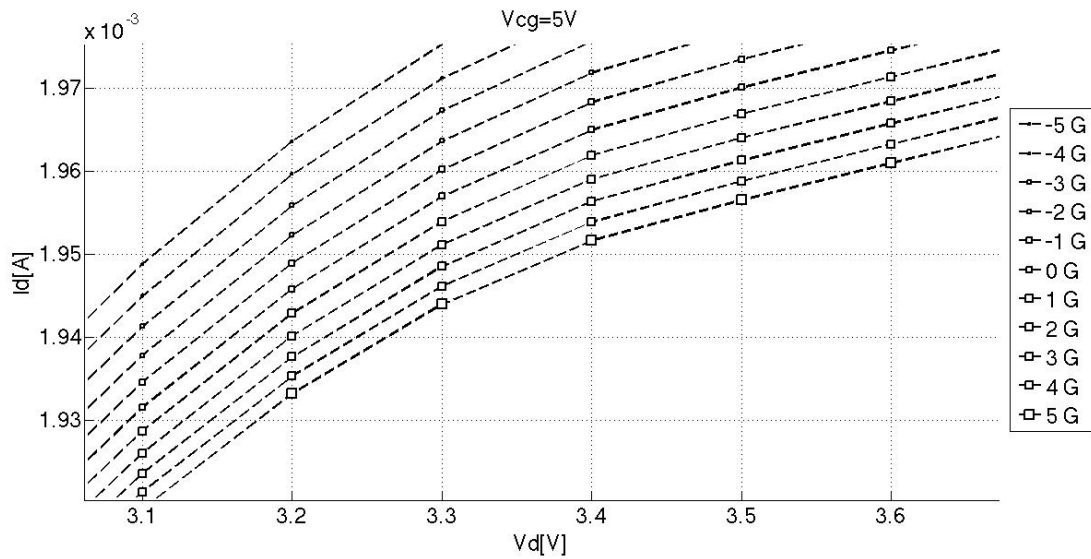


Fig. 5-33 Gráficas de comportamiento esperado para el sensor MEMS capacitivo correspondiente a la estructura de columpio rectangular.

5.4 Conclusiones de capítulo

De la estructuras probadas se observó que la estructura que mejor comportamiento tuvo en relación a las pruebas de inclinación fue la estructura de columpio rectangular. En el caso de la pruebas con la centrifugadora, cuando se rebasan los 2G's todas la estructuras muestran un buen desempeño.

En este capítulo se resalta que la hipótesis de este trabajo de tesis se demostró ya que la microestructura capacitiva que forma parte del FGMOS pudo registrar la aceleración tanto del inclinómetro y de la centrifugadora. Por otra parte, se observa que el comportamiento del sensor es no lineal como se esperaba. Para G's bajas el sensor registra una señal con alto contenido de ruido. En contraparte, para valores más altos de G's (más de 2G's) la señal del sensor se obtiene con mayor claridad. La caracterización realizada en este capítulo permitió hacer notar que, el sensor inercial MEMS fabricado tiene algunas diferencias con respecto al sensor diseñado. Por ejemplo: los niveles de corriente tienen pequeñas variaciones de la teórica con respecto a las experimentales, el espesor de las capas estructurales y su composición no parecen coincidir con las reportadas en los manuales de reglas de diseño.



Capítulo seis:

Conclusiones y trabajo derivado

6 Conclusiones y trabajo derivado

6.1 Conclusiones Generales

En este trabajo se demostró que el FGMOS puede ser usado como transductor en un sensor inercial al sustituir el capacitor fijo de la compuerta de control, por un capacitor variable.

Se identificó el punto de operación del sistema. Este resultado es crucial para el correcto funcionamiento del sistema. Una vez establecido el mismo,, se diseñó el transistor que permite entregar un nivel de corriente con el voltaje deseado. A partir del aspecto geométrico del transistor, se calcularon las capacitancias parásitas, con la finalidad de que la estructura capacitiva varíe en este mismo rango, ya que si no es así, el transistor de compuerta flotante se vería enmascarado por la estructura capacitiva. Esto se logró limitando los desplazamientos con respecto al parámetro inercial deseado.

Se determinó que las estructuras capacitivas usadas son susceptibles a desalineaciones y el proceso de micromaquinado resulta ser clave para que el sistema funcione adecuadamente. Aún y cuando el proceso de micromaquinado elegido sea el correcto, es importante controlar y caracterizar los tiempos de ataque, ya que se tienen capas con espesores menores a $0.5\mu\text{m}$. Un mal proceso de maquinado adelgaza la capa estructural, lo que modifica la rigidez equivalente de la estructura capacitiva y al mismo tiempo cambiará la capacitancia equivalente del sistema, lo que cambiará el punto de operación del transistor FGMOS.

Se determinó que el modelado por software de cada uno de los elementos que componen el sistema (eléctrico, mecánico y electromecánico) resulta de gran relevancia, ya que permite predecir el comportamiento del sistema ahorrando recursos.

Se observó que las características tecnológicas documentadas difieren en relación a las características físicas que tiene el chip una vez fabricado. Esto modifica el comportamiento del sensor una vez que ha sido fabricado.

Se obtuvo un modelo matemático integrando la parte electrónica del MEMS con la parte mecánica. Esto ayudó al mejor entendimiento de las discrepancias que existen entre los resultados esperados y los resultados obtenidos. Dicho modelo es una aportación de este trabajo de tesis, ya que se usó un método de cuantificación de energía usado en control automático que tradicionalmente se usa para sistema macrométricos. Este modelo permite establecer la relación mecánico-eléctrica por medio de una ecuación. Tradicionalmente en modelos que describen el comportamiento de los sensores MEMS se trabaja con un modelo exclusivo para la parte eléctrica y otro exclusivo para la parte mecánica.

Se determinó que para demostrar la hipótesis planteada en este trabajo de tesis, es necesario seleccionar arbitrariamente un transistor, ya que de otra manera, si no se pueden estimar sus capacitancias parásitas, para que a partir de éstas se diseñen las microestructuras capacitivas, no sería posible demostrar ésta.

En el caso del diseño topológico se tuvieron limitantes, ya que se pueden diseñar mecánicamente estructuras robustas o más complejas que las presentadas en este trabajo. Sin embargo, la tecnología estándar, con la que se está trabajando no permite fabricar estructuras de muy alta complejidad.

Se resalta que las estructuras capacitivas fabricadas y probadas, junto con la electrónica que permite hacer la transducción, no rebasan un área de $750 \times 750 \mu\text{m}^2$ y espesores menores a $2 \mu\text{m}$, lo que representa un gran ahorro de área en el semiconductor. Los trabajos presentados en el estado del arte trabajan con estructuras de hasta $1500 \times 500 \mu\text{m}^2$ y espesores que van desde los $5 \mu\text{m}$ hasta los $22 \mu\text{m}$, si se trabajara con estos espesores los diseños mecánicos de las estructuras capacitivas serían mucho más sencillos que los presentados en este trabajo debido a la estrecha relación espesor-área de trabajo-deflexión. A mayor espesor menor deflexión y por lo tanto menor área de trabajo ocupada para lograr el mismo desplazamiento en la estructura capacitiva.

Una vez que se finalizó este trabajo se observó, que a diferencia de lo que se planteó inicialmente, la medición de aceleración se puede realizar usando únicamente un transistor y no dos como se creía. Lo que favorece aún más al ahorro en área de trabajo ya que sólo sería necesario acondicionar una señal y no dos.

6.2 Trabajo derivados

Congresos

Abarca-Jiménez, G., Reyes-Barranca, M., & Mendoza-Acevedo, S. (October de 2013). MEMS capacitive sensor using FGMOS. *10th International Conference on Electrical Engineering Computing Science and Automatic Control (CCE)* .

Abarca-Jiménez, G. S., Reyes-Barranca, M. A., Mendoza-Acevedo, S., Munguía-Cervantes, J. E., & Alemán-Arce., M. A. (2014). Modal analysis of a structure used as a capacitive MEMS accelerometer sensor. *11th International Conference on Electrical Engineering, Computing Science and Automatic Control (CCE)* , 1-4.

Dominguez-Sánchez, S., Reyes-Barranca, M. A., Mendoza-Acevedo, S., & Abarca-Jiménez., G. S. (2014). A prototype design for an accelerometer using a multiple floating-gate MOSFET as a transducer. *11th International Conference on Electrical Engineering, Computing Science and Automatic Control (CCE)* , 1-6.

Granados, B., Reyes-Barranca, M., & Abarca-Jiménez, G. (2016). 3-layered Capacitive Structure Design for MEMS Inertial Sensing. *13th International Conference on Electrical Engineering, Computing Science and Automatic Control (CCE)* .

Artículos

Abarca-Jiménez, G. S., Reyes-Barranca, M. A., Mendoza-Acevedo, S., Munguía-Cervantes, J. E., & Alemán-Arce., M. A. (2016). Electromechanical modeling and simulation by the Euler–Lagrange method of a MEMS inertial sensor using a FGMOS as a transducer. *Microsystem Technologies* , 22, 767-775.

Abarca-Jiménez, G. S., Reyes-Barranca, M. A., Mendoza-Acevedo, S., Munguía-Cervantes, J. E., & Alemán-Arce., M. A. (2015). Design considerations and electro-mechanical simulation of an inertial sensor based on a floating gate metal-oxide semiconductor field-effect transistor as transducer. *Microsystem Technologies* , 21 (6), 1353-1362.

Patente

Reyes-Barranca, M. A., Abarca-Jiménez, G. S., & Mendoza-Acevedo., S. (2016). *Patente n° MX 338492 B*. México.

6.3 Trabajo futuro

Diseñar estructuras capacitivas más robustas comparadas con las que se tienen actualmente, con el fin de mejorar el desempeño del sensor.

Tomar como base las medidas obtenidas de cada una de las capas que componen al sensor, con el fin de diseñar con parámetros más cercanos a los reales.

Mejorar el desempeño del sensor a bajas G's.

Terminar de caracterizar los módulos giroscopio, vibrador horizontal, vibrador vertical y la centrifugadora.

Caracterizar las estructuras de descarga para los FGMOS.

Diseñar electrónica para procesamiento de señal.

Referencias

Lee, H.-H. (2012). *Finite Element Simulations with ANSYS Workbench 14, Theory, Applications, Case Studies*. SDC.

Chenxu Zhao, L. W. (2007). An efficient and accurate MEMS accelerometer model with sense finger dynamics for applications in mixed-technology control loops . 143-147.

Ching-Liang Dai, M.-C. L. (16 - 19 de January de 2007). A WetEtchingPost-processforCMOS-MEMS RF Switches . *Conference on Nano/Micro Engineered and Molecular Systems* .

Ling-Yi Ding, W.-P. S.-C.-J.-Z. (2010). CMOS compatible electrochemical process for improving quality factor of spiral microinductors . *Micro & Nano Letters* , 5, 266-269.

Cruz, G. C. (2009 йил Marzo). Extracción de Parámetros de Tunelamiento Fowler-Nordheim en Transistores FGMOS y su Modelo Analógico para Simulación en Programación con Spice. México D.F.

Cruz-Alejo, J. d. (October de 2013). Follower Voltage Flipped with FGMOS Transistors for Low-Voltage and Low-Power Applications . *International Conference on Electrical Engineering, Computing Science and Automatic Control (CCE)* , 473-477.

Sarah S. Bedair, B. L. (October de 2006). A CMOS MEMS Gold Plated Electrode Array for Chemical Vapor Detection . *IEEE* , 1074-1077.

Siskos, S. V. (1998). Analogue squarer and multiplier based on floating-gate MOS transistors. 34, 825-826.

Weileun Fang, H.-C. T.-Y. (1999). Determining thermal expansion coefficients of thin films using micromachined cantilevers. (Elsevier, Ed.) *Sensors and Actuators* , 21-27.

Toshiyuki Tsuchiya, H. H. (2009). Design and Fabrication of a Differential Capacitive Three-Axis SOI Accelerometer Using Vertical Comb Electrodes. 4 (345-351).

Xiao feng Zhoua, L. C. (n.d.). A novel capacitive accelerometer with a highly symmetrical double-sided beam-mass structure.

Y. Su, C. S. (July de 2005). Automatic Mixed-dimensional MEMS Modeling . *International Conference on Advanced Intelligent Mechatronics* , 24-28.

Yi Li, W. Y. (2004). Combination Of MEMS Processing and Electrodes Copper Plating. 1703-1706.

Akins, M. (25 de May de 1996). *The 2 1/2-D Sketch*. From https://www.princeton.edu/~freshman/science/marr/2_D.html

-
- B. Andò, S. B. (2010). A BE-SOI MEMS for inertial measurement in geophysical applications. *IEEE* .
- B. Mezghani, F. T. (April de 2013). Sensitivity Modeling of dual-axis CMOS MEMS Convective Accelerometers using FEM and Spherical Model .
- Banibrata Mukherjee, K. B. (January de 2011). Effect of Voltage Induced Electrostatic Forces on MEMS Capacitive Accelerometer. *IEEE Students Technology Symposium* , 253-258.
- Barranca, D. e. (n.d.). Apuntes FGMOS.
- D. Kahng, S. M. (1967). *A floating gate and its application to memory devices* (Vol. 46). the Bell System Technical Journal.
- E. Rodriguez-Villegas, H. B. (2003). Solution to trapped charge in FGMOS transistors . *ELECTRONICS LETTERS* , 39 (19).
- F. Khan, Y. Z. (2013). Design of Metal MUMPS based LLC Resonant Converter for On-chip Power Supplies. *IEEE 8th Conference on Industrial Electronics and Applications (ICIEA)* , 700-704.
- Faulker, L. (2005). *Micro Electro Mechanical System Design* . Columbus Division, Battelle Memorial Institute and Department of Mechanical Engineering The Ohio State University Columbus, Ohio : Taylor & Francis Group .
- Hyoungko Ko, D.-i. C. (2010). Low noise accelerometer microsystem with highly configurable capacitive interface. 67.
- Hou-Jun Hsu, J.-T. H.-Y.-C. (n.d.). Development of UV-Liga Contact Probe. *IEEE* , 183-188.
- Guoqiang Hang, X. Z. (2014). Design of Dynamic Digital Circuits with n-Channel Multiple-Input Floating-Gate Transistors . *12th International Conference on Dependable, Autonomic and Secure Computing* , 447-452.
- Gang Dai, M. L. (2011). Thermal drift analysis using a multiphysics model of bulk silicon MEMS capacitive accelerometer. 172.
- Jurij Z umer, D. R. (2012). An advanced nonlinear model of a low-g MEMS accelerometer for a computer pen. (45).
- KUNTMAN, S. K. (2011). A New FGMOS DXDDCC and A KHN Biquad as Application Example . *7th International Conference on Electrical and Electronics Engineering (ELECO)* , II-94 - II-98 .
- Kuntman, S. K. (2011). A New FGMOS DXDDCC and A KHN Biquad as Application Example. *7th International Conference on Electrical and Electronics Engineering (ELECO)* , II-94 - II-98.
- Kuntman, S. K. (2011). Four quadrant FGMOS analog multiplier. *TJEECS: Turkish Journal of Electrical Engineering & Computer Sciences* , 19(2), 291-301,.

-
- Kalyan Kumar Mistry, K. B. (2010). Design of an SOI-MEMS high resolution capacitive type single axis accelerometer. *16*.
- Kaajakari, V. (2009). *Practical MEMS*. Small Gear Publishing.
- Kaiping Zeng, Z. L. (May de 2003). A New Methodology for Modeling MEMS Structures . *Design, Test, Integration & Packaging of MEMSiMOEMS* .
- Kirt R. Williams, K. G. (2003). Etch Rates for Micromachining Processing—Part II . (IEEE, Ed.) *JOURNAL OF MICROELECTROMECHANICAL SYSTEMS* , 12 (6), 761-778.
- Maneesha Gupta, R. S. (2014). Low voltage high performance FGMOS based Wilson current mirror. *International Conference on Signal Processing and Integrated Networks (SPIN)* , 565-570.
- Marius Pustan, S. P.-C. (2010). Modeling and Finite Element Analysis of Mechanical Behavior of Flexible MEMS Components . *DTIP* .
- Micro Electro Mechanical System Design. (2005). Taylor & Francis Group, L. L. Faulkner.
- N. Lazarus, S. B.-C. (2010). *CMOS-MEMS Capacitive Humidity Sensor*. (Vol. 19). (J. o. systems, Ed.)
- Nguyen Van Toan, T. O. (26-30 de January de 2014). CAPACITIVE SILICON RESONATOR STRUCTURE WITH MOVABLE ELECTRODES TO REDUCE CAPACITIVE GAP WIDTHS BASED ON ELECTROSTATIC PARALLEL PLATE ACTUATION . *MEMS, San Francisco, CA, USA* .
- O. Hernández-Garnica, F. G.-C.-C.-N. (October de 2013). Floating Gate MOSFET Programming Circuit for Standard CMOS Technology . *10th International Conference on Electrical Engineering, Computing Science and Automatic Control (CCE)* , 427-430.
- Ogata, K. (2004). *Dinámica de sistemas*. Prentice Hall.
- Rasika Dhavse, F. M. (2013). Memory Characteristics of a 65 nm FGMOS Capacitor with Si Quantum Dots as Floating Gates . *Annual IEEE India Conference (INDICON)* .
- Reyes, M.-A. B. (2016). Apuntes FGMOS.

MOSIS WAFER ELECTRICAL TESTS

RUN: V57X
 TECHNOLOGY: SCN05
 microns

VENDOR: ON-SEMI
 FEATURE SIZE: 0.5

Run type: SHR

INTRODUCTION: This report contains the lot average results obtained by MOSIS from measurements of MOSIS test structures on each wafer of this fabrication lot.

COMMENTS: SMSCN3ME06_ON-SEMI

TRANSISTOR PARAMETERS	W/L	N-CHANNEL	P-CHANNEL	UNITS
MINIMUM <u>Vth</u>	3.0/0.6	0.79	-0.94	volts
SHORT <u>Idss</u>	20.0/0.6	462	-251	uA/um
<u>Vth</u>		0.69	-0.92	volts
<u>Vpt</u>		12.5	-12.1	volts
WIDE <u>Ids0</u>	20.0/0.6	< 2.5	< 2.5	pA/um
LARGE <u>Vth</u>	50/50	0.70	-0.97	volts
<u>Vjtkd</u>		11.3	-11.9	volts
<u>Iilk</u>		158.4	<50.0	pA
Gamma		0.47	0.57	V^0.5
K' (Uo*Cox/2)		58.4	-18.7	uA/V^2

COMMENTS: Poly bias varies with design technology. To account for mask bias use the appropriate value for the parameter XL in your SPICE model card.

Design Technology	XL (um)	XW (um)
SCMOS_SUBM (lambda=0.30)	0.10	0.00
SCMOS (lambda=0.35)	0.00	0.20

FOX TRANSISTORS	GATE	N+ACTIVE	P+ACTIVE	UNITS
<u>Vth</u>	Poly	>15.0	<-15.0	volts

COMMENTS:

PROCESS PARAMETERS	N+	P+	N_W	_U	POLY	PLY2_HR	POLY2	M1	UNITS
Sheet Resistance	84.5	109.2	820.9	23.5	1044	40.8	0.09		ohms/sq
Contact Resistance	61.6	152.9		16.7		26.8			ohms
Gate Oxide Thickness	140 angstrom								

PROCESS PARAMETERS	M2	M3	N_W	UNITS
Sheet Resistance	0.09	0.05	814	ohms/sq
Contact Resistance	0.80	0.81		ohms

COMMENTS:

CAPACITANCE PARAMETERS	N+	P+	POLY	POLY2	M1	M2	M3	N_W	UNITS
Area (substrate)	415	712	88		28	12	8	90	aF/
um^2									
Area (N+active)			2469		37	17	12		aF/
um^2									
Area (P+active)			2394						aF/
um^2									
Area (poly)				881	61	16	9		aF/
um^2									
Area (poly2)					56				aF/
um^2									
Area (metal1)						33	12		aF/
um^2									
Area (metal2)							31		aF/
um^2									
Fringe (substrate)	341	215			53	33	26		aF/um
Fringe (poly)					67	39	28		aF/um
Fringe (metal1)						47	32		aF/um
Fringe (metal2)							63		aF/um
Overlap (N+active)			188						aF/um
Overlap (P+active)			245						aF/um

COMMENTS:

CIRCUIT PARAMETERS			UNITS
Inverters	K		
Vinv	1.0	2.02	volts
Vinv	1.5	2.28	volts
Vol (100 uA)	2.0	0.46	volts
Voh (100 uA)	2.0	4.47	volts
Vinv	2.0	2.46	volts
Gain	2.0	-18.91	
Ring Oscillator Freq.			
DIV256 (31-stg,5.0V)		99.81	MHz
D256_WIDE (31-stg,5.0V)		153.43	MHz
Ring Oscillator Power			
DIV256 (31-stg,5.0V)		0.48	uW/MHz/gate
D256_WIDE (31-stg,5.0V)		0.99	uW/MHz/gate

COMMENTS: SUBMICRON

V37P SPICE BSIM3 VERSION 3.1 PARAMETERS

SPICE 3f5 Level 8, Star-HSPICE Level 49, UTMOST Level 8

* Temperature_parameters=Default

.MODEL CMOSN NMOS (LEVEL	= 49
+VERSION = 3.1	TNOM = 27	TOX	= 1.41E-8
+XJ = 1.5E-7	NCH = 1.7E17	VTH0	= 0.6176544

+K1	= 0.9137986	K2	= -0.1071877	K3	= 22.288867
+K3B	= -9.7485086	W0	= 2.658488E-8	NLX	= 1E-9
+DVT0W	= 0	DVT1W	= 0	DVT2W	= 0
+DVT0	= 0.8309419	DVT1	= 0.3317542	DVT2	= -0.5
+U0	= 460.0124125	UA	= 2.759471E-13	UB	= 1.603084E-18
+UC	= 3.089014E-12	VSAT	= 1.840576E5	A0	= 0.5615191
+AGS	= 0.1204319	B0	= 1.941274E-6	B1	= 5E-6
+KETA	= -2.797385E-3	A1	= 2.420581E-5	A2	= 0.3164714
+RDSW	= 1.115544E3	PRWG	= 0.0828351	PRWB	= 0.0311852
+WR	= 1	WINT	= 2.526685E-7	LINT	= 7.469087E-8
+XL	= 1E-7	XW	= 0	DWG	= -1.032244E-8
+DWB	= 1.914595E-8	VOFF	= -6.986376E-5	NFACTOR	= 0.8533219
+CIT	= 0	CDSC	= 2.4E-4	CDSCD	= 0
+CDSCB	= 0	ETA0	= 2.045973E-3	ETAB	= -3.21453E-4
+DSUB	= 0.0833302	PCLM	= 2.3615569	PDIBLC1	= 9.500103E-5
+PDIBLC2	= 1.863456E-3	PDIBLCB	= 0.0644698	DROUT	= 1.39184E-3
+PSCBE1	= 3.853855E8	PSCBE2	= 4.115782E-6	PVAG	= 0
+DELTA	= 0.01	RSH	= 82.4	MOBMOD	= 1
+PRT	= 0	UTE	= -1.5	KT1	= -0.11
+KT1L	= 0	KT2	= 0.022	UA1	= 4.31E-9
+UB1	= -7.61E-18	UC1	= -5.6E-11	AT	= 3.3E4
+WL	= 0	WLN	= 1	WW	= 0
+WWN	= 1	WWL	= 0	LL	= 0
+LLN	= 1	LW	= 0	LWN	= 1
+LWL	= 0	CAPMOD	= 2	XPART	= 0.5
+CGDO	= 1.91E-10	CGSO	= 1.91E-10	CGBO	= 1E-9
+CJ	= 4.131634E-4	PB	= 0.8399766	MJ	= 0.4305505
+CJSW	= 3.400072E-10	PBSW	= 0.809471	MJSW	= 0.1977865
+CJSWG	= 1.64E-10	PBSWG	= 0.8	MJSWG	= 0.2019414
+CF	= 0	PVTH0	= -0.028514	PRDSW	= 114.6437024
+PK2	= -0.0768747	WKETA	= -0.0138828	LKETA	= 1.62687E-3
*					
.MODEL CMOSP PMOS (LEVEL	= 49
+VERSION	= 3.1	TNOM	= 27	TOX	= 1.41E-8
+XJ	= 1.5E-7	NCH	= 1.7E17	VTH0	= -0.9152268
+K1	= 0.553472	K2	= 7.871921E-3	K3	= 8.5645893
+K3B	= 0.5506188	W0	= 1E-8	NLX	= 1.006451E-9
+DVT0W	= 0	DVT1W	= 0	DVT2W	= 0
+DVT0	= 0.4716221	DVT1	= 0.1854949	DVT2	= -0.3
+U0	= 201.3603195	UA	= 2.48572E-9	UB	= 1.005454E-21
+UC	= -1E-10	VSAT	= 1.578444E5	A0	= 0.8192884
+AGS	= 0.1111278	B0	= 5.743519E-7	B1	= 6.088988E-8
+KETA	= -4.865785E-3	A1	= 5.800723E-4	A2	= 0.3229711
+RDSW	= 3E3	PRWG	= -0.0219603	PRWB	= -0.0910566
+WR	= 1.01	WINT	= 2.247043E-7	LINT	= 9.979797E-8
+XL	= 1E-7	XW	= 0	DWG	= 2.080226E-9
+DWB	= -1.38669E-8	VOFF	= -0.0295318	NFACTOR	= 0.5872216
+CIT	= 0	CDSC	= 2.4E-4	CDSCD	= 0
+CDSCB	= 0	ETA0	= 4.979072E-4	ETAB	= -0.2
+DSUB	= 1	PCLM	= 2.3970968	PDIBLC1	= 0.0961044
+PDIBLC2	= 4.073922E-3	PDIBLCB	= -0.0315594	DROUT	= 0.2897615
+PSCBE1	= 8E10	PSCBE2	= 8.966681E-8	PVAG	= 0.0149129
+DELTA	= 0.01	RSH	= 106.7	MOBMOD	= 1
+PRT	= 0	UTE	= -1.5	KT1	= -0.11
+KT1L	= 0	KT2	= 0.022	UA1	= 4.31E-9
+UB1	= -7.61E-18	UC1	= -5.6E-11	AT	= 3.3E4
+WL	= 0	WLN	= 1	WW	= 0
+WWN	= 1	WWL	= 0	LL	= 0
+LLN	= 1	LW	= 0	LWN	= 1
+LWL	= 0	CAPMOD	= 2	XPART	= 0.5
+CGDO	= 2.34E-10	CGSO	= 2.34E-10	CGBO	= 1E-9

+CJ	= 7.086018E-4	PB	= 0.8698912	MJ	= 0.4856488
+CJSW	= 2.340641E-10	PBSW	= 0.8329387	MJSW	= 0.2034305
+CJSWG	= 6.4E-11	PBSWG	= 0.8	MJSWG	= 0.2261452
+CF	= 0	PVTH0	= 5.98016E-3	PRDSW	= 14.8598424
+PK2	= 3.73981E-3	WKETA	= 0.0120657	LKETA	= -0.0104163

II. ANEXO: proceso de micromaquinado

i. Micromaquinado con vapor de HF

Para este micromaquinado se llevó a cabo el siguiente proceso:

1. Se colocó el chip en el fondo de un vaso de precipitados de material plástico, sujeto con un pedazo de cinta de cobre de doble cara, como se muestra en la Fig. 7-1
2. Se colocó ácido fluorhídrico (HF) a temperatura ambiente en un vaso de precipitados, el HF es grado analítico, concentrado a un 48% (características de fábrica).
3. Se colocaron ambos vasos en la disposición que muestra la Fig. 7-1 por seis minutos.

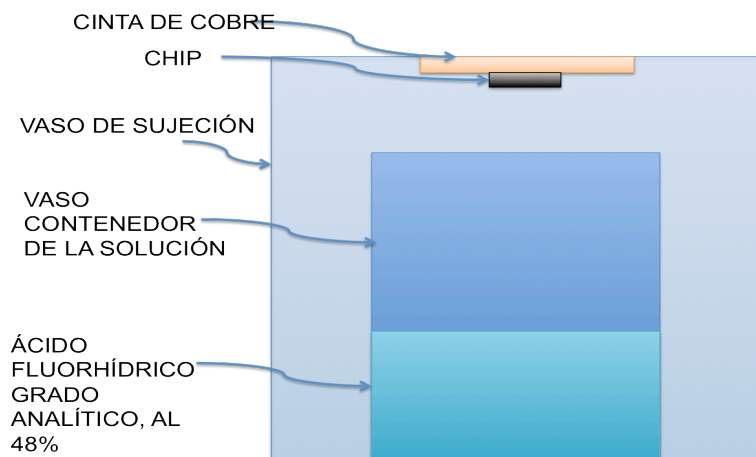


Fig. 7-1 Proceso de micromaquinado para el vapor de HF.

Los resultados de este experimento se ilustran de la Fig. 7-2 a la Fig. 7-6.

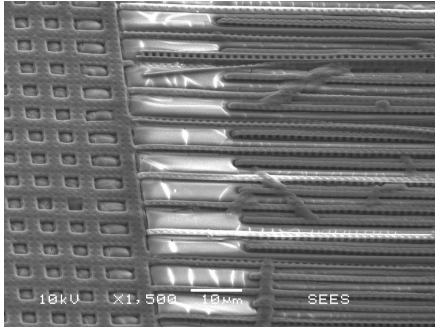


Fig. 7-2 Vista de los peines de una estructura capacitiva, maquinada con vapor de HF.

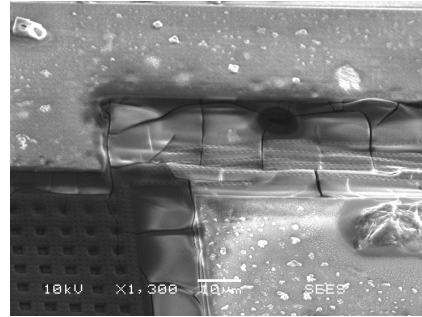


Fig. 7-3 Vista de los resortes de una estructura capacitiva, maquinada con vapor de HF.

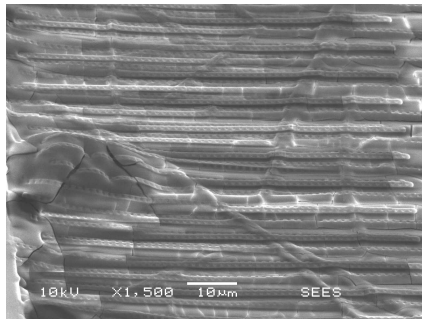


Fig. 7-4 Vista de los peines de una estructura capacitiva, maquinada con vapor de HF.

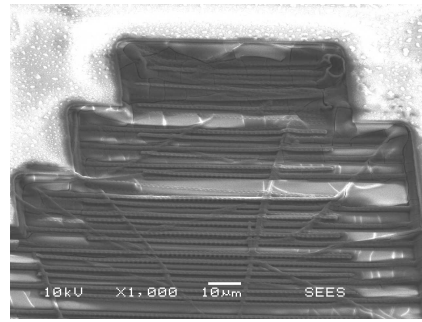


Fig. 7-6 Vista de los resortes de una estructura capacitiva, maquinada con vapor de HF.

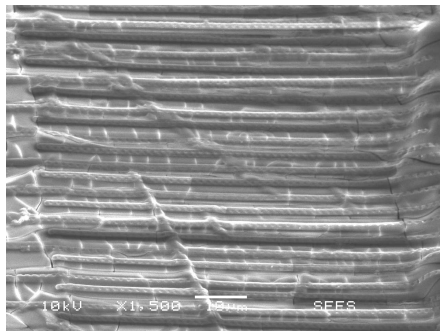


Fig. 7-5 Vista de los resortes de una estructura capacitiva, maquinada con vapor de HF.

ii. MICROMAQUINADO CON HF.

Para este micromaquinado se llevó a cabo el siguiente proceso:

- 1)** Se colocó de manera artesanal resina sobre los *pads* del chips, ya que no se contaba con una mascarilla para dicho proceso, se recoció la resina sobre una parrilla.
- 2)** Se colocó el chip en el fondo de un vaso de precipitados de material plástico, sujeto a una base plástica (sólo por facilidad de manejo) con cinta de doble cara, como se muestra en la Fig. 7-7.
- 3)** Se colocó ácido fluorhídrico (*HF*) al 10% a temperatura ambiente en un vaso de precipitados, el *HF* es grado analítico, concentrado a un 48%. (características de fábrica).
- 4)** Se colocó al chip en la base dentro del vaso por doce minutos, esto se hizo en dos etapas, primero seis minutos y luego seis minutos más.

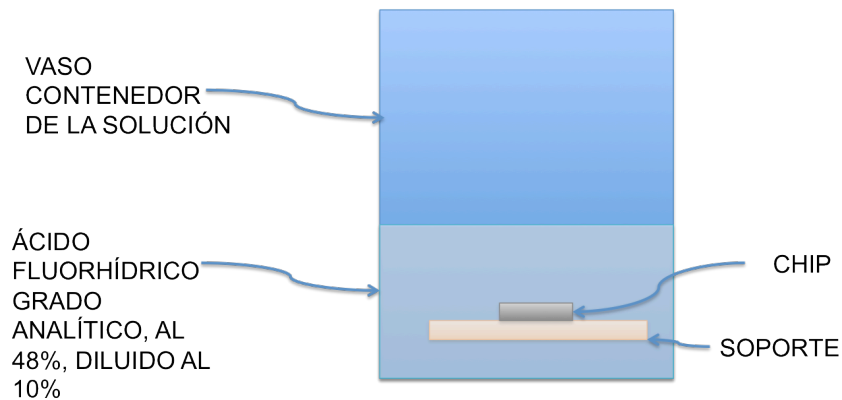


Fig. 7-7 Esquema de micromaquinado con HF diluido.

Los resultados se muestran de la Fig. 7-8 a la Fig. 7-14.

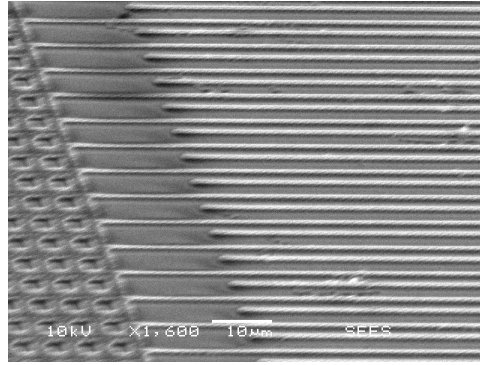


Fig. 7-8 Estructura capacitiva maquinada con buffer, con un tiempo de decapado de seis minutos.

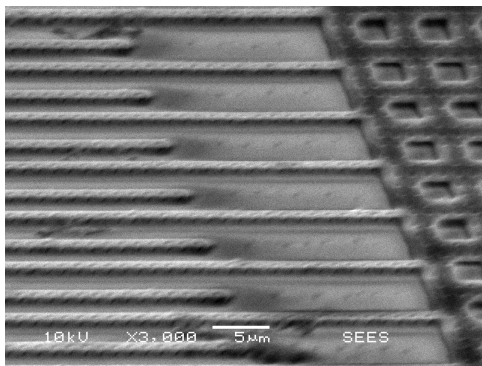


Fig. 7-9 Estructura capacitiva maquinada con buffer, con un tiempo de decapado de seis minutos.

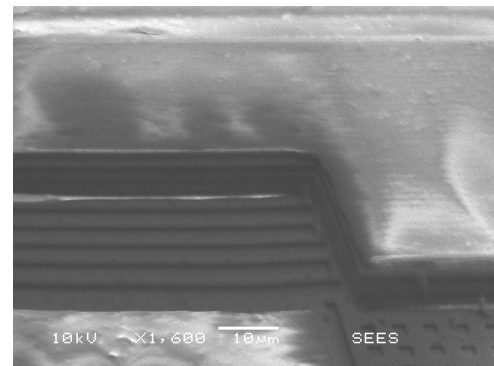


Fig. 7-11 Estructura capacitiva maquinada con buffer, con un tiempo de decapado de seis minutos.

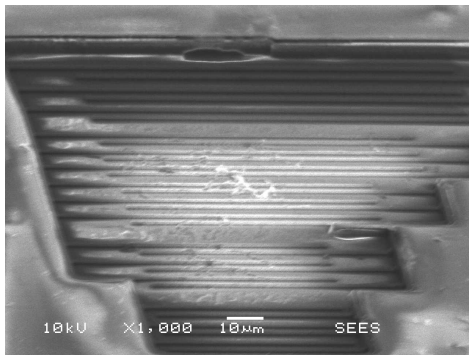


Fig. 7-10 Estructura capacitiva maquinada con buffer, con un tiempo de decapado de seis minutos.

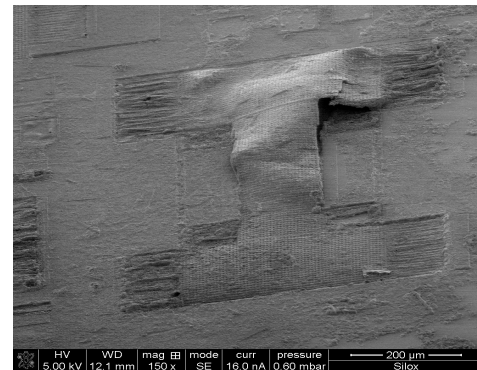


Fig. 7-12 Estructura capacitiva maquinada con buffer, con un tiempo de decapado de doce minutos.

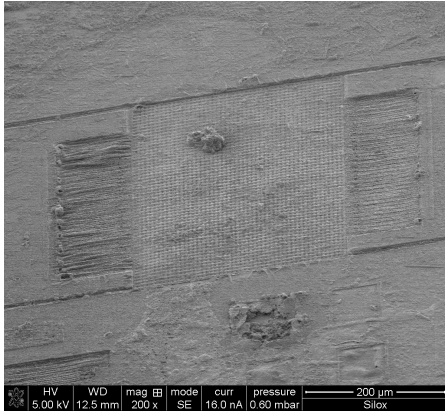


Fig. 7-13 Estructura capacitiva maquinada con buffer, con un tiempo de decapado de doce minutos.

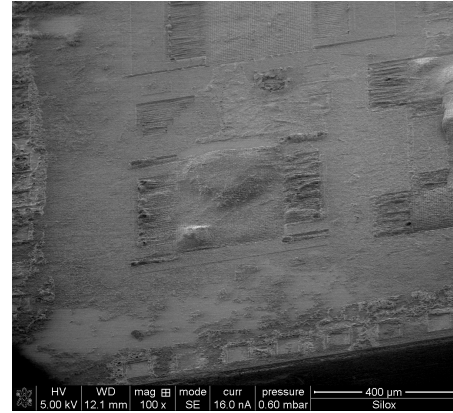


Fig. 7-14 Estructura capacitiva maquinada con buffer, con un tiempo de decapado de doce minutos.

De este micromaquinado se puede concluir que el *buffer* no es una buena opción para decapar el óxido de silicio en este caso ya que daña la estructura.

iii. MICROMAQUINADO CON RIE

Se colocó el chip con una cinta doble cara de cobre sobre un sustrato de silicio para introducirlo a la máquina de RIE. De acuerdo con el tiempo de maquinado que se esperaba y la concentración de los gases usados, se colocaron dos muestras, una por dos horas y la siguiente por cuatro horas. En la Fig. 7-15 hasta la Fig. 7-18 se muestra el resultado de este proceso de micromaquinado. En donde es posible observar que el este proceso de micromaquinado maximiza en gran medida los esfuerzos internos del material generando tensión excesiva en los dedos de las estructuras capacitivas.

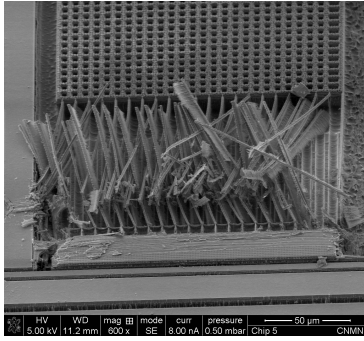


Fig. 7-15 Chip maquinado con RIE, por cuatro horas continuas.

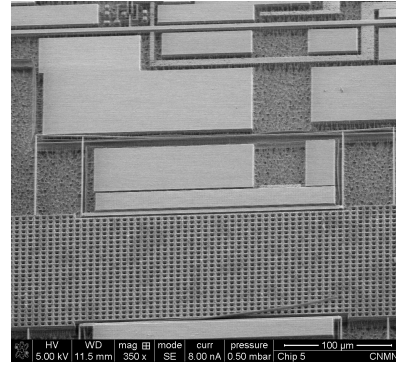


Fig. 7-17 Estructura con resorte en forma de columpio rectangular. Maquinada con RIE por cuatro horas.

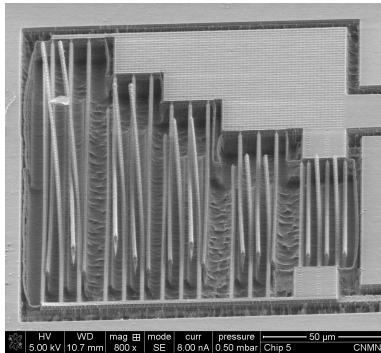


Fig. 7-16 Peines de los capacitores de prueba. Maquinados con RIE con cuatro horas.

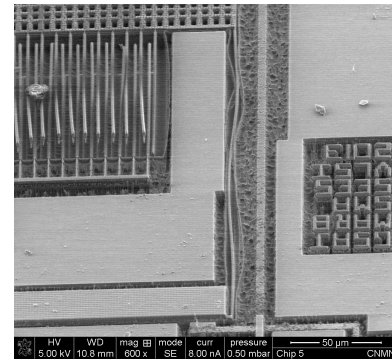


Fig. 7-18 Estructura de viga simple. maquinada con RIE por cuatro horas.

Se realizó una prueba, buscando disminuir a la mitad el tiempo en el micromaquinado de RIE y posteriormente eliminar el exceso de óxido de silicio que quedara debajo de la estructura con vapor de *HF*. Los resultados se muestran de la Fig. 7-19 a la Fig. 7-23.

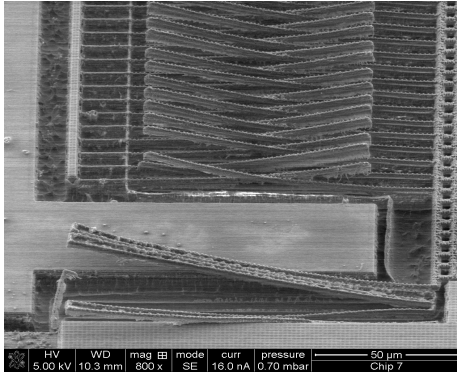


Fig. 7-19 Resorte y peine de microestructura micromaquinado por RIE dos horas y seis minutos de vapor de HF.

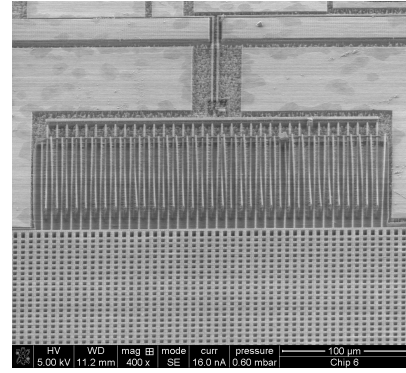


Fig. 7-22 Peine y masa de microestructura micromaquinado por rie dos horas.

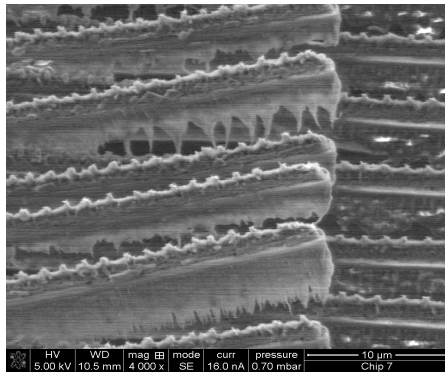


Fig. 7-20 Resorte y peine de microestructura micromaquinado por 6 minutos de vapor de HF y dos horas en RIE.

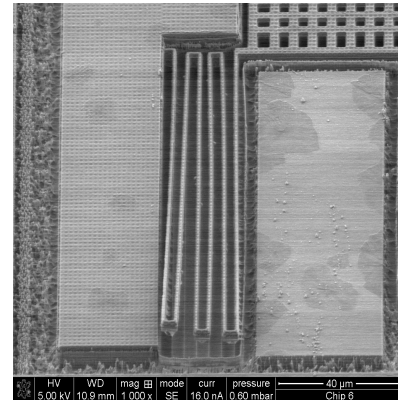


Fig. 7-23 Resorte y masa de microestructura micromaquinado por rie dos horas.

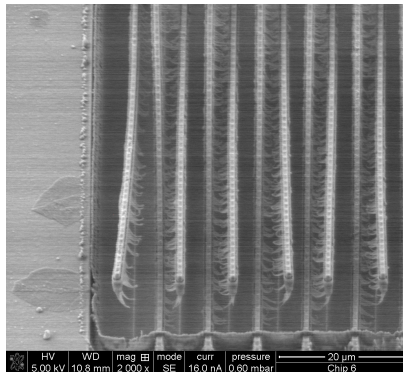


Fig. 7-21 Peine de microestructura micromaquinado por rie dos horas.

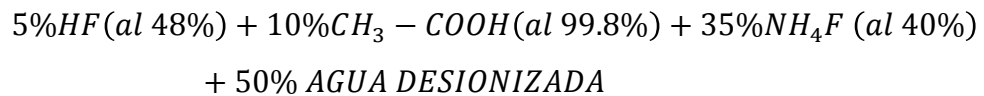
De este segundo intento en *RIE* se concluyó que el micromaquinado en seco de la microestructuras no mostró resultados favorable, ya que el efecto de de tensión en los dedos capacitivos minimiza en gran medida la capacitancia lateral efectiva.

iv. MICROMAQUINADO CON $HF + CH_3 - COOH + NH_4F + AGUA DESIONIZADA$

PREPARACIÓN TIPO 1

Para este micromaquinado se llevó a cabo el siguiente proceso:

- 1) Se colocó el chip en el fondo de un vaso de precipitados de material plástico, sujeto a una base plástica (sólo por facilidad de manejo) con cinta de doble cara, como se muestra en la Fig. 7-24.
- 2) La preparación de la mezcla fue a temperatura ambiente, con los siguientes elementos:



- 3) Se colocó al chip en la base dentro del vaso por quince minutos, esto se hizo en tres etapas de cinco minutos cada una.

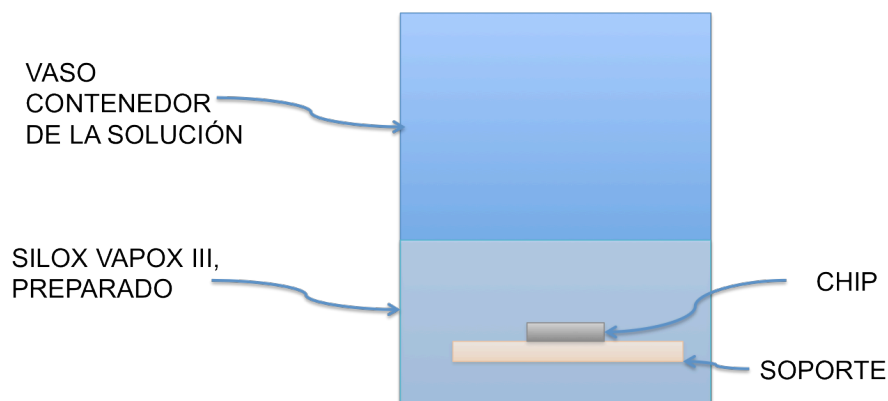


Fig. 7-24 Montaje para micromaquinado con preparación tipo 1.

A continuación se muestran dos resultados, unos corresponden a un chip que estuvo en vapor de *HF* durante cinco minutos (de la Fig. 7-25 a la Fig. 7-28) y posteriormente quince minutos de preparación tipo 1, y las siguientes (de la Fig. 7-30 a la Fig. 7-32) corresponden a un chip que estuvo en preparación tipo 1 por quince minutos.

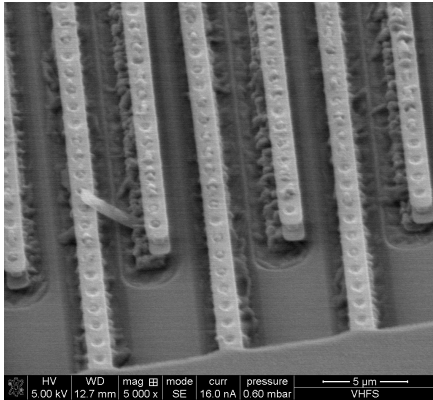


Fig. 7-25 Peine de la microestructura maquinada en vapor de HF y preparación tipo 1.

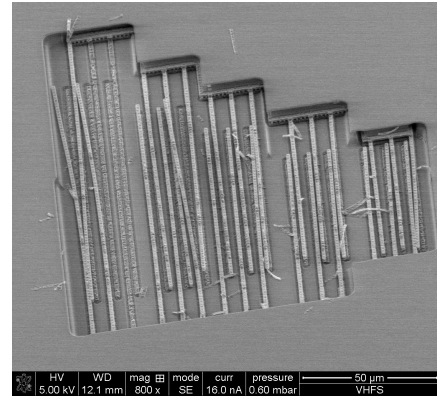


Fig. 7-27 Peine de la microestructura maquinada en vapor de HF y preparación tipo 1.

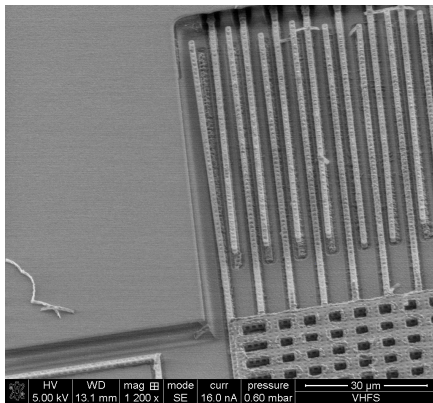


Fig. 7-26 Peine y masa de la microestructura maquinada en vapor de HF y preparación tipo 1.

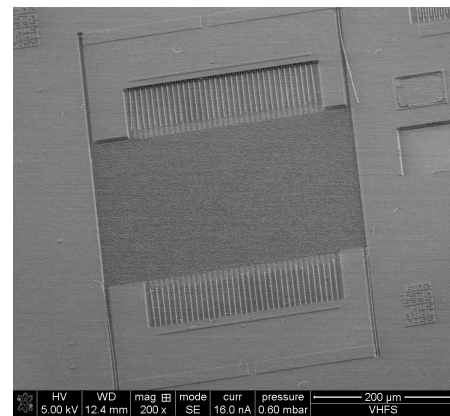


Fig. 7-28 Huella de microestructura, se asume que la estructura se arrancó debido al uso de la pistola de aire.

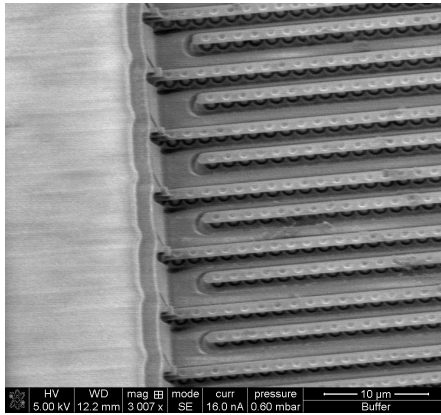


Fig. 7-29 Peine de la microestructura micromaquinada en preparación tipo 1.

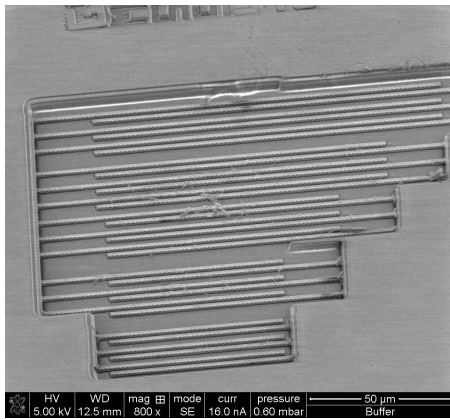


Fig. 7-30 Peine de la microestructura micromaquinada en preparación tipo 1.

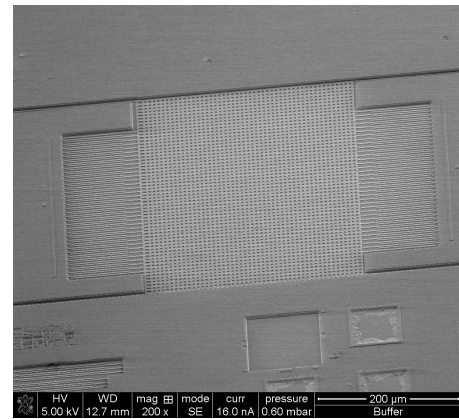


Fig. 7-31 Estructura de viga simple micromaquinada en preparación tipo 1.

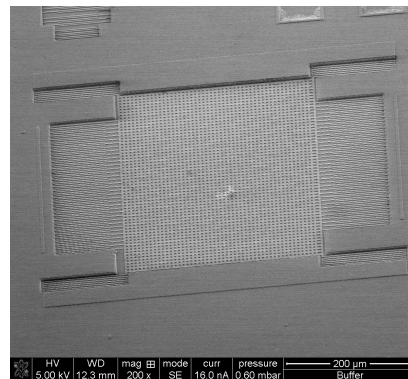


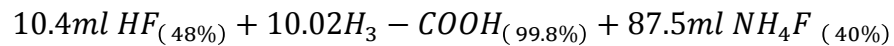
Fig. 7-32 Estructura de múltiples resortes en forma de U maquinada en preparación tipo 1.

En este decapado se observa que las estructuras están siendo liberadas; pero el tiempo de decapado no fue suficiente en algunas zonas y en otras parece ser excesivo, ya que se observan los postes que unen ambas capas de metal, sin embargo no se muestra la masa móvil totalmente liberada.

PREPARACIÓN TIPO 2

Para este micromaquinado se llevó a cabo el siguiente proceso:

- 1) Se colocó el chip en el fondo de un vaso de precipitados de material plástico, sujeto a una base plástica (sólo por facilidad de manejo) con cinta de doble cara, como se muestra en la Fig. 7-24.
- 2) La preparación de la mezcla fue a temperatura ambiente pero esta vez se colocó una cantidad distinta de volumen por componente, ya que en esta ocasión se consideró que dado que los reactivos se encuentran disueltos, ese disolvente agregaría agua a la mezcla, por lo tanto se consideró, con los siguientes elementos:



- 3) El proceso se llevo a cabo por 12.5 minutos, ya que la tasa de ataque reportada está alrededor de $4000\text{\AA}/\text{min}$, y se pretende decapar aproximadamente $5\mu\text{m}$. Las fotografías reportadas son correspondientes a tres pasos, primero cuatro minutos, luego ocho minutos y finalmente doce punto cinco minutos.

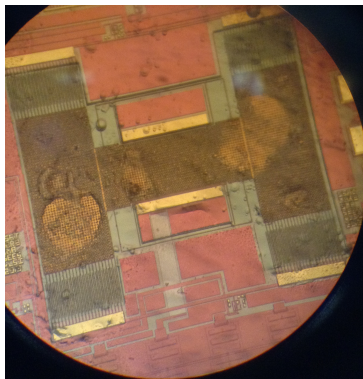


Fig. 7-33 Estructura después de cuatro minutos en la preparación tipo 2.

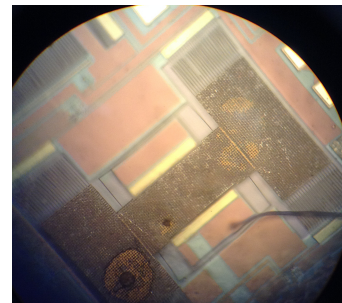


Fig. 7-34 Estructura después de ocho minutos en la preparación tipo 2.

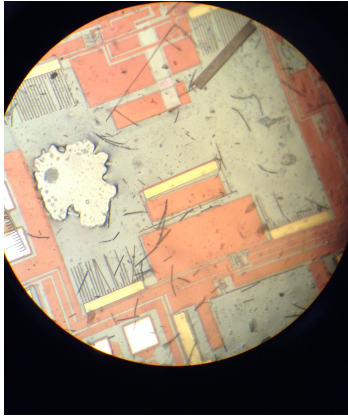


Fig. 7-35 Estructura después de 12.5 minutos en la preparación tipo 2.

De este micromaquinado es posible concluir que el tiempo aproximado de decapado fue incorrecto, ya que las estructuras después de 12.5 minutos quedaron destruidas, sin embargo en minutos anteriores era posible apreciar que éstas se estaban despegando apropiadamente.