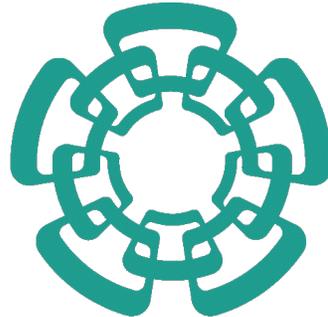


**CENTRO DE INVESTIGACIÓN Y ESTUDIOS AVANZADOS
DEL IPN**



Cinvestav

Integración de un prototipo de Acelerómetro para altas G' s

Ing. Sergio Domínguez Sánchez

Tesis de Maestría

presentada al Departamento de Ingeniería Eléctrica

de acuerdo a los requerimientos del CINVESTAV para obtener el título de

MAESTRO EN CIENCIAS EN LA ESPECIALIDAD DE INGENIERÍA ELÉCTRICA

Director de tesis:

Dr. Mario Alfredo Reyes Barranca

SECCIÓN DE ELECTRÓNICA DE ESTADO SÓLIDO

Ciudad de México, México 22 Julio 2013

A mis padres por su infinito apoyo.

Gracias por haber fomentado en mí el deseo de superación y el anhelo de triunfo en la vida.

Mil palabras no bastarían para agradecerles.

Agradecimientos

Agradezco de manera muy especial y sincera al Dr. Mario Alfredo Reyes Barranca por su orientación, seguimiento y supervisión en el desarrollo del presente trabajo. Por su amabilidad, buena disposición y paciencia mostrados durante todo el trabajo realizado.

Un especial agradecimiento a mis sinodales Dr. Arturo Escobosa Echavarría y al Dr. José Antonio Moreno Cadenas, por sus enseñanzas, consejos y comentarios realizados a lo largo de mi estancia en el posgrado.

Agradezco a mis compañeros que hicieron más llevadero el transcurso de este trayecto.

Por último hago extensivo mi agradecimiento al Consejo Nacional de Ciencia y Tecnología (CONACYT) por haberme otorgado una beca para realizar mis estudios de Maestría.

RESUMEN

En la presente tesis se pretende abordar el diseño de un sensor de altas G's de aceleración con una novedosa técnica de transducción, el cual es realizado en tecnología CMOS estándar de $0.5\mu m$ con la intención de no modificar ningún paso del proceso para elaborar las partes mecánicas MEMS. El sistema utiliza transistores MOSFET de compuerta flotante para implementar la transducción capacitiva, haciendo uso de los capacitores en las múltiples compuertas de control. El capacitor de una compuerta de control del transistor será formado con una serie de dedos anclados a la masa móvil formando uno de los electrodos del capacitor, el otro electrodo estará conformado por una serie de dedos anclados al sustrato. La capacitancia variable se creará con las caras laterales de los dedos al acercarse o alejarse debido al movimiento inercial de la masa. Este cambio de capacitancia se verá reflejado en el voltaje de compuerta flotante, el cual propiciará una variación de corriente a la salida proporcional a la aceleración.

Se elaboró un estudio de diferentes geometrías para la parte mecánica, así como el análisis eléctrico del FGMOS. Como parte final se agrega el diseño topológico del acelerómetro. De esta manera se comprueba que el diseño puede ser fabricado con las especificaciones deseadas en la tecnología estándar CMOS y que la novedosa forma de transducción es una alternativa más a la utilizada en acelerómetros convencionales.

ABSTRACT

In this work, a high G sensor is made demonstrating a novel transduction technique and being able to be fabricated with a standard $0.5\mu m$ CMOS technology with no additional modification of the fabrication steps and mechanical structure of the MEMS accelerometer. The proposed system uses Multiple input Floating-gate MOS transistors (FGMOS) as capacitive transduction elements. One of the control gates of the FGMOS is made with a series of fingers coming from the proof mass, and forms one of the plate electrodes of the capacitor while the other plate electrodes are part of the fix mass anchored to the substrate. So, the variable capacitance is due to the movement of the moving fingers since the lateral faces of the plates get close or away when an inertial force is applied to the accelerometer. This movement generates a capacitance change causing a change in the floating gate voltage of the FGMOS, hence resulting in a current change that is proportional to acceleration.

Also, a study was made with different geometries of mechanical parts, as well as an electrical analysis of the FGMOS transistor. This study is ended with a proposed layout of the accelerometer system. Therefore, it is demonstrated that this design can be fabricated with the desired specifications through a standard CMOS technology, additionally with a novel transduction alternative compared to that used in conventional designs.

Contenido General

	Pag.
Resumen	iii
Abstract	iv
Lista de figuras	vii
Lista de tablas	x
1 Introducción	1
1.1 Diferentes tipos de acelerómetros	1
1.2 Aplicaciones según los rangos de aceleración	5
1.3 Tecnologías disponibles para la fabricación de acelerómetros.	9
2 Consideraciones teóricas	19
2.1 Tecnología CMOS	19
2.1.1 Secuencia del proceso CMOS.	21
2.1.2 Micromaquinado CMOS.	25
2.2 Transistor FGMOS	26
2.3 Transducción por medios capacitivos	30
2.4 Escalamiento	32
2.4.1 Escalamiento Geométrico	33
2.4.2 Viga Cantiléver	34
2.4.3 Escalamiento de parámetros eléctricos (Capacitancia)	35
2.5 Antecedentes de Diseño del sistema mecánico.	35
2.5.1 Diseño de Resortes	36
2.5.2 Diseño de masa móvil	39
3 Aspectos Experimentales.	41
3.1 Determinación de la geometría.	41
3.1.1 Diseño de la masa móvil.	42
3.1.2 Diseño de resortes.	44

	Pag.
3.1.3 Diseño de placas capacitivas.	47
3.2 Análisis relación $m - k$	50
3.3 Diseño de transistor FGMOS.	54
4 Simulaciones	65
4.1 Simulación por elemento finito con COMSOL	65
4.1.1 Diseños calculados para la segunda metodología.	71
4.1.2 Simulación de carga de cuerpo en las placas capacitivas.	76
5 Diseño topológico con el programa L-Edit.	79
5.1 Diseño sección mecánica.	79
5.2 Diseño del transistor FGMOS.	81
5.3 Circuito de lectura.	82
5.4 Tecnología Poly-MUMPS.	85
6 Conclusiones	88
6.1 Trabajo futuro.	91
Referencias	92
Apéndices	
Apéndice A: Archivo modificado para la extracción de capacitancias "mamis05.ext".	94
Apéndice B: Extracción de capacitancias.	100
Apéndice C: Netlist para la Simulación PSPICE del transistor FGMOS.	106
Apéndice D: Modelo para la simulación del transistor FGMOS.	109

Lista de figuras

Figura	Pag.
1.1 Aceleración medida dentro de cabeza de un Dummy.	8
1.2 Calculo de la velocidad instantánea.	8
2.1 Secuencia de proceso fotolitográfico.	20
2.2 Ataques isotrópico y anisotrópico.	21
2.3 Pozo n en substrato tipo p.	22
2.4 Mascarilla de área activa.	22
2.5 Crecimiento de óxido de campo.	23
2.6 Depósito del polisilicio de compuerta.	24
2.7 Difusiones p+ y n+ para fuente y drenador.	24
2.8 Óxido de silicio con aberturas para contactos.	24
2.9 Metalización de contactos.	25
2.10 Tipos de micromaquinado. A la izquierda se presenta el decapado volumétrico y a la derecha el superficial.	26
2.11 Configuración básica de compuerta flotante con dos capacitores de acoplamiento.	27
2.12 Layout de FGMOS con 3 compuertas de control.	28
2.13 Circuito equivalente para FGMOS con múltiples compuertas de control.	29
2.14 Capacitor de placas paralelas.	30
2.15 Viga cantiléver.	34

Figura	Pag.
2.16 Principio de operación.	35
2.17 Serie-Paralelo de resortes.	37
2.18 Área transversal.	38
2.19 Viga guiada.	38
3.1 Geometría de acelerómetro.	41
3.2 Circuito equivalente.	44
3.3 Diseño de placas capacitivas.	49
3.4 Desplazamiento vs Aceleración.	50
3.5 Masa vs Longitud.	51
3.6 Aceleración vs Constante de rigidez.	52
3.7 Arreglos de resortes.	53
3.8 Capacitancias presentes en el FGMOS.	54
3.9 Circuito equivalente para las capacitancias presentes en el FGMOS.	55
3.10 Menú para edición de capas.	59
3.11 Menú para edición del patrón de la capa.	59
3.12 Extracción de capacitancia bajo los dedos.	60
3.13 Aumento en la corriente de salida con aumento de aceleración.	61
3.14 Simulación I vs V del transistor FGMOS.	62
4.1 Geometría diseño 1.	66
4.2 Esfuerzo en el material.	66
4.3 Carga de cuerpo en la estructura.	67
4.4 Gráfica de desplazamiento máximo.	68
4.5 Impulso de fuerza aplicada al acelerómetro.	69

Figura	Pag.
4.6 Gráfica de desplazamiento del acelerómetro con un impulso de fuerza.	70
4.7 Configuración de resortes para la metodología numero dos.	71
4.8 Geometría diseño 2.	72
4.9 Esfuerzo en la estructura del diseño 2.	72
4.10 Carga de cuerpo en el diseño 2.	73
4.11 Desplazamiento máximo del diseño 2.	74
4.12 Geometría del diseño 3.	74
4.13 Esfuerzo en la estructura del diseño 3.	75
4.14 Carga de cuerpo en el diseño 3.	76
4.15 Desplazamiento máximo del diseño 3.	77
4.16 Aspecto geométrico de una placa capacitiva.	77
4.17 Estudio de carga de cuerpo en una placa capacitiva.	78
5.1 Parte mecánica.	79
5.2 Ventanas para el decapado superficial.	80
5.3 Placas capacitivas.	81
5.4 Transistor FGMOS.	82
5.5 Circuito eléctrico equivalente.	82
5.6 OpAmp configuración Amplificador de Corriente a voltaje.	83
5.7 Diseño topológico del Amplificador de Corriente a voltaje.	83
5.8 Diseño topológico del acelerómetro completo.	84
5.9 Acelerómetro en tecnología Poly-MUMPS.	85
5.10 Vista de la masa móvil.	86
5.11 Sección transversal en los resortes.	86

Lista de tablas

Tabla	Pag.
1.1 Características y aplicaciones para acelerómetros	4
1.2 Ejemplos de aceleraciones	6
1.3 Tecnologías disponibles para la fabricación de Acelerómetros.	17
2.1 Parámetros geométricos.	33
3.1 Cálculo de la masa.	43
3.2 Dimensiones geométricas de los resortes.	46
3.3 Dimensiones de largo y ancho para la masa.	47
3.4 Cálculo de capacitancia en placas paralelas.	48
3.5 Valores obtenidos de la corrida V09M para la tecnología SCN05 de MOSIS.	55
3.6 Cálculo de capacitancias.	56
3.7 Voltaje en compuerta flotante debido al coeficiente de acoplamiento.	63

Capítulo 1

Introducción

1.1 Diferentes tipos de acelerómetros

Dentro de la industria de los Sistemas Micro Electro Mecánicos (MEMS, por sus siglas en inglés) destacan los dispositivos capaces de medir la aceleración (o desaceleración) de un sólido en movimiento, mejor conocidos como acelerómetros. Los micro acelerómetros son usados para detectar la fuerza dinámica asociada al movimiento mecánico del sistema y pueden medir vibraciones, choques, inclinación, impacto y movimiento de un objeto. Su utilidad en aplicaciones comerciales tiene un rango tan amplio y diverso que es muy común verlos en la vida diaria. Algunas aplicaciones en las que podemos encontrarlos son las siguientes:

- **Industria Automotriz.** La mayoría de los automóviles hoy en día emplean sensores de choque de altas G's para el despliegue de las bolsas de aire. Adicionalmente se usan sensores de bajas G's para suspensiones activas y controles de estabilidad del vehículo.
- **Consolas de Videojuegos.** Las últimas generaciones de consolas de videojuegos contienen acelerómetros para medir el movimiento del controlador y así habilitar una interfaz basada en el movimiento del usuario.
- **Celulares.** Circuitos como los giroscopios, permiten tener de manera inteligente estabilidad y orientación en el dispositivo.
- **Cámaras Digitales.** Determinan la orientación de la imagen.

- **Laptops.** Algunos discos duros utilizan acelerómetros basados en caída libre para proteger el disco duro de impactos.

Todas éstas aplicaciones requieren dispositivos de bajo costo hechos en gran volumen, al tener la electrónica en el mismo chip que el sensor se reduce el tamaño y conexiones externas. Hay una gran variedad de acelerómetros. Lo que diferencia cada tipo es el elemento de sensado y el principio de operación. Haremos una revisión a algunos de los tipos de acelerómetros mas utilizados.

Acelerómetros Capacitivos.

El sensado capacitivo es comúnmente usado en el diseño de sensores MEMS como un método de baja potencia para convertir el movimiento mecánico a una señal electrónica. Sensa el cambio de capacitancia entre una condición estática y un estado dinámico. Es especialmente útil para sensores inerciales porque el voltaje resultante puede ser aproximadamente proporcional a la aceleración externa.

El principio de operación se basa en colocar una placa de capacitor unida a una masa móvil la cual debido al movimiento inercial que ésta experimentará, se acercará o alejará de la otra placa de capacitor unida al marco de referencia.

Acelerómetro Piezoeléctrico.

Utiliza el efecto piezoeléctrico de ciertos materiales para medir cambios dinámicos en variables mecánicas. La fuerza ejercida en el material piezoeléctrico debido al movimiento inercial del acelerómetro puede ser observada en un cambio en la fuerza electrostática o voltaje generado por el material. El principio de operación se basa en conectar un lado del material piezoeléctrico a un poste rígido en la base del sensor. Una masa móvil es unida al otro lado. Cuando el acelerómetro es sujeto a vibraciones una fuerza es generada que actúa en el elemento piezoeléctrico. Debido al efecto piezoeléctrico, se generará una carga de salida proporcional a la fuerza aplicada [1].

Acelerómetro Piezoresistivo.

Este método es similar al efecto piezoeléctrico, ya que por su lado, los materiales piezoresistivos generan un cambio de resistencia al actuar fuerzas físicas sobre el material. El principio de operación se basa en la implantación de un material piezoresistivo en la superficie de un elemento flexible. El esfuerzo experimentado por el material piezoresistivo causa un cambio de posición en sus átomos internos, resultando en un cambio de su resistencia eléctrica. Al completar un puente de Wheatstone alrededor de las piezoresistencias del acelerómetro, puede ser derivada una relación lineal entre la aceleración y el voltaje [2].

Acelerómetro de efecto Hall

Este dispositivo mide variaciones de voltaje derivados de cambio en un campo magnético alrededor del acelerómetro. El desplazamiento mecánico es medido a través voltaje Hall, empleando un generador Hall montando al final de un resorte y moviéndolo en un campo magnético no uniforme. Cuando el gradiente del campo magnético es lineal, entonces el voltaje Hall es proporcional a la aceleración experimentada [3].

Acelerómetro Magnetoresistivo.

Trabaja midiendo cambios en la resistencia debido a un campo magnético. La estructura y función es similar al acelerómetro de efecto Hall excepto que en lugar de medir voltaje, el acelerómetro magneto resistivo mide cambio de resistencia [4].

Acelerómetro de transferencia térmica.

Mide cambios internos en la transferencia térmica debida a la aceleración. Una fuente térmica es centrada en un sustrato y suspendida a través de una cavidad. Se emplean dispositivos llamados termoresistores que son espaciados igualmente en los cuatro lados de la fuente de calor suspendida. Bajo aceleración cero el gradiente de calor será simétrico. La aceleración en cualquier dirección causa que el gradiente de temperatura pierda la simetría debida a la transferencia de calor por convección [5].

Con lo antes visto podemos realizar una tabla haciendo un pequeño resumen de las principales características de los distintos tipos de acelerómetros y sus aplicaciones.

Tabla 1.1 Características y aplicaciones para acelerómetros

Tipo	Aceleración en Gs	Aplicaciones
MEMS	1.5-250	Impacto Frenos ABS Bolsa de Aire Automoción
Piezoeléctricos	10-20000	Vibración Impacto Uso Industrial
Piezoresistivo	0-1000	Vibración Impacto Automoción Biodinámica Pruebas en vuelo Test en túneles de viento
Capacitivos	0-2000	Uso general Uso industrial Sistemas de alarma y seguridad Mediciones Sísmicas

De la tabla 1.1 podemos concluir entonces que tenemos diversos tipos de acelerómetros con rangos de operación y métodos de transducción variados, y que el principio de operación

del dispositivo situará en gran medida el grado de complejidad del diseño deseado.

1.2 Aplicaciones según los rangos de aceleración

Pasando por la industria y llegando hasta ramas como la educación, los acelerómetros tienen muchas aplicaciones. Éstas aplicaciones van desde el despliegue de las bolsas de aire en los automóviles al momento de un impacto, hasta el monitoreo de vibraciones en los reactores nucleares. Para crear una referencia necesitamos saber la manera en la que la aceleración es medida y cómo esta fuerza afecta a los objetos físicos.

La aceleración es una medida de la fuerza aplicada al acelerómetro y se expresa en $G's$, aunque en realidad, esta magnitud no es una medida en sí de la fuerza sino una medida de aceleración sentida por el peso del cuerpo. Está basada en la aceleración que produciría la gravedad terrestre en un objeto en condiciones ideales (sin atmósfera u otro rozamiento). Una aceleración de $1G$ es generalmente considerada como igual a la gravedad estándar, que es de $9.8m/s^2$. La fuerza G para un objeto en un ambiente sin gravedad es de $0G$, como en caída libre u orbitando a la Tierra y de $1G$ a cualquier objeto estacionado en la superficie de la Tierra a nivel del mar. Aparte de esto, las fuerzas G pueden ser mayores a uno, como en una montaña rusa, en una centrifugadora o en un cohete.

En la tabla 1.2 podemos encontrar algunas aplicaciones y aceleraciones medidas para situar un marco de referencia. Además de los datos de la tabla, podemos encontrar algunos de más importancia, como por ejemplo, la pérdida de conciencia en el ser humano ocurre entre los 4.5 y $6.3G$ y ocurre porque el corazón deja de bombear sangre al cerebro. El límite de tolerancia humana antes de consecuencias fatales está en los $5G$ en aceleración vertical y $8G$ en aceleración horizontal. Por otro lado la máxima aceleración de un automóvil típico es de $0.4G$, la de un automóvil $F1$ es de $1.7G$ y se han medido entre 3 y $6G$ en el cuello del piloto, además en giros laterales puede llegar hasta 5 y $6G$.

Tabla 1.2 Ejemplos de aceleraciones

Aplicación	Aceleración en Gs
Gravedad en la luna	0.165 G
Saab 9-5 Hirsch de 0 a 100 km/h en 6.4s	0.44G
Cohete Lunar recién despegando	1.14 G
Bugatti Beyron de 0 a 100 km/h en 2.5 s	1.55 G
Montaña rusa	3.5 - 5 G
Apolo 16 en reingreso	7.19 G
Viraje máximo en un jet de combate	9 G
Munición de mano 9mm	31 G
Humano en trineo cohete	46.2 G
Misil Sprint	100 G
Corta exposición de una persona a un choque	>100 G
Aceleración máxima de un pistón de máquina Formula 1	8 600 G
Promedio de un protón en el Gran Colisionador de Hadrones	190 000 000 G

Otro ejemplo práctico se puede encontrar en la industria automotriz donde existen muñecos de prueba de choque. Estos muñecos simulan ser un humano durante un choque mientras recolecta datos que un humano no podría.

Los muñecos mejor conocidos como "dummy" contienen tres tipos de instrumentación en su interior: Acelerómetros, sensores de carga y sensores de movimiento.

Los acelerómetros al interior de dummy miden la aceleración en una dirección particular. Esta información puede ser usada para determinar la probabilidad de lesiones así como cuestiones estructurales del vehículo. El dummy cuenta con acelerómetros por todo el cuerpo. Dentro de la cabeza, hay un acelerómetro que mide la aceleración en las tres direcciones (adelante-atrás, arriba-abajo, izquierda-derecha).

La aceleración es la razón con la que la velocidad cambia. Por ejemplo, si golpeamos una pared de ladrillo con un objeto, la velocidad del objeto cambia muy rápido, pero si se golpea contra una almohada, la velocidad del objeto cambia mas lento. Entonces podemos concluir que entre más rápido sea la desaceleración, más grande será la G experimentada. Por ejemplo, las G que se tienen en un automóvil al arrancar son mucho menores que al frenar de golpe en un choque y esto se puede comprobar con las ecuaciones de cinemática para la aceleración promedio.

$$a = \frac{V_f - V_i}{t}$$

En esta ecuación se consideran los cambios de velocidad ($V_f - V_i$) y el tiempo (t) en que ocurre dicha aceleración.

Si utilizamos el dato de aceleración del automóvil *Saab 9-5 Hirsch* de la tabla 1.2 encontramos lo siguiente:

$$a = \frac{27.77m/s}{6.4s} = 4.34m/s^2 = 0.44G$$

Suponiendo que el mismo automóvil desacelera en un choque frontal en medio segundo, podremos ver el cambio que experimenta en desaceleración.

$$a = \frac{27.77m/s}{0.5s} = 55.54m/s^2 = 5.66G$$

La NHTSA (National Highway Traffic Safety Administration) tiene una base de datos extensa donde ponen a prueba todos los tipos de accidentes automovilísticos para diferentes marcas de autos, haciendo pruebas desde los cinturones de seguridad hasta el despliegue de bolsas de aire entre muchas otras cosas. En la figura 1.1 tenemos una gráfica de la aceleración experimentada en la cabeza de un dummy en un choque frontal a $35mph$ ($56.4km/h$) [6].

De la gráfica sobre la prueba realizada a un automóvil Mazda CX – 5 mostrada en la figura 1.1, se pueden analizar las velocidades y aceleraciones que se logran en un impacto frontal. Directamente de la imagen obtenemos que la aceleración máxima durante el impacto es de $41.2G's$. Se puede deducir por lo tanto que a pesar de que la velocidad antes del choque

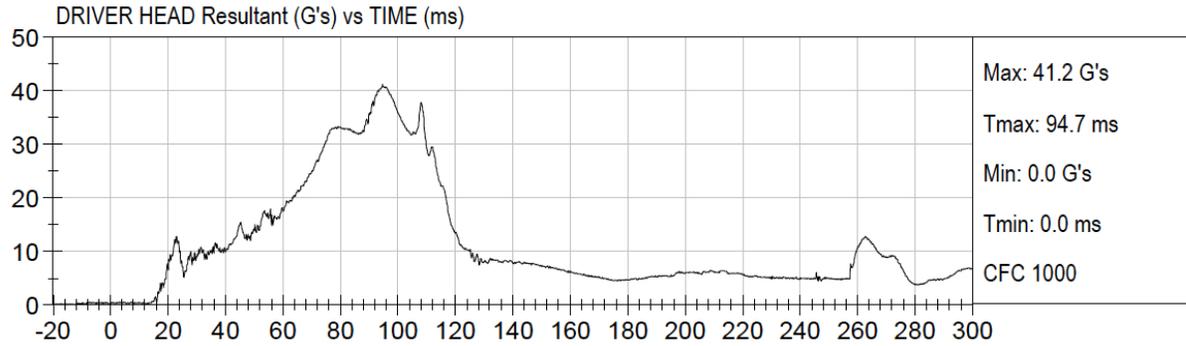


Figura 1.1 Aceleración medida dentro de cabeza de un Dummy.

era relativamente baja, durante el choque se puede experimentar una aceleración mucho mayor. Para comprobar esto se hizo el siguiente análisis; se intentó reproducir una sección de la gráfica tomada del reporte antes mencionado y se calculó la velocidad un momento antes de alcanzar la aceleración máxima.

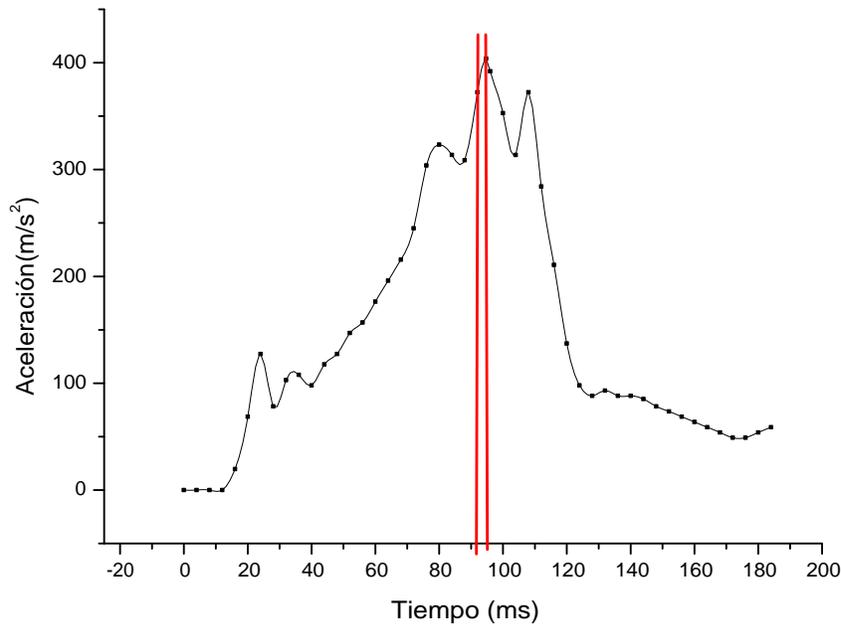


Figura 1.2 Cálculo de la velocidad instantánea.

En la figura 1.2 observamos la reproducción de la gráfica obtenida del reporte de prueba de choque. Para calcular la velocidad en el instante antes de punto máximo de aceleración se obtiene la integral bajo la curva de un intervalo pequeño de tiempo, este intervalo se tomó de $2.7ms$ y el valor resultante del cálculo fue de $291.06km/h$. Con esto se concluye que aunque la velocidad que el automóvil llevaba un instante antes del choque era de $56.4km/h$, durante el choque se magnificó hasta valores catastróficos y mortales para un humano.

1.3 Tecnologías disponibles para la fabricación de acelerómetros.

A inicios de 1980, Steven Sherman, un ingeniero de diseño de Analog Devices, escuchó una presentación sobre la idea de formar sensores mecánicos con un proceso de fabricación compatible para circuitos integrados. Después de pocos años de discusión y promoción, fue formado un pequeño grupo dirigido por el Dr. Richard Payne para desarrollar un proceso de sensores integrados inicialmente para hacer acelerómetros, el resultado fue el *XL50*, un acelerómetro de Analog Devices de $50 G's$ seguido de una progresión de dispositivos y mejoras al proceso a través de los años [7].

El *XL50* fue un exitoso primer producto y estuvo en muchas aplicaciones, incluido cerca de un millón de automóviles con sensor de detección de choque para despliegue de bolsas de aire. Sin embargo hubo un número de problemas que necesitaban ser resueltos en la producción de éste primer producto integrado MEMS de alto volumen.

Uno de los principales problemas tecnológicos que presentó este proceso estuvo relacionado con la fricción estática que se presentaba en la masa. La capa estructural de polisilicio de $2\mu m$ de espesor era depositada y formada tras un óxido de sacrificio de $1.6\mu m$ de espesor. Durante el ataque de éste óxido con solución buffer de HF, la tensión superficial del decapante causaría que la estructura no quedara suspendida, sino que se pegaría al sustrato. Aunque para el momento del desarrollo del proceso el ataque en fase de vapor por HF no había sido

probado en la producción, ahora es muy usado. Se trabajó arduamente en el desarrollo de un agente antifricción estática a nivel de oblea.

La familia de arquitectura del *XL76* fue diseñada para no tener componentes externos, ser más pequeño y tener una respuesta proporcional de entrada y salida. Una serie de dispositivos fueron desarrollados bajo esta familia con cambios dentro del proceso de fabricación.

Muchos grupos académicos e industriales optaron por el proceso de integración de sensores en polisilicio como lo son: Sandia National Laboratories, Robert Bosch Corp. y Siemens entre otros laboratorios avocados a la fabricación de sensores inerciales. A continuación se explican algunas de las características particulares de del desarrollo de acelerómetros realizados en cada laboratorio.

Acelerómetro Robert Bosch Epi-polisilicio.

Robert Bosch Corp. reportó un acelerómetro integrado que incorporaba una capa estructural epi-polisilicio de $10\mu m$ de espesor en un proceso BiCMOS. La característica clave fue el depósito del polisilicio al mismo tiempo que era crecida la capa de silicio epitaxial. El proceso elimina problemas con planaridades que pudieran surgir si antes fuera depositada solo una capa gruesa de polisilicio en el flujo BiCMOS.

Laboratorios Sandia National.

El proceso de Sandia incorpora un enfoque de “primero el sensor” donde una buena área es escogida para colocar microestructuras. Múltiples capas de polisilicio microestructural son depositadas, grabadas y formadas, todas revestidas en una capa de un óxido de sacrificio cuya superficie es aplanada. En éste punto, las obleas son colocadas dentro de algún proceso estándar CMOS para la integración de la electrónica, para posteriormente liberar la estructura mecánica una vez concluida la fabricación de la electrónica. El polisilicio estructural multicapa es capaz de crear estructuras electromecánicas bastante complejas.

Sandia abrió éste proceso para el público en general a un modesto costo. El proceso de MEMS

integrado ofrece una capa nominal de polisilicio estructural de $2\mu m$ con 5 V y en un proceso CMOS de $2\mu m$ de longitud de compuerta. Una segunda capa de polisilicio anclada al sustrato estuvo disponible para ruteo de señales y blindaje de microestructuras.

Universidad de California, Berkeley (UCB).

El Centro de Investigación de Berkeley (The Berkeley Sensor and Actuator Center), ha sido uno de los grupos más activos con relación a la investigación de MEMS en general. En 1992 el primer sensor inercial integrado de la UCB fue un acelerómetro de eje vertical de polisilicio fabricado con tecnología MICS (Modular Integrated CMOS and Microstructures), basado en un proceso CMOS de $3\mu m$ interno de la UCB. El flujo de proceso MICS realiza el depósito de polisilicio microestructural después del proceso entero CMOS, donde fueron usadas metalizaciones de tungsteno para resistir la alta temperatura de depósito de polisilicio a $600\text{ }^{\circ}\text{C}$ y además se hace un recocido abrupto de las microestructuras de polisilicio entre 950 y $1050\text{ }^{\circ}\text{C}$.

En 1994, UCB se unió con Analog Devices Inc. (ADI) para tener una colaboración dentro del Programa de Reinversión Tecnológica junto con el gobierno de los Estados Unidos, llamado DARPA, para desarrollar dispositivos MEMS integrados en el proceso de ADI “iMEMS”, basados en tecnología BiCMOS de $3\mu m$.

El grupo UCB trabajó también con el proceso de Sandia para producir sensores inerciales que fueron digitalmente más intensivos que los manejados con el proceso ADI iMEMS.

Los transductores y circuitos MEMS desarrollados por el equipo UCB usando el proceso de Sandia produjo prototipos de acelerómetros de tres ejes y giroscopios para constituir el primer sensor inercial de 6-GDL (grados de libertad) situado en una sola pieza de silicio.

Más adelante, DARPA proporcionó nuevos fondos para apoyar el desarrollo del proceso ModMems en ADI el cual fue un proceso diferente del “primero el sensor” de Sandia. Este proceso implica construir primero la estructura, encerrándola entre las capas de sacrificio. Posteriormente, de manera selectiva se crece el silicio epitaxial que contendrá los circuitos electrónicos y a continuación se planariza la oblea. En este punto la oblea se manda a un proceso

estándar de CI donde la electrónica de cualquier tipo se añade. Como un paso final del proceso, el sensor es liberado resultando un sensor integrado completamente funcional.

La ventaja sobre el proceso de Sandia fue que el sensor ocupaba menos área. El proceso de Sandia requiere mayor espacio entre los sensores y la electrónica. Desafortunadamente, incluso a pesar de que funcionó bien, el proceso fue considerado muy caro para fabricación a gran escala, por lo que esta tecnología nunca vio aplicaciones comerciales.

Un giroscopio de eje vertical de rango vibratorio fue desarrollado en el proceso ModMems y reportó en el 2002 polisilicio estructural de $6\mu m$ con $0.8\mu m$ CMOS.

Agencia de Evaluación, Defensa e Investigación en UK.

Investigadores de la Agencia de Evaluación, Defensa e Investigación del Reino Unido, realizaron en 1998 un trabajo similar al que llevaron a cabo la compañía ADI y la Universidad de California en Berkeley, para verificar que el depósito de polisilicio de $2\mu m$ de espesor a $600^\circ C$ y recocido a $1050^\circ C$ resultaba en estructuras planas con menos de 6 MPa de esfuerzo de compresión. Su flujo de proceso, con depósito estructural antes que la metalización, fue usada para hacer un acelerómetro de placa de eje vertical a un costado de transistores de prueba de $3\mu m$ CMOS. El paso tecnológico de alta temperatura requerido para esto, modificó los voltajes de umbral en un orden entre 0.03 y 0.06 V y además, la longitud de compuerta se redujo por más de $1\mu m$.

Como una alternativa a la fabricación a la medida de microestructuras de polisilicio para transductores inerciales, la microestructura puede ser hecha directamente, fuera de los materiales y capas que existen dentro de la tecnología CMOS. Un pequeño número de grupos han explorado varias aproximaciones para implementar tales dispositivos, en su mayoría acelerómetros. En particular las estructuras CMOS han sido hechas de polisilicio, el cual normalmente es usado para las compuertas de transistores así como de la estructura metal-dieléctrico que se usa en la interconexión de la tecnología CMOS.

Acelerómetro Siemens de Compuerta de Polisilicio.

En 1996, los investigadores de Siemens y de la Universidad de Kaiserslautern en Alemania, reportaron el primer acelerómetro capacitivo integrado directamente en un proceso CMOS sin modificaciones especiales a los pasos del proceso. Las placas micromecánicas de la masa móvil y el capacitor de referencia fueron hechos de polisilicio de compuerta dopado con fósforo de $350nm$ de espesor disponible en el proceso CMOS de $0.8\mu m$, mientras que el óxido de campo de $0.6\mu m$ fue la capa de sacrificio de liberación. Los electrodos fijos de sensado y los capacitores fijos fueron hechos a partir de la capa de difusión de pozo n en el sustrato. La duración del ataque químico para las aperturas del conector fue ajustada para detenerse en el tope de la capa de polisilicio de compuerta. Después se hace el grabado fotolitográfico para exponer solo la región de polisilicio estructural. El borde que rodea la fotoresina cubre las capas dieléctricas entre metal y así protege las áreas de circuito y pad del chip que no debían ser micromaquinadas. Los huecos grabados en la placa móvil del capacitor de sensado fueron hechos de $1\mu m$ por lado y espaciados cada $3\mu m$. Después del ataque químico de liberación y la eliminación de la fotoresina, se usa punto crítico de secado de CO_2 para evitar que la placa liberada se pegara con el sustrato. El resultado es una masa móvil cuadrada expuesta, exhibiendo un esfuerzo de compresión leve y con un bajo gradiente de estrés residual.

Acelerómetro piezoresistivo CMOS-BEOL de UCB.

En 1995, un acelerómetro piezoresistivo fue reportado por investigadores de la UCB. Los dispositivos fueron hechos en un proceso comercial CMOS de doble-poly doble-metal. El difluoruro de xenón fue usado exitosamente como atacante químico para desprender el silicio sin afectar las microestructuras CMOS. Se formaron piezoresistores en la capa de polisilicio de compuerta y se fabricaron bisagras flexibles de aluminio con vigas desde la segunda capa de metal. Se incluyeron unos acelerómetros de tres ejes en un solo chip al rotar uno de los dispositivos fuera del plano usando un diseño con vigas de metal y un mecanismo de cierre flip-up. Las masas móviles fueron placas perforadas del orden de $1mm$ por lado y fueron elaboradas con todas las capas de metal y dieléctrico BEOL, proveyendo una resonancia mecánica

de 600HZ.

Serie de sensores inerciales CMOS-BEOL Carnegie Mellon.

En 1995, investigadores de Carnegie Mellon introdujeron un proceso para crear microestructuras de dieléctrico y del conjunto de metales CMOS con la capacidad de hacer anchos de viga y paredes laterales de electrodos menores a $2\mu m$ de separación. Unas microestructuras de pared lateral fueron formadas con RIE empleado $CHF_3 - O_2$ que es enmascarado con las capas de metal disponibles en el proceso CMOS. La motivación esencial para esta investigación recae en el potencial del proceso para hacer detectores capacitivos laterales sensibles y actuadores electrostáticos.

Un ejemplo de diseño con esta tecnología fue un proceso de fundido de 3 capas de metal de $0.5\mu m$. Este diseño contenía una masa perforada plana fue hecha con las capas de metal y dieléctrico interconectadas. No hubo problema de fricción estática porque se usó decapado en seco.

Acelerómetro térmico MEMSIC.

MEMSIC ha comercializado acelerómetros de uno y dos ejes basados en convección térmica e integrados directamente en tecnología CMOS. Los acelerómetros trabajan calentando un pequeño volumen de gas sellado en una cámara, así detecta movimientos de la burbuja de gas caliente debido a la fuerza inercial. El chip contiene una resistencia micromaquinada que calienta el gas, éste es detectado por medio de termistores embebidos a cada lado de la resistencia.

Es atractivo usar metal como material estructural en sensores inerciales ya que permite fácil integración con circuitos CMOS. Pueden ser fabricados MEMS metálicos en una oblea con procesos CMOS que no requieren altas temperaturas (máximo $120^{\circ}C$), por lo tanto no afecta negativamente el desempeño del circuito CMOS. Se tienen que hacer consideraciones al usar metal como material estructural, incluyendo la diferencia en el coeficiente de expansión térmica y el potencial de fatiga a largo plazo. Sin embargo, la simplicidad del proceso y el hecho

de que todo el proceso MEMS puede ser elaborado después de la fabricación del circuito con mínima alteración al proceso de fabricación y a los dispositivos electrónicos, hace atractiva la idea de microestructuras con metal estructural.

Acelerómetros metalizados.

Microestructuras con electrodeposición de metal en obleas procesadas en tecnología CMOS es otra manera de fabricar acelerómetros integrados. Este dispositivo fue fabricado usando electrodeposición de níquel en un sustrato conductor a través de una capa de fotoresina. Un problema con el uso de níquel como material estructural es la diferencia en el coeficiente de expansión térmica entre la microestructura y el sustrato de silicio. Esta diferencia lleva a un cambio en la separación entre las placas de capacitor con la temperatura, que a su vez causa un cambio en la sensibilidad del sensor con respecto a la temperatura.

Acelerómetro piezoresistivo volumétrico.

En 1992 investigadores del Instituto Fraunhofer en Berlín, desarrollaron un acelerómetro de silicio piezoresistivo de volumen con toda la electrónica en el chip basado en un proceso CMOS de $3\mu m$. El sensor fue formado a través de la parte trasera con ataque húmedo de KOH con límite de grabado electroquímico en la unión p-n localizada en la cara frontal. Con el fin de utilizar el proceso CMOS con un sustrato estándar tipo p, obleas tipo p con una capa epitaxial de $10\mu m$ de espesor fue preparada como sustrato de partida. La fabricación del sensor en la cara frontal se hizo con proceso CMOS antes del grabado de contacto y metalizaciones de aluminio. Una segunda capa de oro fue depositada encima de la pasivación CMOS para proveer contacto a la unión p-n durante el grabado electroquímico. El aluminio no podía ser utilizado porque sería atacado con el KOH. La masa móvil fue grabada primero desde la cara trasera con grabado electroquímico a la membrana de silicio tipo n de $10\mu m$ de espesor, seguido de un ataque húmedo anisotrópico frontal para completar la liberación de la estructura. Los piezoresistores son fabricados con una capa de pozo p.

ADI SOI MEMS.

El proceso MEMS de Analog Devices Inc. basado en polisilicio sufrían de tres defectos. El primero recae en la limitación del nivel de funcionalidad de la circuitería integrada en el chip debido a la tecnología SPSM (single-polysilicon single-metal) BiCMOS de $3\mu m$. La segunda es que el proceso MEMS y de circuitería están fuertemente entrelazados, lo que requiere una instalación dedicada a la fabricación de obleas. La tercera está ligada al grosor de la capa de polisilicio que es limitada a $4\mu m$. Para aumentar la funcionalidad del sensor y reducir costos, ADI, desde el 2000, ha estado desarrollando la siguiente generación de tecnología MEMS, basada principalmente en el proceso desarrollado en UCB SOI MEMS.

La principal ventaja de SOI MEMS sobre la tecnología ADI BiCMOS es la integración de acelerómetros con electrónica mucho más densa ($0.6\mu m$ CMOS). Otra ventaja es que los sensores SOI son mucho más gruesos. La masa adicional por unidad de área, permite la creación de estructuras con menos ruido Browniano. También permite sensar mayor capacitancia por unidad de área lateral pero también crea más amortiguación de compresión de película.

Acelerómetros desarrollados en la Universidad de Michigan con SOG (Silicon-on-Glass).

La ventaja principal de esta estructura es la técnica de integración post-CMOS que es completamente compatible con CMOS, permitiendo la fabricación de acelerómetros inerciales monolíticos de alto desempeño. El acelerómetro es una estructura con relación de aspecto grande, masa móvil de $120\mu m$ de espesor en silicio monocristalino y $3.4\mu m$ de separación en sensado lateral.

CMOS-MEMS Carnegie Mellon DRIE-Si.

En el 2000, el proceso CMOS-MEMS usado para crear microestructuras del conjunto de capas interconectadas BEOL, fue modificado para incorporar microestructuras volumétricas de silicio. Un ataque y grabado cronometrado del reverso de la oblea adelgaza el sustrato de silicio para establecer el espesor estructural entre 25 y $50\mu m$. Un RIE a través del conjunto de capas de dieléctrico se realiza en la cara frontal para formar microestructuras ordinarias del conjunto

interconectado CMOS. Este paso es seguido por un ataque DRIE–Si completo a través de la membrana de silicio. Las microestructuras resultantes están hechas de silicio volumétrico con el conjunto de capas CMOS–MEMS en la parte superior.

Para resumir las tecnologías, espesores y capas estructurales utilizadas en la fabricación de acelerómetros se realizó la tabla 1.3. En la sección de capas “BEOL stack” y “Dieléctrico y metal” se hace referencia al conjunto de capas.

Tabla 1.3 Tecnologías disponibles para la fabricación de Acelerómetros.

Institución	Espesor	Capas	Proceso
ADI	$2\mu m$	Polisilicio	BiCMOS
	No especificado	Polisilicio	SOI MEMS
Robert Bosch	$10\mu m$	epi-Polisilicio	CMOS
Sandia National Laboratories	$2\mu m$	Polisilicio	CMOS
Universidad Berkeley (UCB)	$3\mu m$	Polisilicio	CMOS
	$1mm$	BEOL stack	CMOS-BEOL
	$3\mu m$	Polisilicio	BiCMOS
UCB-ADI	$2\mu m$	Polisilicio	iMEMS
Agencia de Investigación en UK	$2\mu m$	Polisilicio	CMOS
ADI(DARPA)	$0.8\mu m$	Polisilicio	Mod-MEMS
SIEMENS	$0.8\mu m$	Polisilicio	CMOS
Carnegie Mellon	$5\mu m$	Dieléctrico y metal	CMOS
	$25 - 50\mu m$	BEOL Stack	CMOS-MEMS
Cole and Braun	$16\mu m$	Metal	CMOS
Universidad de Michigan	$120\mu m$	Si monocristalino	Post-CMOS

Capítulo 1. Introducción 1.3. Tecnologías disponibles para la fabricación de acelerómetros.

Se puede ver de la tabla 1.3 que algunas de las tecnologías sacan ventaja del gran espesor de la capa estructural (silicio policristalino en su mayoría), para alcanzar altos valores de capacitancia lateral, ya que se deberá recordar que se consideran las caras laterales de los dedos del acelerómetro para la formación de las placas del capacitor que sensa el movimiento. Tecnologías como la de ADI y SIEMENS emplean como capa estructural el polisilicio convencional que ofrece la tecnología CMOS y esto representa la ventaja de que se puede integrar monolíticamente al sensor o actuador junto con la electrónica de control y de procesamiento de señal, lo que no se puede hacer con las otras tecnología que aparecen en la tabla.

Capítulo 2

Consideraciones teóricas

2.1 Tecnología CMOS

CMOS es un acrónimo de Metal-Óxido-Semiconductor Complementario (por sus siglas en inglés "Complementary Metal Oxide Semiconductor."), es una tecnología para construir circuitos integrados dominante en la actualidad ya que es confiable, de baja potencia, bajo costo, y, quizás lo mas importante, es escalable [8].

La fabricación de circuitos integrados usando CMOS está basada en cuatro técnicas básicas de microfabricación: depósito, grabado, dopado y ataque químico.

Depósito de películas delgadas.

Los dos métodos mas comunes de depósito de películas delgadas en microfabricación son; *depósito de vapor químico* (CVD), realizado a baja presión (LPCVD), a presión atmosférica (APCVD), plasma asistida (PECVD), y *depósito físico de vapor* (PVD), como evaporación y descarga incandescente. Los espesores típicos para estos tipos de depósitos se encuentran en el rango de decenas de nanómetros hasta unos cuantos micrómetros.

Las capas de dieléctrico predominantes son óxido de silicio SiO_2 , y nitruro de silicio SiN_x .

Grabado.

Fotolitografía es el proceso estándar para transferir un patrón o grabado a un material, que ha sido diseñado previamente con software especializado . Una máscara con el patrón deseado

se crea. En el proceso fotolitográfico se recubre el material que va a ser grabado con una capa de resina, esta capa se expone a luz ultravioleta a través de la máscara para crear una impresión del patrón en la fotoresina. Dependiendo de la fotoresina que se use, positiva o negativa, se remueve el área expuesta o la cubierta, respectivamente. La fotoresina restante actúa como una máscara protectora durante el ataque químico subsecuente, el cual transfiere el patrón en la capa subyacente.

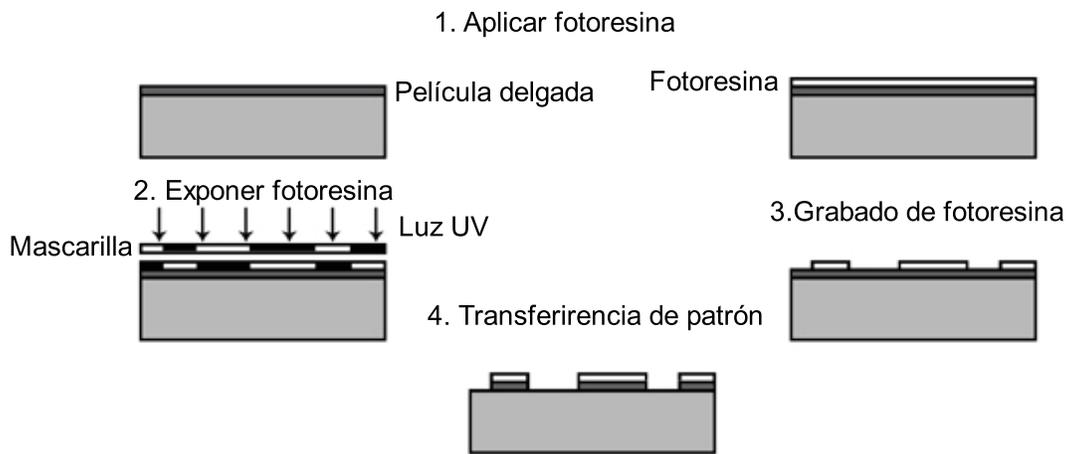


Figura 2.1 Secuencia de proceso fotolitográfico.

Ataque químico.

Hay dos categorías diferentes de proceso de ataque incluyendo el ataque húmedo, que usa químicos líquidos, y el ataque en seco, que usa químicos en fase gaseosa. Ambos métodos pueden ser isotrópicos o anisotrópicos. El criterio para elegir un proceso particular abarca la velocidad de ataque del material. El SiO_2 es atacado isotrópicamente en ácido fluorhídrico ($HF - H_2O$) o en BOE (Buffered Oxide Etch) $HF - NH_4F$. Las velocidades de ataque para películas de dióxido de silicio de alta calidad son de $0.1\mu m/min$ en BOE.

El ataque en seco es más usado de manera anisotrópica, resultando en una mejor transferencia del patrón. Sin embargo, los procesos de ataque anisotrópicos en seco, como RIE (Reactive Ion Etching), de materiales de películas delgadas son muy comunes en la industria microelectrónica. En un sistema RIE, se generan iones reactivos en plasma y son acelerados

contra la superficie que será atacada, además provee características de grabado direccional.

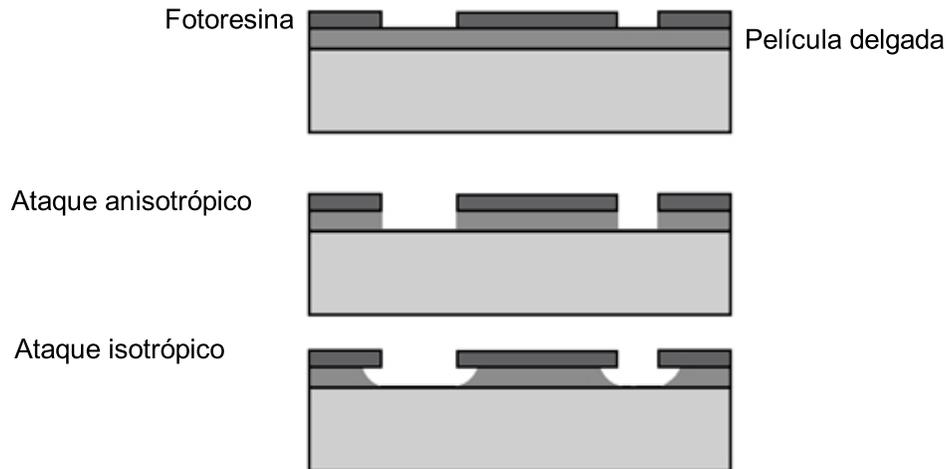


Figura 2.2 Ataques isotrópico y anisotrópico.

Dopado.

El dopado es usado para modificar la conductividad eléctrica de materiales semiconductores como el silicio o arseniuro de galio. Es por lo tanto el paso clave del proceso para fabricar dispositivos semiconductores como diodos y transistores. En el caso del silicio, el dopaje con fósforo ó arsénico produce silicio tipo n, mientras que el silicio tipo p resulta del dopaje con boro.

Los átomos donadores son introducidos por implantación de iones o difusión de fuentes solidas, líquidas o gaseosas. La implantación de iones introduce cantidades precisamente definidas de contaminantes.

2.1.1 Secuencia del proceso CMOS.

Para integrar dispositivos microelectromecánicos con circuitería CMOS, es necesario conocer la secuencia del proceso. Un proceso típico se describirá en esta sección remarcando los pasos principales y su importancia para la co-integración de CMOS y MEMS. Se seguirá una secuencia de proceso que típicamente es para una tecnología submicrométrica que cuenta con

dimensiones entre 0.5 y $1\mu m$. El proceso que se ilustrará a continuación será para la integración de un inversor, conformado por un solo transistor PMOS y otro NMOS.

El material de la oblea de partida es tipo p ligeramente dopada de orientación (100) con concentración típica de dopaje de $N_A \approx 10^{15} cm^{-3}$ con un diámetro de $100 - 125 mm$ y espesor de $500\mu m$.

Sobre el sustrato p, se formarán los transistores NMOS. Se crea una zona n en el sustrato para los transistores PMOS con un pozo n.

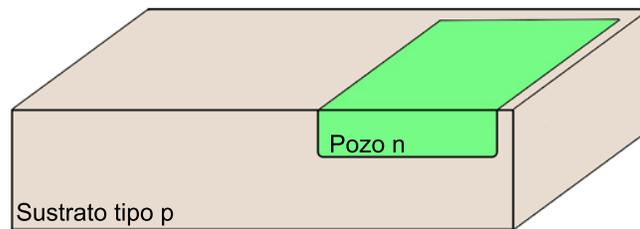


Figura 2.3 Pozo n en sustrato tipo p.

Para definir el área donde los transistores serán fabricados se crece el óxido de compuerta con un espesor de $10 nm$ y se usa una mascarilla como se muestra en la imagen de la figura 2.4.

En este paso un óxido de campo con un espesor aproximado a $0.5\mu m$ se crece entre los transistores. Este óxido definirá los extremos exteriores de las áreas activas.

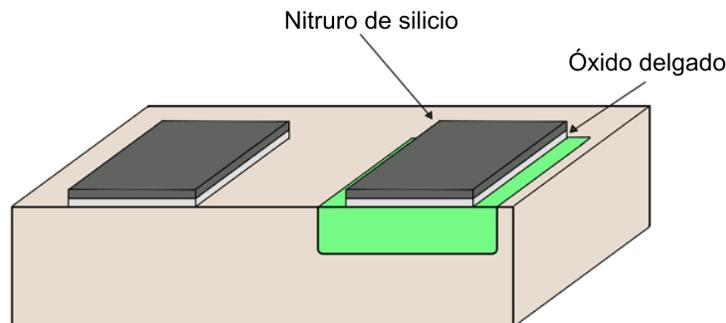


Figura 2.4 Mascarilla de área activa.

Enseguida se deposita con LPCVD la capa de polisilicio para formar los electrodos de compuerta con un espesor de $0.5\mu m$, este poly se dopa con implantación iónica. Se graba el patrón que esta capa llevará para definir las regiones de compuerta.

En MEMS, la capa de polisilicio puede ser usada para resistores, piezoresistores, termistores, electrodos y como material estructural.

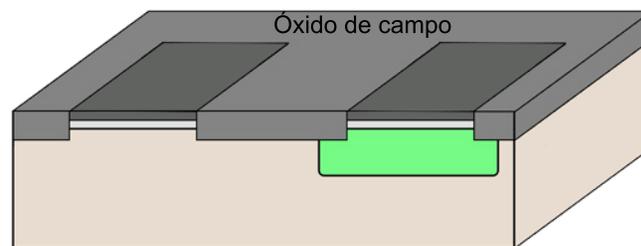


Figura 2.5 Crecimiento de óxido de campo.

Después de haber crecido el óxido de compuerta y el polisilicio, se tiene el área definida para elaborar las implantaciones de las regiones activas. En una tecnología típica sumicrométrica, esto se hace con un proceso LDD (lightly doped drain). Provee un gradiente de dopado en las regiones fuente/drenador hacia la región de canal, reduciendo el valor pico del campo eléctrico cerca de el canal y, por lo tanto, aumentando la exactitud del del dispositivo. Primero, es implantado fósforo en la fuente/drenador del transistor NMOS para formar las regiones n^- , seguida de una implantación de boro para la fuente/drenador del transistor PMOS para formar las regiones p^- .

El paso final para la fuente/drenador es un recocido para activar las implantaciones, típicamente es cerca de los $900^{\circ}C$ por 30 min.

En este paso la fabricación de los dispositivos activos está completa. Cualquier paso a alta temperatura posterior necesario para la fabricación MEMS debe de ser supervisado, ya que puede afectar las distribuciones de dopado en los dispositivos activos, cambiando potencialmente las características del dispositivo.

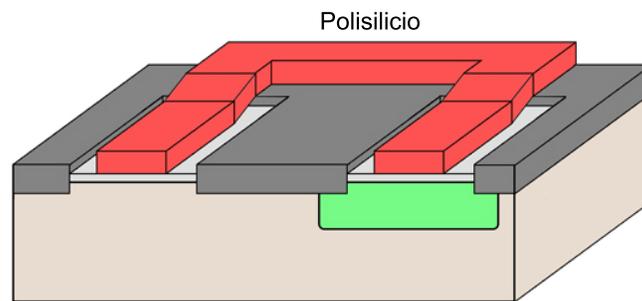


Figura 2.6 Depósito del polisilicio de compuerta.

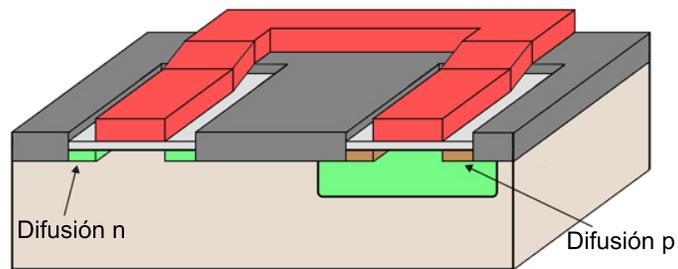


Figura 2.7 Difusiones p+ y n+ para fuente y drenador.

Una gruesa capa superior de óxido de silicio sirve para proteger todo el circuito integrado; en esta capa se dejan las aperturas de las zonas en las que se soldarán los hilos que unen al circuito con las terminales del encapsulado que lo contiene.

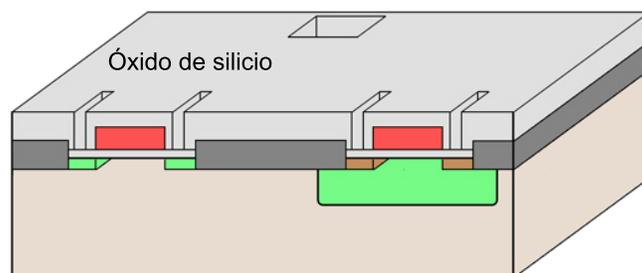


Figura 2.8 Óxido de silicio con aberturas para contactos.

En la parte final del proceso, son interconectados los dispositivos activos en la oblea para formar los circuitos y contactos para las conexiones externas de entrada/salida. En el proceso que aquí se describe se usan 3 capas de metal para crear las vías y contactos [9] [10].

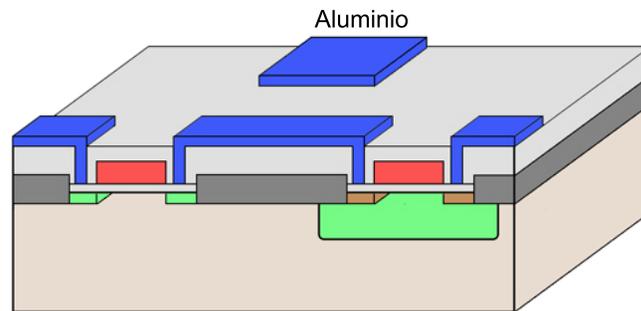


Figura 2.9 Metalización de contactos.

2.1.2 Micromaquinado CMOS.

Para completar la fabricación de MEMS, el proceso CMOS se complementa con pasos especiales de micromaquinado dando como resultado microestructuras tridimensionales.

Las técnicas de micromaquinado están categorizadas en dos procesos: micromaquinado de volumen y micromaquinado de superficie. En el primero, la microestructura es formada maquinando una capa relativamente gruesa del material del sustrato, mientras que en el segundo la microestructura se compone de capas delgadas que son depositadas encima del sustrato y selectivamente removidas en una secuencia definida para liberar la estructura MEMS.

Micromaquinado de volumen.

Las técnicas de micromaquinado de volumen son técnicas de decapado que se pueden clasificar en isotrópicas y anisotrópicas.

El decapante húmedo isotrópico más común es HNA, que es una mezcla de ácido fluorhídrico (HF), ácido nítrico (HNO_3), y ácido acético (CH_3COOH). En este sistema decapante, el ácido nítrico oxida la superficie del silicio y el ácido hidrofúrico ataca la capa crecida de dióxido de silicio. El ácido acético controla la disociación del ácido nítrico. La velocidad de decapado y la calidad de la superficie depende fuertemente de la composición química.

El decapado húmedo anisotrópico es la técnica de micromaquinado más común y es usada para liberar estructuras. Ataca silicio monocristalino con diferentes velocidades de decapado a lo largo de diferentes direcciones cristalinias. La solución mas común es el hidróxido de potasio (KOH).

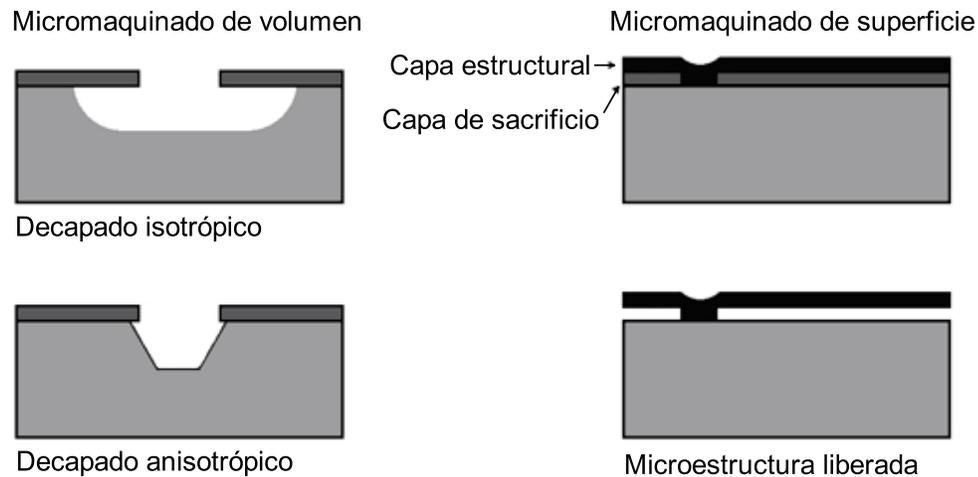


Figura 2.10 Tipos de micromaquinado. A la izquierda se presenta el decapado volumétrico y a la derecha el superficial.

Micromaquinado de superficie.

El proceso de micromaquinado de superficie usado mas comúnmente es el decapado por capa de sacrificio. En este proceso, una microestructura, como un trampolín o una placa suspendida es liberada removiendo una película de material de sacrificio, el cual ha sido previamente depositada por debajo de la estructura. La liberación de microestructuras de polisilicio se hace removiendo una capa de óxido de silicio, esta técnica es la mas popular en micromaquinado de superficie [11].

2.2 Transistor FGMOS

Formalmente concebido en 1967, el transistor de compuerta flotante es un elemento crítico de la circuitería eléctrica moderna ya que se encuentra como núcleo de las memorias FLASH.

Y aunque las compuertas flotantes son usadas primordialmente como mecanismos de almacenamiento para sistemas digitales, ha habido una tendencia de investigación y desarrollo para compuertas flotantes como elementos de circuitos analógicos durante las últimas décadas

El transistor MOS de compuerta flotante FGMOS (por sus siglas en inglés “Floating Gate MOS”), es llamado así debido al material eléctricamente aislado que conforma la compuerta.

En su forma mas simple un FGMOS es un transistor MOS estándar con uno o mas capacitores usados para acoplar voltajes de control a la compuerta en lugar de un solo contacto. Si no consideráramos estas compuertas de control, la estructura física del transistor sería la misma que la del MOS convencional, por lo tanto la característica I_d vs V_{FGS} del FGMOS es la misma con el transistor MOS convencional.

Una capa de óxido de Silicio rodea totalmente a la compuerta flotante, de este modo restos de carga quedan atrapados. La carga almacenada puede ser modificada aplicando voltajes a las terminales de fuente, drenador y compuertas de control.

El dispositivo mostrado en la figura 2.11 es un ejemplo de una típica compuerta flotante. Continuamente son usados múltiples capacitores de acoplamiento en el diseño de transistores de compuerta flotante.

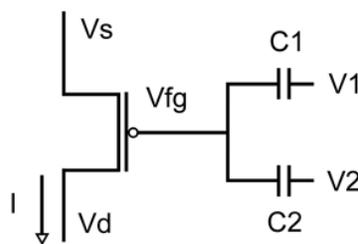


Figura 2.11 Configuración básica de compuerta flotante con dos capacitores de acoplamiento.

Las propiedades más significativas de estos dispositivos son la capacidad de resumir las diversas señales de control así como la posibilidad de reducir el valor del voltaje de umbral V_{TH} . Estos transistores pueden operar como un MOS normal cuando está saturado o no saturado dentro de la región de fuerte inversión o atípicamente dentro de la región de débil inversión

llamada región sub-umbral. Esta segunda región de operación es utilizada en circuitos electrónicos con muy bajo voltaje de alimentación, incluso debajo de un volt.

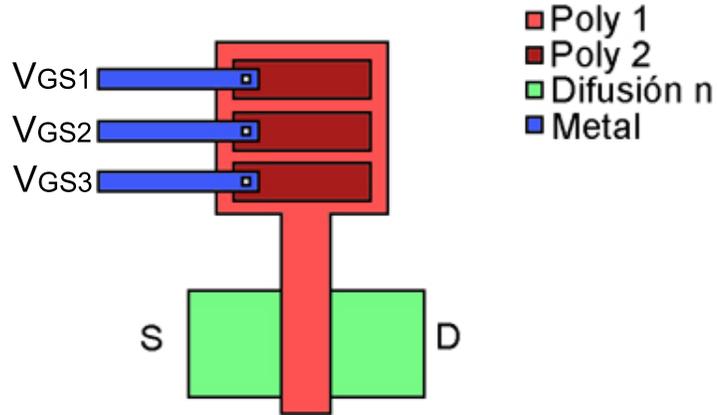


Figura 2.12 Layout de FGMOS con 3 compuertas de control.

En la figura 2.12 se observa el diseño topológico de un transistor FGMOS con tres compuertas de control. El equivalente eléctrico del diseño sería similar al de la figura 2.11 pero con una entrada y capacitor de compuerta extra.

Se puede generalizar el circuito equivalente para múltiples compuertas de control como se muestra en la figura 2.13.

Las n compuertas de control están acopladas a la compuerta flotante. Asumamos que Q_{FG} es la carga neta de la compuerta flotante, V_{FG} es el voltaje en la compuerta flotante, y V_{GI} es el voltaje de la i -ésima compuerta de control, el voltaje en la compuerta flotante queda definido como:

$$V_{FG} = \frac{1}{C_{TOT}}(Q_{FG} + C_{FGD}V_D + C_{FGS}V_S + C_{FGB}V_B + \sum_{i=1}^n C_{FGI}V_{GI})$$

Donde

$$C_{TOT} = C_{FGD} + C_{FGS} + C_{FGB} + \sum_{i=1}^n C_{FGI}$$

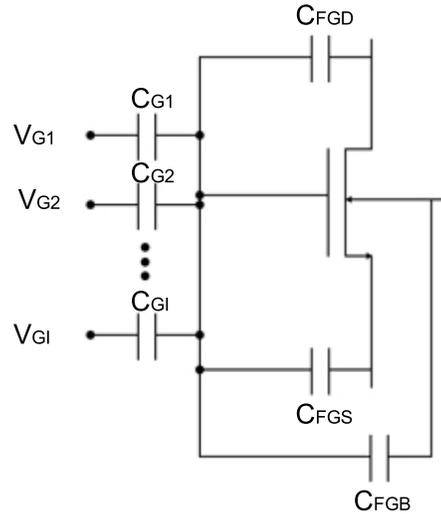


Figura 2.13 Circuito equivalente para FGMOS con múltiples compuertas de control.

Hay al menos dos implicaciones importantes en la ecuación de V_{FG} : El voltaje de compuerta está en función de la carga almacenada en ella, y el voltaje está en función de cualquier otro voltaje acoplado capacitivamente en la compuerta.

Como el voltaje de compuerta está en función de la carga almacenada en la compuerta flotante, la curva característica I-V de el transistor puede ser desplazada a un punto deseable en particular. El resultado es un simple transistor con una gran variedad de posibles umbrales efectivos [12] [13].

Esta propiedad puede también reproducir si la capacitancia CFG es variable mecánicamente, lo que se presenta en el acelerómetro propuesto en esta tesis, ya que el diseño presentado contempla que CFG sea la capacitancia presente entre los dedos fijos y los dedos móviles. De esta manera, cuando exista un movimiento inercial sobre el acelerómetro, esta capacitancia se modificará de tal forma que si ésta forma parte de un transistor FGMOS, a su vez, modificará el voltaje de umbral del transistor por lo que este dispositivo se puede usar como transductor para correlacionar la fuerza aplicada con la corriente de drenador del FGMOS. Este método de transducción es diferente al que convencionalmente se usa en los acelerómetros comerciales, que emplean el método de sensado de capacitancias diferenciales.

2.3 Transducción por medios capacitivos

Un transductor es un sistema de instrumentación electrónico que consiste en un número de componentes que son usados para medir y registrar resultados. Generalmente son dispositivos que transforman una cantidad física no eléctrica en una señal eléctrica proporcional. Entonces los transductores podrían definirse en simples palabras como “transformadores” usados para convertir energía de una forma a otra [14].

Los transductores capacitivos no son otra cosa que capacitores de capacitancia variable. Son un tipo pasivo de transductores.

Su funcionamiento se basa en la ecuación de capacitancia de placas paralelas, que es dada por:

$$C = \frac{\epsilon_0 \epsilon_r A}{d} \quad (2.1)$$

Donde:

- C Capacitancia del capacitor.
- ϵ_0 Permitividad absoluta.
- ϵ_r Permitividad relativa.
- A Área de placas.
- d Separación entre placas.

Al producto de ϵ_0 y ϵ_r se le llama constante dieléctrica del capacitor.

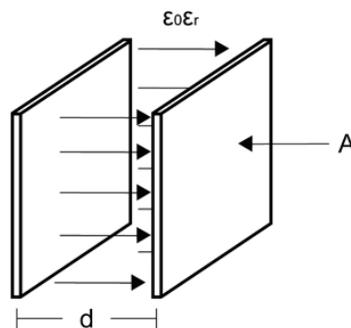


Figura 2.14 Capacitor de placas paralelas.

El transductor capacitivo se comprende de dos placas paralelas que son separadas por un material dieléctrico.

De la ecuación sabemos que la capacitancia depende del área de las placas, la distancia entre las placas y de los cambios que la constante dieléctrica del material pueda tener. Dependiendo del parámetro que cambie podemos encontrar tres tipos de transductores capacitivos:

Transductores capacitivos con cambio en la constante dialéctica.

En este tipo, la constante dieléctrica del material entre las placas cambia, y como resultado la capacitancia también cambia. Este principio es usado para medir niveles en contenedores de hidrógeno, donde al cambiar el nivel de hidrógeno entre las dos placas se produce un cambio en la constante dieléctrica. También este principio puede ser usado para medir cambios de humedad del aire.

Transductores capacitivos con cambio en el área de las placas

Debido al estiramiento o compresión que pueda sufrir a causa de una fuerza aplicada a las placas del capacitor, el área de las mismas puede cambiar, cambiando así el valor del capacitor. Este principio se puede utilizar en torquímetros.

Transductores capacitivos con cambio en la distancia de las placas capacitivas.

Este principio se basa en medir el desplazamiento en objetos móviles. Para medir el desplazamiento, una placa del capacitor se mantiene fija mientras la otra es conectada al objeto móvil. Cuando el objeto se mueva, la placa del capacitor también se mueve, esto resulta en un cambio de distancia entre las dos placas y en consecuencia un cambio en el valor del capacitor. Este principio se usa para medir presión, velocidad, aceleración, etc.

Como en todos los sistemas, podemos encontrar ventajas y desventajas de estos transductores:

Ventajas.

- Son requeridas fuerzas muy pequeñas para operarlos y por lo tanto son muy útiles en sistemas pequeños.
- Son extremadamente sensibles.
- Tienen buena respuesta en frecuencia y pueden medir cambios dinámicos y estáticos.
- Puede obtenerse una resolución de $2.3 \times 10^{-3} mm$

Desventajas.

- Debe de haber un aislamiento entre una placa y otra para evitar contacto.
- Al ser extremadamente sensibles se pueden ver afectados con ruido.

2.4 Escalamiento

La necesidad de miniaturizar toda la tecnología ha orillado a desarrollar una serie de "leyes de escalamiento" para poder predecir el comportamiento y propiedades al ser escalado un sistema grande.

Las leyes de escalamiento son relaciones proporcionales de cualquier parámetro asociado a un objeto (o sistema) con su escala de longitud. Por ejemplo, el volumen de un objeto varía con longitud cubica (l^3), por otro lado, su escala de área de superficie es l^2 . Por lo tanto, un objeto más pequeño posee mayor área que volumen cuando es comparado con un objeto más grande con forma geométrica similar.

Existen dos tipos principales de leyes de escalamiento: una está relacionada al escalamiento geométrico de objetos, el segundo está relacionado al escalamiento de comportamiento fenomenológico de un objeto. Cuando todos los aspectos del dispositivo se escalan de manera similar la integridad geométrica se mantiene con el tamaño, este tipo de escalamiento es llamado escalamiento "isométrico". Si los diferentes elementos de un sistema con diferentes funciones no se escalan de forma similar, el escalamiento es llamado escalamiento "alométrico".

Las leyes de escalamiento tratan con las consecuencias estructurales y funcionales de un cambio en tamaño o escala entre otras estructuras similares.

2.4.1 Escalamiento Geométrico

Las leyes para el escalamiento geométrico son simples y bien conocidas. La ley $A \propto l^2$ puede ser usada en geometría. Esta ley establece que el área de una figura geométrica puede ser escala como l^2 . Si se mantiene sin cambios la forma geométrica y se cambia el tamaño del área de la figura, cambiará en proporción al cuadrado de la escala de longitud.

Tabla 2.1 Parámetros geométricos.

Parámetro	Ley de escalamiento
Perímetro (P)	l
Área (A)	l^2
Volumen (V)	l^3
A/V	l^{-1}
P/V	l^{-2}

Las cantidades P/V y A/V son proporciones que controlan muchos aspectos importantes. Un objeto que flota en una superficie líquida experimenta fuerzas hacia arriba debido a la tensión superficial proporcional a la longitud del perímetro, esta proporción puede presentar puntos críticos ya que si se incrementa la proporción el objeto deja de flotar. La proporción superficie-volumen incrementa conforme la dimensión l decrece.

Los efectos de escalamiento en problemas de mecánica son muy importantes y necesitan ser considerados al diseñar sistemas y dispositivos en escalas microscópicas.

2.4.2 Viga Cantiléver

En la figura 2.15 se muestra una viga cantiléver típica de longitud L , ancho a , y espesor b . Si la fuerza F actúa en la punta de la viga, la deflexión resultante de la punta es Δx . En consecuencia la rigidez de la viga puede ser representada por la cantidad $k = F/\Delta x$

$$\Delta x = \frac{FL^3}{3EI}$$

Donde el momento de inercia $I = ab^3/12$. Por lo tanto,

$$k = \frac{F}{\Delta x} = \frac{3EI}{L^3} = \frac{Eab^3}{4L^3}$$

Si el material se mantiene igual, la rigidez de la viga cantiléver escala como la longitud (l) de la viga. Entonces $k \propto l$.

Si se tuviera que buscar la propiedad de rigidez con el peso de la viga, la fuerza de desviación será proporcional a su peso que escala como l^3 . Así como I escala como l^4

$$\Delta x \propto l^3 \cdot l^3 \cdot l^{-4} \propto l^2$$

Por lo tanto entre mas pequeña la viga, mas rígida será en comparación con otras más largas.

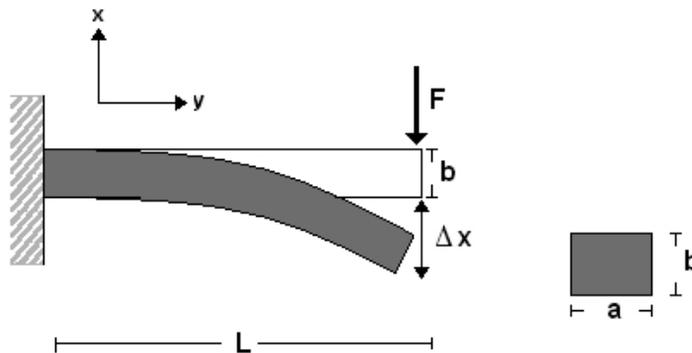


Figura 2.15 Viga cantiléver.

2.4.3 Escalamiento de parámetros eléctricos (Capacitancia)

Las leyes de escalamiento tienen consecuencias importantes para sistemas eléctricos. Para un capacitor de placas paralelas como en la figura 2.14 con área de placa A , distancia entre placas d , y ϵ como la permitividad del dieléctrico. El escalamiento será de la siguiente manera:

$$C = \frac{\epsilon A}{d} = \frac{l^2}{l} = l$$

Por lo tanto el escalamiento en capacitancia se mantiene igual en sistemas pequeños así como en grandes [15].

2.5 Antecedentes de Diseño del sistema mecánico.

La estructura básica de un acelerómetro consiste en una masa de prueba móvil suspendida por un resorte a un marco. Debido a la fuerza de inercia en la masa de prueba, el movimiento de la masa no seguirá el movimiento del marco y la diferencia de desplazamiento puede ser usada para medir la aceleración. Para explicar el principio de operación del acelerómetro usaremos la Figura que se muestra a continuación.

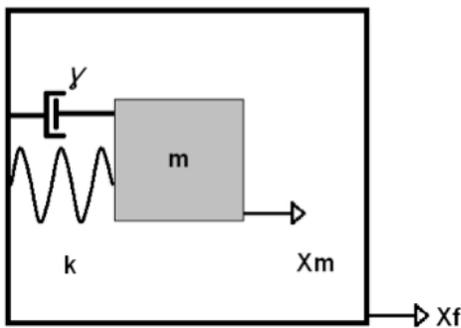


Figura 2.16 Principio de operación.

En la figura 2.16 se observa a una masa de prueba “ m ” que se conecta al marco por un resorte flexible k . Debido a la inercia de la masa, el movimiento de ésta retrasará el movimiento del marco. Para evitar resonancia excesiva, las vibraciones se amortiguan introduciendo gas

o líquido en el encapsulado el cual es representado por el amortiguador. Estos acelerómetros pueden medir en una sola dirección, o en tres direcciones (x, y, z) , midiendo el desplazamiento que presenta la masa. Debido a la fuerza ocasionada por la aceleración, el movimiento de la masa dentro del circuito puede presentarse en las tres direcciones. En la práctica se usa una sola masa para medir en una o dos direcciones, para medir en las tres se usan diferentes masas independientes [16].

2.5.1 Diseño de Resortes

Los resortes son parte fundamental y muy importante de los acelerómetros, el diseño de estos está directamente relacionado con la aceleración y la masa móvil del sistema. El análisis de las configuraciones que pueden presentar se hace mediante estructuras estándar y pueden crear combinaciones serie y paralelo de estas formas base [17].

2.5.1.1 Ley de Hook para resortes serie y paralelo

La ley de Hook tiene la habilidad de poder simplificar resortes complejos, las ecuaciones resultantes para las combinaciones serie y paralelo pueden asemejarse al análisis de circuitos capacitivos. La ecuación que relaciona la fuerza con el desplazamiento del resorte está dada por:

$$F = kx \tag{2.2}$$

Donde:

- F Fuerza.
- k Constante de rigidez.
- x Desplazamiento.

Cuando dos resortes son conectados en paralelo, ambos se estiran igual, por lo tanto la ecuación se reescribe de la siguiente manera:

$$F = k_1x + k_2x = (k_1 + k_2)x$$

Y la constante total del resorte quedará como sigue:

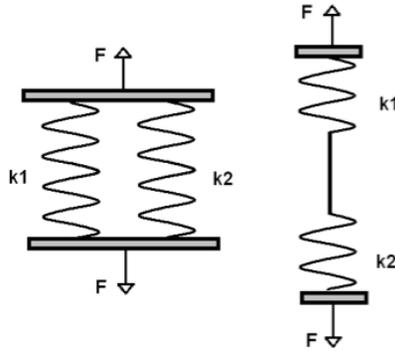


Figura 2.17 Serie-Paralelo de resortes.

$$k_{tot} = k_1 + k_2 \quad (2.3)$$

Cuando son conectados en serie, la misma fuerza actúa en los dos resortes y la suma de los desplazamientos se verá:

$$x_{tot} = x_1 + x_2 = \frac{F}{k_1} + \frac{F}{k_2}$$

La constante total de la suma de resortes en paralelos queda como:

$$\frac{1}{k_{tot}} = \frac{1}{k_1} + \frac{1}{k_2} \quad (2.4)$$

2.5.1.2 Ecuaciones de diseño de resortes

Las ecuaciones de diseño para los resortes contemplan aspectos físicos y estructurales como la geometría, elasticidad, momento de inercia, deflección, entre otras. Con este tipo de análisis se pueden determinar todas las fuerzas y momentos que existen en la viga utilizando condiciones de equilibrio estático. Se pueden desarrollar ecuaciones de estrés en cualquier punto de la viga además de obtener los valores de rigidez y deflección [18].

El momento de inercia, I de un resorte depende de las propiedades geométricas del área transversal.

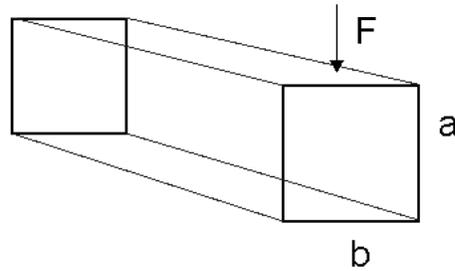


Figura 2.18 Área transversal.

Entonces el momento de inercia queda definido como:

$$I = \frac{ab^3}{12} \quad (2.5)$$

En la ecuación del momento de inercia podemos observar un término elevado al cubo. Analizando la figura 2.18 podemos observar que es el lado perpendicular a la fuerza aplicada en la viga. Una única solución analítica existe para la deflexión de las vigas, dada por la geometría de la viga y condiciones de la carga.

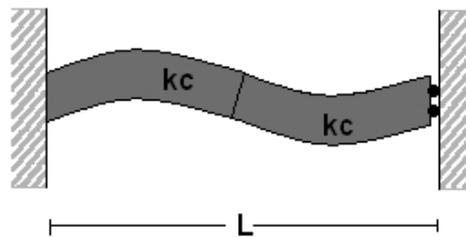


Figura 2.19 Viga guiada.

Un aspecto importante para el diseño de las vigas a partir de las ecuaciones de diseño es el coeficiente de rigidez. A partir de éste podemos llegar a conocer la geometría que ésta presentará. En la figura 2.19 tenemos una viga con una fuerza normal aplicada. El final libre de la viga permite moverse pero no rotar. Como resultado la viga se dobla en una forma S. La constante del resorte puede ser derivada de la combinación de dos cantiléver.

$$k_b = \left(\frac{1}{k_c} + \frac{1}{k_c} \right)^{-1}$$
$$k_b = \frac{12EI}{L^3} \quad (2.6)$$

Donde:

E Modulo de Young.

L Longitud del resorte.

2.5.2 Diseño de masa móvil

Las técnicas convencionales para detectar y medir la aceleración se fundamenta en el primer principio descubierto por Newton y descritos en su “principio de Newton” en 1687. La aceleración constante de una masa implica una fuerza.

$$F = ma \quad (2.7)$$

Si la masa se desplaza una distancia x , la aceleración debida a la fuerza restauradora del resorte retrasará el movimiento de ésta. De esta manera podemos relacionar las ecuaciones 2.7 y 2.2.

$$kx \approx ma$$

Conociendo la constante de rigidez k , el desplazamiento máximo x y la aceleración a que experimentará el acelerómetro se puede conocer la masa.

Otra forma de hacerlo podría ser con la ecuación que describe el comportamiento del acelerómetro. Midiendo el desplazamiento relativo de la masa de prueba con respecto al marco de referencias se puede deducir la aceleración. A bajas frecuencias ($\omega \ll \omega_0$) la fuerza inercial está balanceada con la fuerza del resorte. La sensibilidad del acelerómetro estará dada por:

$$\frac{x}{a} = \frac{m}{k} = \frac{1}{\omega_0^2} \quad (2.8)$$

Donde:

ω_0 Frecuencia de resonancia.

Con los aspectos revisados en este capítulo ahora se cuenta con las herramientas necesarias para elaborar el diseño del acelerómetro propuesto, el cual estará diseñado para un rango de aceleración de $20G's$ y con un principio de sensado capacitivo para el cual se utilizarán las paredes laterales de la capa de poly2 para crear los electrodos del capacitor variable. La transducción de este acelerómetro estará dada por el transistor FGMOS el cual al variar la capacitancia reflejará un cambio de corriente a la salida del mismo.

Capítulo 3

Aspectos Experimentales.

3.1 Determinación de la geometría.

Para poder hacer una primera aproximación al diseño de nuestro acelerómetro, los parámetros importantes que determinarán en un principio la geometría son el rango de operación y ciertos valores mínimos dados en las reglas de diseño para la tecnología CMOS–MEMS, además otro factor que es de importancia que determinará el dimensionamiento geométrico de la masa es el área disponible en el dado del chip.

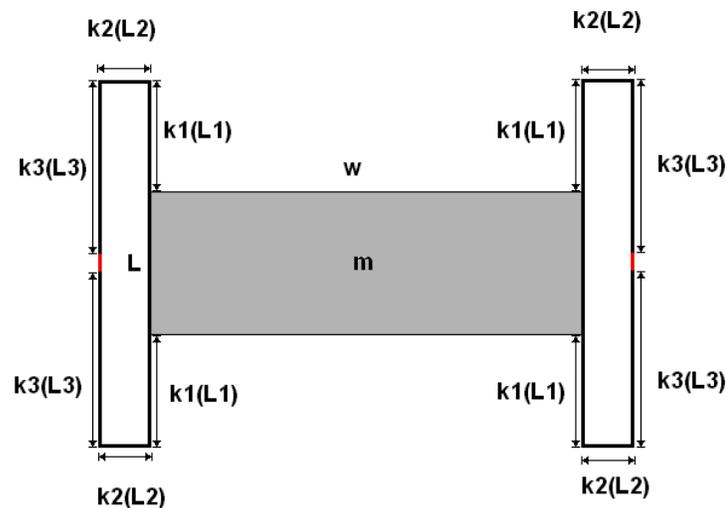


Figura 3.1 Geometría de acelerómetro.

El diseño geométrico mostrado en la figura 3.1 consiste en una masa rectangular anclada a una serie de resortes los cuales a su vez están anclados al sustrato del chip.

3.1.1 Diseño de la masa móvil.

Para el dimensionamiento de la masa haremos uso de la ecuación 2.8 desarrollada anteriormente que describe la sensibilidad del acelerómetro.

De esta ecuación se puede despejar m para el calculo de la masa de la siguiente manera:

$$m = \frac{k}{\omega_0^2} \quad (3.1)$$

Necesitamos conocer la frecuencia de resonancia (ω_0) de la ecuación 3.1 para poder hacer el cálculo respectivo.

$$\omega_0^2 = 2\pi f_0$$

Donde f_0 es la frecuencia resonante y está dada por la siguiente expresión.

$$f_0 = \frac{1}{2\pi} \sqrt{\left| \frac{\ddot{x}_f}{x} \right|} \quad (3.2)$$

En la ecuación 3.2 las literales \ddot{x}_f y x representan a la aceleración máxima y el desplazamiento máximo respectivamente para el cual se desea diseñar el acelerómetro. La aceleración máxima estará dada por $\ddot{x}_f = 20G$ y el desplazamiento máximo será tomado de las reglas de diseño para la tecnología de la empresa MOSIS On Semiconductor C5 ($0.50\mu m$), que es de 2λ ($0.6\mu m$).

$$f_0 = \frac{1}{2\pi} \sqrt{\left| \frac{20 \cdot 9.8m/s^2}{0.6\mu m} \right|} = 2.87KHz$$

Para poder obtener un valor ideal de la masa móvil que cumpla con nuestros requerimientos de área de superficie en el chip, se elaboró una tabla en la que se propone la constante de rigidez k .

En la tabla 3.1 se realizó el cálculo del volumen haciendo uso de la ecuación $m = V\rho$, la densidad del material que en este caso será silicio policristalino se representa por ρ con un valor de $2330kg/m^3$. Para el cálculo del área se toman los valores de la tecnología, para el caso de la capa de poly2 se tiene un espesor de $0.4\mu m$.

Tabla 3.1 Cálculo de la masa.

$k(N/m)$	$m(kg)$	$F(N)$	Volumen (μm^3)	Área (μm^2)
9.00E-03	2.77E-11	5.43E-09	1.19E+04	2.97E+04
9.10E-03	2.80E-11	5.49E-09	1.20E+04	3.00E+04
9.20E-03	2.83E-11	5.55E-09	1.21E+04	3.04E+04
9.30E-03	2.86E-11	5.61E-09	1.23E+04	3.07E+04
9.40E-03	2.89E-11	5.67E-09	1.24E+04	3.10E+04
9.50E-03	2.92E-11	5.73E-09	1.25E+04	3.13E+04
9.60E-03	2.95E-11	5.79E-09	1.27E+04	3.17E+04
9.70E-03	2.98E-11	5.85E-09	1.28E+04	3.20E+04
9.80E-03	3.01E-11	5.91E-09	1.29E+04	3.23E+04
9.90E-03	3.04E-11	5.97E-09	1.31E+04	3.27E+04
1.00E-02	3.08E-11	6.03E-09	1.32E+04	3.30E+04

El valor que se elige para la masa móvil está en la fila marcada en color amarillo, este valor representa el área superficial que ocupará dentro del dado del chip del acelerómetro.

Otro factor a considerar para el dimensionamiento de la geometría de la masa son las proporciones del largo y el ancho, ya que se desea una masa rectangular. Hay varias maneras de elegir la proporción de la masa. Se puede proponer por ejemplo que el largo L fuera dos veces el ancho W , donde el valor de W quedaría dado por:

$$W = \sqrt{\frac{A}{2}}$$

El ancho de la masa móvil del sistema propuesto depende directamente de la proporción de los resortes k_1 y k_3 (ver fig. 3.1) ya que el largo de estos determinará la dimensión de W en el espacio resultante entre las cuatro secciones de resortes. Por lo tanto, para poder determinar las dimensiones geométricas de la masa móvil necesitamos conocer la geometría de los resortes.

3.1.2 Diseño de resortes.

Para el análisis del diseño de los resortes del sistema haremos uso de las ecuaciones 2.3 y 2.4 de la ley de Hook desarrolladas para el serie y paralelo de resortes. Tomando en cuenta estas configuraciones básicas se puede elaborar un circuito equivalente que se muestra en la figura 3.2.

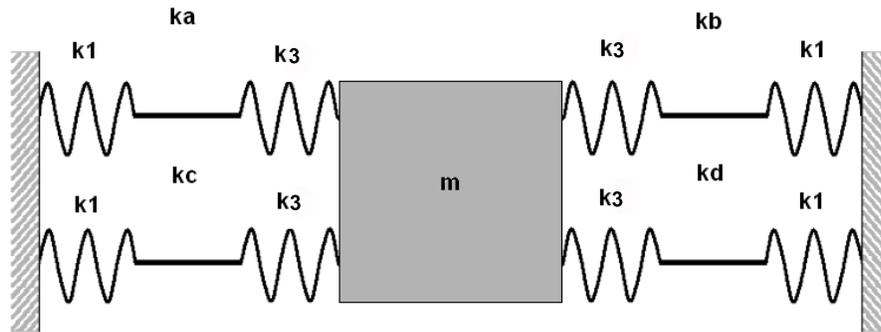


Figura 3.2 Circuito equivalente.

La figura 3.2 se puede interpretar como una masa móvil suspendida por 4 conjuntos de resortes en paralelo (k_a, k_b, k_c y k_d), cada conjunto está compuesto a su vez por dos resortes en serie cada uno (k_1 y k_3). El resorte k_2 no se contempla en los cálculos ya que como se vio en la sección de escalamiento para vigas, entre más pequeño sea el resorte mas rígido será.

Cada conjunto de resortes que se encuentran en conexión paralelo se compone de un par de resortes resortes en serie, entonces se puede decir que:

$$k_a = k_b = k_c = k_d = \frac{1}{\frac{1}{k_1} + \frac{1}{k_3}} \quad (3.3)$$

El paralelo de los cuatro conjuntos arroja como resultado el valor de la constante de rigidez total.

$$k_T = k_a + k_b + k_c + k_d = 4 \frac{k_1 k_3}{k_1 + k_3}$$

Para calcular la constante de rigidez que tendrá cada sección de los resortes tomamos el valor de k propuesto para el cálculo de la masa móvil. Como se conoce el valor de k_t que es el

que fue propuesto, se puede hacer una relación entre los resortes proponiendo que $k_3 = 0.3k_1$, ya que se desea que k_1 sea más pequeño que k_3 .

$$k_1 = k_t \frac{1.3}{1.2}$$

Como se vio en las ecuaciones de diseño de resortes, de la ecuación 2.6 podemos conocer la longitud del resorte si se conoce la constante de rigidez del mismo, ya que el módulo de Young es un valor conocido y constante que representa el módulo de elasticidad longitudinal, éste es un parámetro que caracteriza el comportamiento de un material elástico según la dirección en la que se aplica una fuerza. Para el polisilicio el módulo de Young tiene un valor de $E = 160GPa$.

$$L_1 = \sqrt[3]{\frac{12EI}{k_1}} \quad (3.4)$$

$$L_3 = \sqrt[3]{\frac{12EI}{k_3}} \quad (3.5)$$

La fuerza incidente en las vigas será en las caras determinadas por el espesor de la capa de polisilicio ($0.4\mu m$), con la ecuación que describe el momento de inercia 2.5 podemos hacer la modificación adecuada para usarla en nuestro diseño de vigas.

$$I = \frac{a^3b}{12}$$

Al haber situado de forma correcta las modificaciones a las ecuaciones, podemos obtener la longitud para cada uno de los resortes con las ecuaciones 3.4 y 3.5. En la tabla 3.2 se muestran las variaciones con respecto a la constante de rigidez.

En la tabla 3.3 se hace una comparación entre los diferentes aspectos geométricos que se pueden obtener calculando la longitud y el ancho para cada una de las áreas calculadas al proponer la constante de rigidez. De esta manera podemos observar el área superficial total ocupada por el acelerómetro.

Además se puede observar en la tabla que conforme la constante de rigidez aumenta la longitud de los resortes disminuye comprobando así lo expuesto en las leyes de escalamiento referente a vigas.

Tabla 3.2 Dimensiones geométricas de los resortes.

k_1	k_3	L_1	L_3	Ancho total
9.75E-03	2.93E-03	1.12E-04	1.68E-04	2.66E-04
9.86E-03	2.96E-03	1.12E-04	1.67E-04	2.69E-04
9.97E-03	2.99E-03	1.12E-04	1.67E-04	2.73E-04
1.01E-02	3.02E-03	1.11E-04	1.66E-04	2.76E-04
1.02E-02	3.06E-03	1.11E-04	1.65E-04	2.80E-04
1.03E-02	3.09E-03	1.10E-04	1.65E-04	2.84E-04
1.04E-02	3.12E-03	1.10E-04	1.64E-04	2.87E-04
1.05E-02	3.15E-03	1.10E-04	1.64E-04	2.91E-04
1.06E-02	3.19E-03	1.09E-04	1.63E-04	2.94E-04
1.07E-02	3.22E-03	1.09E-04	1.63E-04	2.98E-04
1.08E-02	3.25E-03	1.08E-04	1.62E-04	3.02E-04

La longitud para k_2 será determinada con las dimensiones mínimas de las reglas de diseño para la tecnología, estas reglas indican la separación entre poly2, se reporta de 3λ ($0.9\mu m$), entonces $L = 0.9\mu m$.

En la cuarta columna de la tabla se realizó el cálculo del ancho total que tendrá el acelerómetro, esto se determinó con la figura 3.1 al sumar dos veces la longitud de k_3 más la parte anclada al substrato marcada en color rojo en la figura 3.1 de $10\mu m$.

Como ya conocemos las dimensiones geométricas de los resortes, se puede determinar el ancho W de la masa, esto se hace con el ancho máximo del acelerómetro menos dos veces el largo de k_1 . En la tabla 3.3 se muestra la relación del L y el W con el área.

De la tabla podemos observar el comportamiento que presenta el valor de la constante de rigidez k en todo el acelerómetro. Por un lado, conforme el k aumenta el largo de los resortes disminuye.

Tabla 3.3 Dimensiones de largo y ancho para la masa.

Área(μm^2)	W(μm)	L(μm)	Relación L/W
2.97E+04	1.21E-04	2.46E-04	2.03E+00
3.00E+04	1.21E-04	2.49E-04	2.07E+00
3.04E+04	1.20E-04	2.53E-04	2.10E+00
3.07E+04	1.20E-04	2.56E-04	2.14E+00
3.10E+04	1.19E-04	2.60E-04	2.18E+00
3.13E+04	1.19E-04	2.64E-04	2.21E+00
3.17E+04	1.19E-04	2.67E-04	2.25E+00
3.20E+04	1.18E-04	2.71E-04	2.29E+00
3.23E+04	1.18E-04	2.74E-04	2.33E+00
3.27E+04	1.17E-04	2.78E-04	2.37E+00
3.30E+04	1.17E-04	2.82E-04	2.41E+00

En la masa, el aumento de la constante de rigidez se refleja en el decremento del ancho W y un aumento del largo L , provocando un cambio en las proporciones de la masa como se ve en la columna cuatro. Esta relación representa el largo con respecto al ancho, dicho de otra forma, en la fila resaltada en color amarillo el largo es 2.18 veces el ancho.

3.1.3 Diseño de placas capacitivas.

Haciendo uso de la tecnología CMOS-MEMS estándar, se diseñaron placas capacitivas laterales con la capa de poly2, el cual cuenta con un espesor de $0.4\mu m$.

Primero se obtuvo el rango de capacitancia que tendrá el sistema, dentro del rango en el cual se pretende operar al acelerómetro ($0 - 20G's$). Para esto se hace uso de la ecuación que describe al capacitor 2.1, donde la capacitancia máxima se puede obtener calculando la distancia resultante por la fuerza de inercia a $20G$ de aceleración (desplazamiento máximo). Además se tendrá una capacitancia en reposo que estará dada en cero aceleración.

Tabla 3.4 Cálculo de capacitancia en placas paralelas.

Aceleración(m/s^2)	Desplazamiento(m)	Capacitancia(F/m^2)	Capacitancia (F)
G	x	Cd	$l_c = 3000\mu m$
0	0	9.83E-06	1.18E-14
2	6.03E-08	1.05E-05	1.26E-14
4	1.21E-07	1.14E-05	1.36E-14
6	1.81E-07	1.23E-05	1.48E-14
8	2.41E-07	1.34E-05	1.61E-14
10	3.02E-07	1.48E-05	1.77E-14
12	3.62E-07	1.64E-05	1.97E-14
14	4.22E-07	1.85E-05	2.22E-14
16	4.83E-07	2.12E-05	2.54E-14
18	5.43E-07	2.48E-05	2.97E-14
20	6.03E-07	2.98E-05	3.58E-14

En la tabla 3.4 se realizó el cálculo de los desplazamientos para cada incremento en la aceleración, desde $0G$ hasta $20G$, así como la capacitancia por unidad de área (Cd). En la última columna de esta tabla podemos observar la capacitancia total para cada desplazamiento considerando una longitud de placa de $3000\mu m$. La longitud l_c de las placas se obtuvo al realizar un análisis de coeficiente de acoplamiento el cual permitiera obtener una buena respuesta del transistor FGMOS y éste a su vez tenga una corriente de salida I_D que pueda ser leída sin problemas.

Con este valor de l_c podemos calcular el número de pares de dedos que tendremos a lo largo de la masa. Considerando las reglas de diseño para la tecnología, tenemos que el ancho mínimo que pueden presentar los dedos es de 2λ y la separación mínima es la que se utilizó para el cálculo de la capacitancia en reposo (3λ). Se diseñaron con dimensiones mínimas ya que no importa el área superficial que presenten sino el área lateral. Por el contrario, entre más área superficial en los dedos se tenga, más masa total habrá, alterando el diseño del sistema.

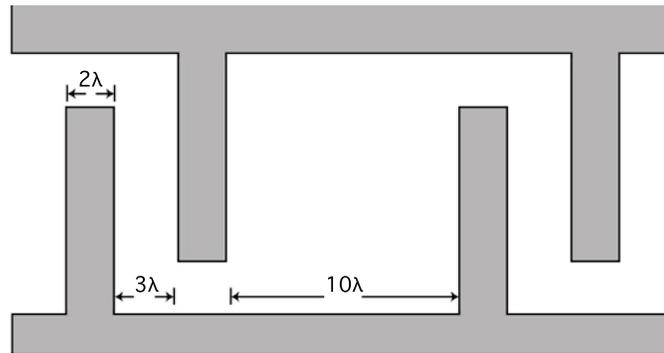


Figura 3.3 Diseño de placas capacitivas.

En la figura 3.3 se muestran las separaciones entre dedos. Existe una separación de 17λ ($5.1\mu m$) entre el inicio de un dedo y el subsecuente, con este dato y el largo de la masa calculado en la tabla 3.3 se obtiene la cantidad de pares de dedos que se ajustan a la masa. Realizando el cálculo se obtiene un total de 51 pares de dedos, ésta cifra se redondeó a 50 pares para dejar una separación entre los dedos y los resortes, y así evitar posibles choques.

Conociendo el número de pares de dedos, ahora se puede encontrar el largo que estos tendrán. Efectuando una simple división entre el largo total de la placa capacitiva y el número de dedos se obtuvo un largo de dedo $l_d = 60\mu m$.

Para poder comprobar que la longitud de dedo no afectará a la capacitancia (por efectos de deflexión provocados por el mismo peso de la viga), se elaboró un estudio en el programa de simulación COMSOL, el cual será mostrado mas adelante.

Esperando conocer el comportamiento que tiene el diseño geométrico del acelerómetro con respecto a la aceleración, se elaboró una gráfica de desplazamiento contra aceleración.

En este gráfico mostrado en la figura 3.4 podemos ver que el comportamiento del sistema es lineal con respecto al desplazamiento.

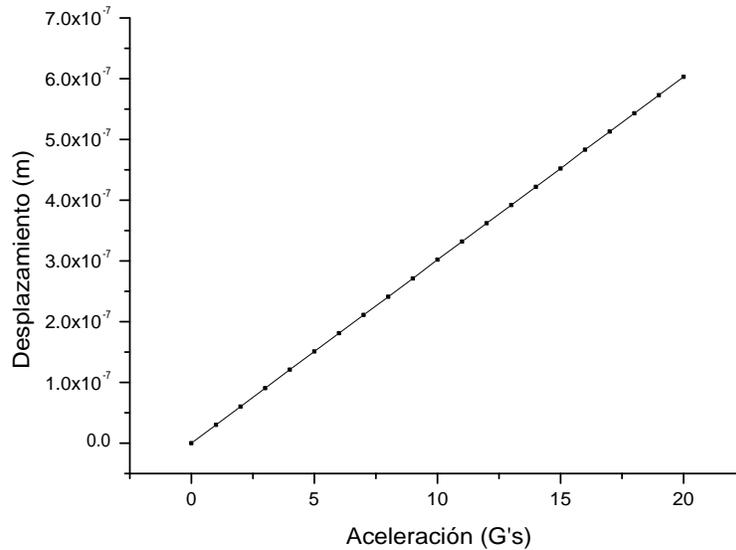


Figura 3.4 Desplazamiento vs Aceleración.

3.2 Análisis relación $m - k$.

De las ecuaciones 2.7 y 2.2 se puede inferir que hay maneras de abordar diferentes metodologías para elaborar el diseño del sistema del acelerómetro. En esta sección se pretende hacer un análisis de la relación que existe entre la constante de rigidez k , la masa m y la aceleración a .

Para hilar esta idea se propuso el desarrollo de dos diseños más planteando una metodología distinta. Esta metodología consiste en proponer en un principio el área de la masa. Se elaboró una masa cuadrada a la cual se le fue aumentando la longitud de los lados.

Para examinar las consecuencias del cambio de longitud en la masa se elaboró la gráfica 3.5 en donde se puede percibir un comportamiento cuadrático de la masa con respecto al aumento en los lados de la masa. Esto quiere decir que conforme aumente el lado de la masa, el peso de la masa aumentará de manera cuadrática.

El estudio subsiguiente se realizó para precisar los efectos que produce un cambio de masa y un cambio de constante de rigidez a la aceleración, dentro de la ecuación 2.2.

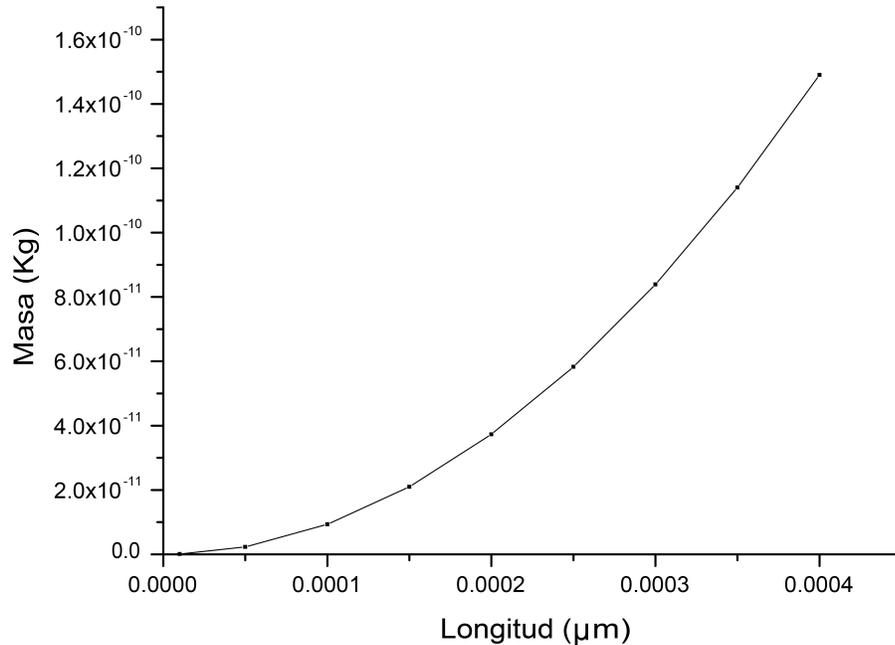


Figura 3.5 Masa vs Longitud.

Se realizó el cálculo de 5 masas distintas estableciendo un incremento de la longitud de la masa en el rango de 100 a 300 μm . Cabe mencionar que este rango fue elegido debido a que al incrementar la longitud a más de 300 μm el rango de operación en aceleración era muy pequeño, y al decrementarlo a menos de 100 μm , el rango toma valores muy altos. Esto podría ser de gran utilidad ya que sitúa un rango de masas para aceleraciones específicas.

Fijando incrementos en la constante de rigidez con un rango determinado, se calculó el rango en aceleraciones para el cual opera cada una de las masas calculadas.

De la gráfica 3.6 se pueden analizar varias cosas. La primera es que para masas chicas y altas aceleraciones se requieren constantes de rigidez más pequeñas, el caso opuesto es que para masas grandes, requieren constantes de rigidez considerables para alcanzar los mismos valores de aceleración.

Se trazó una línea horizontal en 10G. Analizando los cruces de esta línea con las diferentes masas y su respectiva pendiente, se puede observar que para un valor idéntico en aceleración

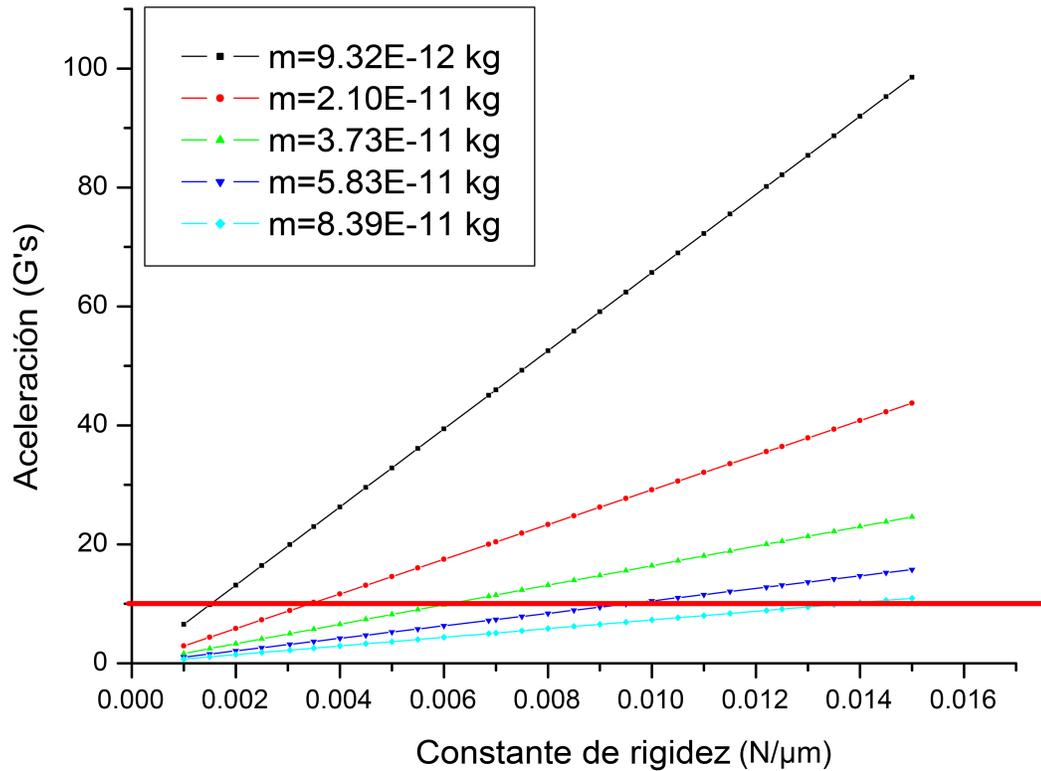


Figura 3.6 Aceleración vs Constante de rigidez.

se pueden tener diferentes masas con un valor específico de constante de rigidez. Este factor nos enmarca las diferentes geometrías para un solo sistema.

Si se elige la primer masa de la gráfica 3.6, tendremos un valor pequeño de constante de rigidez, esto nos lleva a tener un sistema con una masa pequeña y resortes grandes. En cambio, si elegimos el último valor de masa, obtendremos resortes pequeños con un valor un poco más grande de masa, ya que como se vio previamente, el incremento de la masa tiene una relación cuadrática con respecto a la longitud de los lados de la misma.

Al realizar el análisis de la configuración de resortes del sistema, se determinó qué tipo de configuración es la ideal mediante lo expuesto en la ley de Hook. Para definir esto se realizó un diseño seleccionando la masa más grande con el respectivo coeficiente de rigidez para una aceleración de $20G$. Se propuso un arreglo de resortes como se muestra en la figura 3.7 donde se muestran las modificaciones a la configuración agregando un resorte a la vez.

Analíticamente el sistema está compuesto por dos series en paralelo de 2, 3 y cuatro resortes en serie. Cada uno de los resortes tendrá la misma constante de rigidez. La unión entre resortes es muy pequeña y se desprecia en los cálculos.

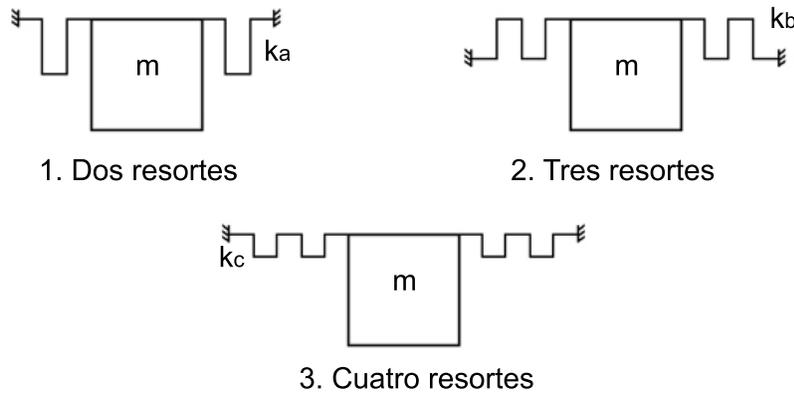


Figura 3.7 Arreglos de resortes.

Para este estudio haremos uso de las ecuaciones serie-paralelo de la ley de hook.

Primero para dos resortes en serie obtenemos

$$k_T = k_a$$

Para tres resortes:

$$k_T = \frac{2}{3}k_b$$

Para 4 resortes:

$$k_T = \frac{2}{4}k_c$$

De este análisis podemos concluir que entre mas complejo sea el diseño en número de resortes, el largo de los mismos será mas grande ya que como se vio en la ecuación 2.6 la constante de rigidez es inversamente proporcional a la longitud.

El diseño ideal para una configuración de resortes sería aquel en el que solo se contara con un solo resorte.

3.3 Diseño de transistor FGMOS.

Como ya se mencionó, la transducción capacitiva se realizará por medio del transistor FGMOS, haciendo uso de las capacitancias encontradas en las compuertas de control. El transistor usado en este sistema será un transistor con dos compuertas de control, una de éstas se utilizará como el capacitor variable formado con la estructura MEMS y la segunda permitirá ajustar un punto de operación del transistor para poder obtener una lectura de corriente apropiados.

El diseño del transistor FGMOS se realiza por medio de simulaciones en Pspice haciendo uso de un listado del modelo del transistor. En este modelo se consideran todas las capacitancias parásitas presentes en el diseño topológico del sistema.

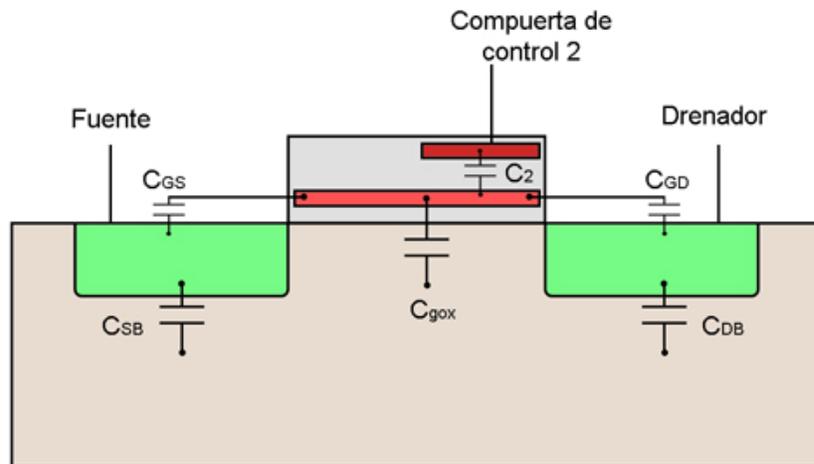


Figura 3.8 Capacitancias presentes en el FGMOS.

En la figura 3.8 se muestra cómo es que se obtienen las capacitancias parásitas desde el diseño topológico del transistor. Para el cálculo analítico de estas capacitancias se cuenta con una serie de datos dados por la empresa MOSIS en informes con valores promedio medidos en estructuras de prueba dentro de cada oblea en los lotes de fabricación. Los valores que nos interesan para estos cálculos se muestran en la tabla 3.5.

En la tabla se muestran los valores encontrados en el reporte para la corrida V09M con tecnología SCN05 ($0.5\mu m$) que proporciona MOSIS desde su base de datos en internet. Con estos valores elaboramos los cálculos para cada uno de los capacitores parásitos mostrados en la figura 3.9.

Tabla 3.5 Valores obtenidos de la corrida V09M para la tecnología SCN05 de MOSIS.

Parametro	Valor	Unidades
TOX	1.41E-02	μm
CGBO	1.00E-09	F/m^2
CGSO	1.82E-10	F/m^2
CGDO	1.82E-10	F/m^2
LINT	8.37E-08	m
WINT	1.96E-07	m

Además de los capacitores parásitos se consideran los capacitores de las compuertas de control. Todos estos capacitores están formados entre las diferentes capas que conforman al transistor. C_1 como ya se mencionó antes, es el capacitor variable formado entre los dedos en la masa móvil y la masa fija. C_2 es el capacitor usado para sintonizar (por decirlo de ésta manera) la corriente de salida del transistor a un nivel de lectura deseable y es formado por la segunda compuerta de control y el canal de transistor. C_{gox} es la capacitancia de canal. C_{SB} y C_{DB} son las capacitancias parásitas formadas entre las regiones activas de fuente y drenador con sustrato respectivamente, estas capacitancias no se consideran dentro de los cálculos ya que no afectan, son capacitancias parásitas que no afectan al diseño.

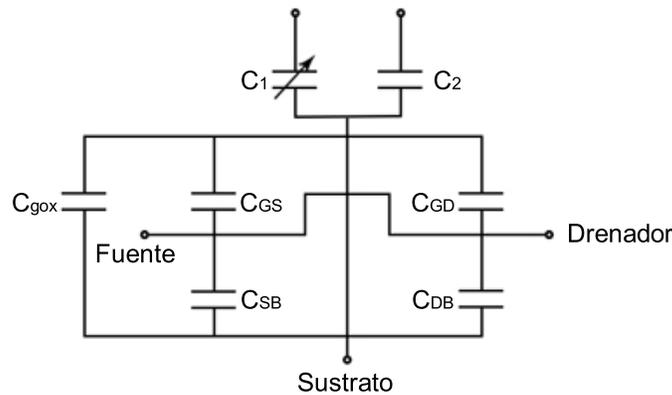


Figura 3.9 Circuito equivalente para las capacitancias presentes en el FGMOS.

Por otra parte a diferencia de C_{SB} y C_{DB} , C_{GS} y C_{GD} son capacitancias parásitas que tienen que ser consideradas, dado que las capacitancias de interés del FGMOS están en las mismas capas que éstas. Los capacitores C_{GS} y C_{GD} son los formados entre compuerta y fuente, y compuerta y drenador respectivamente.

Además de los capacitores mencionados antes, hay un capacitor parásito formado debajo de la masa móvil y el sustrato que denominamos C_{MOV} y otro formado entre la masa fija y el sustrato que se nombró C_{FIX} . Estas últimas dos capacitancias se calculan tomando en cuenta el dieléctrico del aire y dieléctrico de óxido de silicio respectivamente.

Tabla 3.6 Cálculo de capacitancias.

Capacitancia	Valor (F)
C_2	8E-14
C_{gox}	6.43E-14
C_{GB}	4.33E-16
$C_{GS} + C_{GD}$	2.17E-14
C_{MOV}	3.20E-13
C_{FIX}	4.10E-13
C'_{TOT}	8.96E-13

De la tabla 3.6 se calcula C'_{TOT} que es la suma de todas las capacitancias calculadas sin tomar en cuenta C_1 debido a que esta última es una capacitancia variable.

Para obtener una buena corriente de salida en el transistor se realizaron una serie de simulaciones en las cuales se fue modificando el valor de C_2 . El valor que mejores resultados arrojó fue de $C_2 = 80 fF$.

Para estas simulaciones se consideran los valores de capacitancia asociados para cada desplazamiento producido por la fuerza de inercia en la masa, mostradas en la tabla 3.4.

3.3.0.1 Extracción de capacitancias haciendo uso de L-Edit

El valor de área superficial para la masa móvil y masa fija determinan las capacitancias parásitas C_{MOV} y C_{FIX} . Haciendo uso del diseño topológico, al cual se le hará una revisión más adelante, se pueden obtener las capacitancias parásitas con una herramienta del programa L-Edit llamada “extract”.

Una vez que se completa el diseño en L-Edit, el software puede ser usado para crear un archivo que permite simular los dispositivos en algún programa como PSPICE. Hay un componente indispensable para el uso de la herramienta de extracción que es el archivo tecnológico. El archivo tecnológico define las características de los materiales y las reglas de diseño para los materiales usados, este tipo de archivos son proporcionados por la empresa que fabrica el circuito. Para nuestro caso en particular el archivo tecnológico utilizado para el diseño topológico es el archivo de MOSIS AMI ($0.5\mu m$).

Dentro de los archivos proporcionados por la empresa, podemos encontrar una carpeta con información de las configuraciones usadas. Entre estos archivos se encuentra uno llamado “mamis05”. En este archivo se definen las configuraciones de la extracción en una sección denominada “Extract Definitions”, se puede hacer una inspección a los dispositivos a los cuales se les puede hacer extracción, puesto que este archivo es una especie de listado donde se puntualizan las capas que componen a cada dispositivo. En el apéndice A se puede hacer revisión a esta sección del archivo.

Al hacer la revisión al archivo, se encontró que no es posible obtener una extracción de capacitores entre las capas de poly2 y substrato, hubo que hacer una modificación al archivo siguiendo la nomenclatura utilizada para la definición de los dispositivos.

Un dispositivo capacitivo entre placas de poly1 y poly2 se escribe de la siguiente manera:

```
#Poly1- Poly2 capacitor
device = CAP (
    RLAYER=p2p1 capacitor, AREA;
    Plus=poly2 wire;
```

```

Minus=poly aire;
MODEL=;
)

```

La modificación realizada para que fuera posible la extracción del capacitor entre las placas poly2 y substrato es la siguiente:

```

# Poly2-subst capacitor
device = CAP (
    RLAYER=poly2-subst capacitor, AREA;
    Plus=poly2 wire;
    Minus=allsubs;
    MODEL=;
)

```

Para que el programa pueda leer la información que fue modificada dentro del archivo, se tiene que crear una nueva capa dentro del programa con la cual se recubrirá el área sobre la que se desea extraer la capacitancia. Al crear esta nueva capa (nombrada de la misma manera que se nombró en el archivo con la instrucción RLAYER), en la sección de propiedades eléctricas se requiere el valor de capacitancia por unidad de área entre las capas.

Para la creación de esta capa es necesario entrar en el menú “Setup” y seleccionar la opción “Layer”, aparecerá una ventana como la mostrada en la imagen 3.10. Para hacer el cálculo de esta capacitancia por unidad de área requerida por el programa se usó la ecuación:

$$C' = \frac{\epsilon_0 \epsilon_r}{d}$$

En la cual la permitividad relativa ϵ_r será el dato variante dependiendo del dieléctrico que se encuentre entre las capas que conformarán al capacitor parásito; para la masa móvil será $\epsilon_{aire} \approx \epsilon_0$ y para el óxido de silicio $\epsilon_{sio2} = 3.97\epsilon_0$. Con estos valores y considerando la distancia de separación que existe entre poly2 y substrato $d = 0.857\mu m$, obtenemos la capacitancia por unidad de área para el aire de $C'_{aire} = 10.3267aF/\mu m^2$ y del óxido de silicio de $C'_{sio2} = 40.9971aF/\mu m^2$.

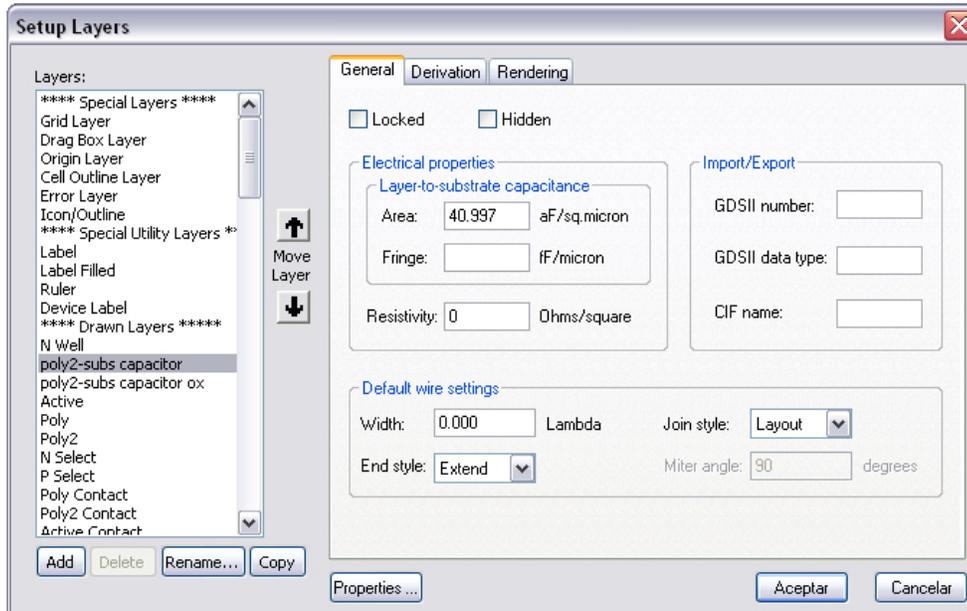


Figura 3.10 Menú para edición de capas.

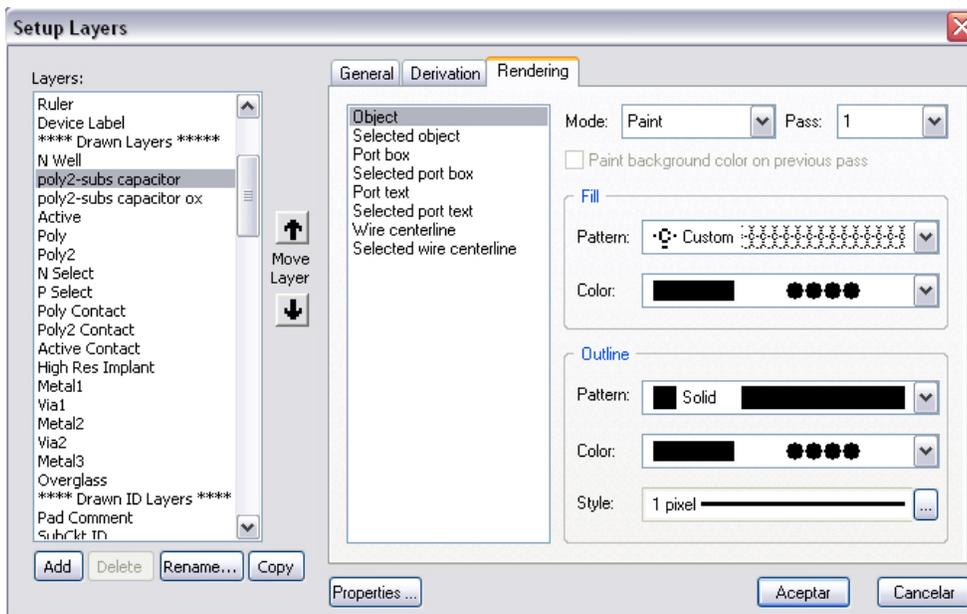


Figura 3.11 Menú para edición del patrón de la capa.

En la figura 3.11 se ejemplifica la ventana en la cual se hace el patrón que tendrá la capa creada para la extracción del capacitor. En este caso se dibujó una letra "C" con una pequeña línea debajo. Esta opción sirve para poder identificar la capa de extracción y conocer qué partes la tienen y cuáles no.

Una vez ingresados estos datos en la casilla "Layer-to-substrate capacitance" y al haber cubierto el área a la que se le desea extraer la capacitancia parásita con la nueva capa creada, se ejecuta Extract en el menú de comandos especiales. Esto creará un archivo de texto del tipo .spc que se puede explorar con la aplicación block de notas. La información encontrada dentro de este archivo se encuentra etiquetada de la siguiente manera

```
C277 1 4 C=3.717612E-016 $ (468.5 147 470.5 280)
C276 1 4 C=3.717612E-016 $ (451.5 147 453.5 280)
C275 1 4 C=3.717612E-016 $ (434.5 147 436.5 280)
C273 1 4 C=3.717612E-016 $ (417.5 147 419.5 280)
```

La información se encuentra etiquetada por bloques, donde cada uno de los renglones es un capacitor parásito, por ejemplo $C277$ es la etiqueta que el programa automáticamente asigna a un capacitor de valor $C = 0.3717612 fF$, la información seguida al signo \$ son las coordenadas dentro del plano cuadrículado de diseño, de esta forma se hace referencia al diseño para verificar la parte a la cual pertenece la extracción. En el apéndice B se puede hacer revisión a los archivos resultantes de la extracción.

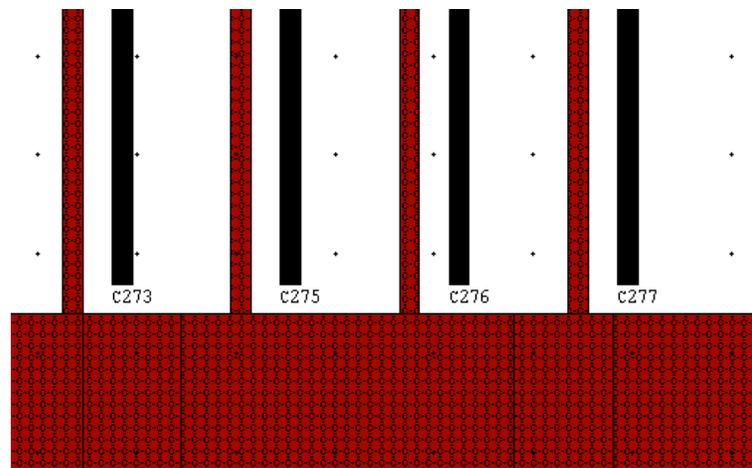


Figura 3.12 Extracción de capacitancia bajo los dedos.

En la imagen 3.12 se muestran los 4 capacitores a los cuales se les hizo extracción, numerados desde $C273$ hasta $C277$. Se puede identificar qué partes tienen la capa de extracción por el patrón que se dibujó. Cabe mencionar que en las partes donde se alcanza a observar la capa,

se quitó la etiqueta de extracción, puesto que esta etiqueta cubre todo el diseño con una capa de color negro, tal y como se ve en los capacitores antes listados y mostrados en la figura 3.12.

Para comprobar que el dato obtenido de la extracción es correcta, se hizo el cálculo manual para un dedo, obteniendo como resultado $C = 0.371762fF$. El valor calculado y extraído difieren por $0.0008aF$ lo que nos da un buen indicio de que la extracción es correcta.

Para obtener la capacitancia parásita total de la estructura MEMS se tendrán que sumar todos los valores de las capacitancias obtenidas mediante la extracción.

Al haber comprobado los valores de capacitancias parásitas de forma analítica y por medio de software, tomamos estos valores para realizar la simulación en PSPICE.

En el apéndice C se puede hacer una revisión al listado utilizado para la simulación así como el modelo empleado para el transistor FGMOS en el apéndice D.

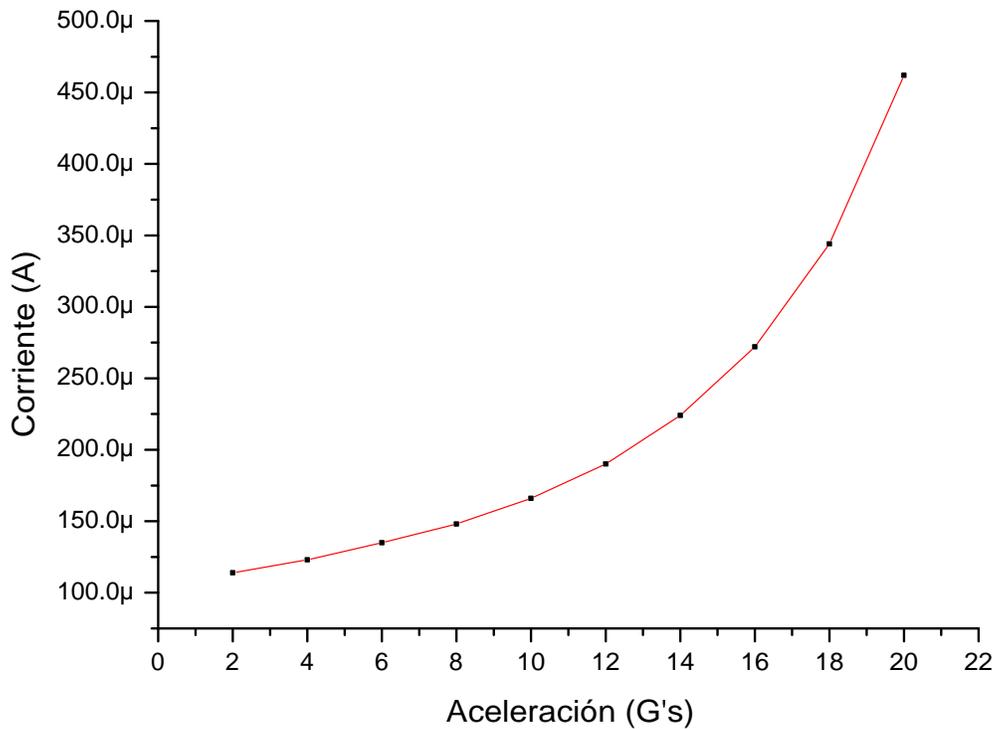


Figura 3.13 Aumento en la corriente de salida con aumento de aceleración.

Al realizar la simulación del transistor de dos compuertas de control se tomaron los siguientes parámetros: $W/L = 60\mu m/0.6\mu m$, C_1 fue tomado de la tabla 3.4, C_2 se propuso de $80fF$, y los voltajes $V_{CG1} = 5$ y $V_{CG2} = 1$

Para cada cambio de desplazamiento habrá un cambio de capacitancia. Este cambio de capacitancia se verá reflejado en un cambio de voltaje de compuerta flotante y esta variación de voltaje producirá un cambio de corriente a la salida. En la gráfica 3.14 se puede observar este efecto con 10 curvas de corriente cada una perteneciente a un cambio de $2G$ en el rango de $0 - 20G$. Es decir, el aumento de corriente I_{DS} es causado por un aumento en la aceleración que reduce la separación entre las placas de C_1 , por lo que el coeficiente de acoplamiento incrementa aumentando de esta manera el voltaje de compuerta flotante V_{fg} .

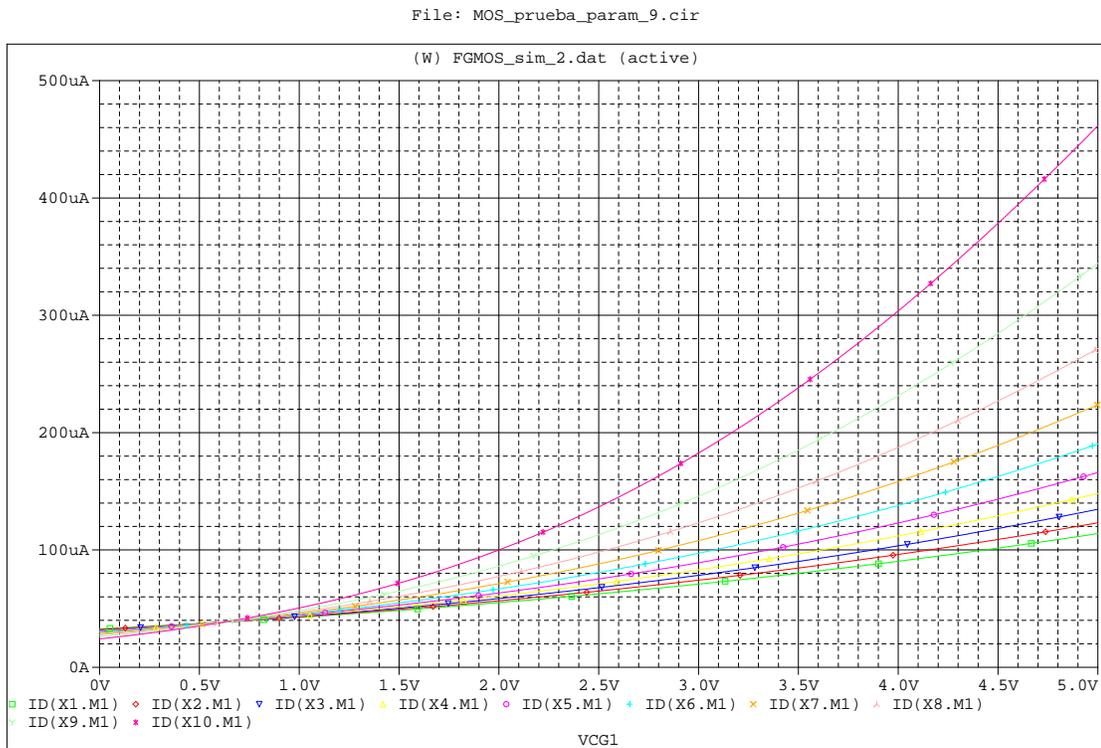


Figura 3.14 Simulación I vs V del transistor FGMOS.

Al aumentar el voltaje en la segunda compuerta de control es posible aumentar la lectura de corriente.

Hablando en términos de coeficientes de acoplamiento, el sistema tendrá uno variable y uno fijo debido a C_1 y C_2 respectivamente. Para C_1 habrá un cambio de coeficiente de acoplamiento para cada cambio de capacitancia debido a la aceleración, de esta manera, para la gráfica 3.14 cada curva tendrá un coeficiente distinto.

$$K_{CG1} = \frac{C_1}{C_{TOT}}$$

$$K_{CG2} = \frac{C_2}{C_{TOT}}$$

La capacitancia C_{TOT} , a diferencia de C'_{TOT} , sí toma en cuenta la capacitancia C_1 .

Para ver el cambio de voltaje de compuerta debido a los cambios de coeficiente de acoplamiento se elaboró la siguiente tabla.

Tabla 3.7 Voltaje en compuerta flotante debido al coeficiente de acoplamiento.

K_{CG1}	K_{CG2}	$V_{fg}(\mathbf{V})$
1.39E-02	8.80E-02	0.15738
1.50E-02	8.80E-02	0.16271
1.62E-02	8.78E-02	0.16908
1.77E-02	8.77E-02	0.17597
1.94E-02	8.76E-02	0.18442
2.15E-02	8.74E-02	0.19493
2.42E-02	8.71E-02	0.20802
2.76E-02	8.68E-02	0.22466
3.21E-02	8.64E-02	0.24684
3.84E-02	8.59E-02	0.27796

Para calcular el voltaje en la compuerta flotante debido a los coeficientes de acoplamiento se hace uso de la siguiente ecuación.

$$V_{fg} = K_{CG1} \cdot V_{CG1} + K_{CG2} \cdot V_{CG2} \quad (3.6)$$

De la tabla 3.7 se puede notar el incremento de K_{CG1} debido al aumento del numerador C_1 con misma razón de incremento que el denominador C_{TOT} , en contraparte, K_{CG2} disminuye a causa de C_2 fijo y un denominador incremental.

Capítulo 4

Simulaciones

4.1 Simulación por elemento finito con COMSOL

COMSOL Multiphysics es un software de análisis de elemento finito para diferentes aplicaciones de física e ingeniería, especializado en problemas multifísicos.

El programa cuenta con un módulo llamado “Módulo de mecánica estructural” (Structural Mechanics Module) el cual realiza análisis de tensión-deformación. Está dedicado al análisis de componentes y subsistemas donde es necesario evaluar deformaciones bajo cargas. También contiene interfaces de usuario para el modelado de vigas.

Con este software se simuló el comportamiento de los diseños propuestos, primero para ver el esfuerzo que recae en los resortes a causa de la fuerza inercial, y en segundo para analizar y comprobar los desplazamientos para los que fue diseñado el sistema.

El cálculo de la geometría del primer diseño se desarrolló en secciones anteriores donde se obtuvieron como resultado los siguientes datos:

Dimensiones de la masa: $W = 119\mu m$, $L = 260\mu m$.

Dimensiones de resortes: k1: $L = 111\mu m$, $W = 0.6\mu m$, $H = 0.4\mu m$. **k2:** $L = 1\mu m$, $W = 0.6\mu m$, $H = 0.4\mu m$. **k3:** $L = 165\mu m$, $W = 0.6\mu m$, $H = 0.4\mu m$.

Con los datos anteriores se elaboró el diseño en 3D de la geometría del acelerómetro dentro del programa de simulación.

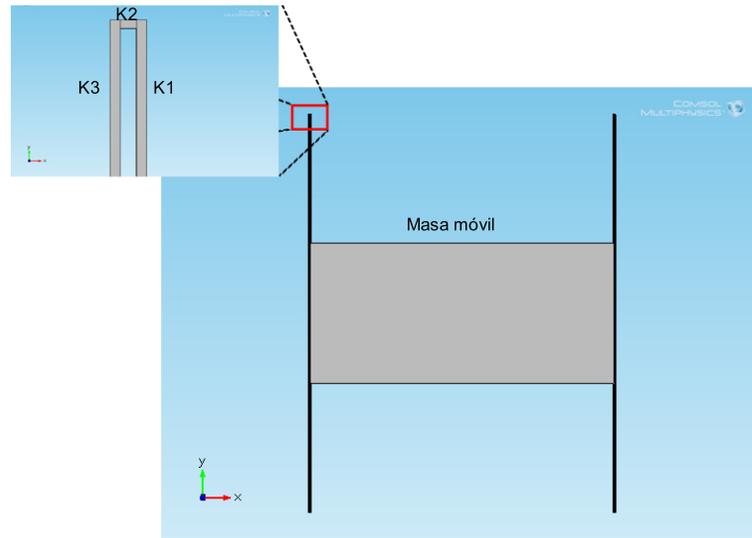


Figura 4.1 Geometría diseño 1.

Una vez elaborado el modelo que se muestra en la figura 4.1, se establecen las condiciones bajo las que se desea componer la simulación. Estas condiciones abarcan aspectos como en qué partes estará fija la estructura, en qué caras incidirán las fuerzas, etc. Se elaboró un estudio estacionario para analizar el comportamiento estructural del modelo y el esfuerzo que recae en los resortes.

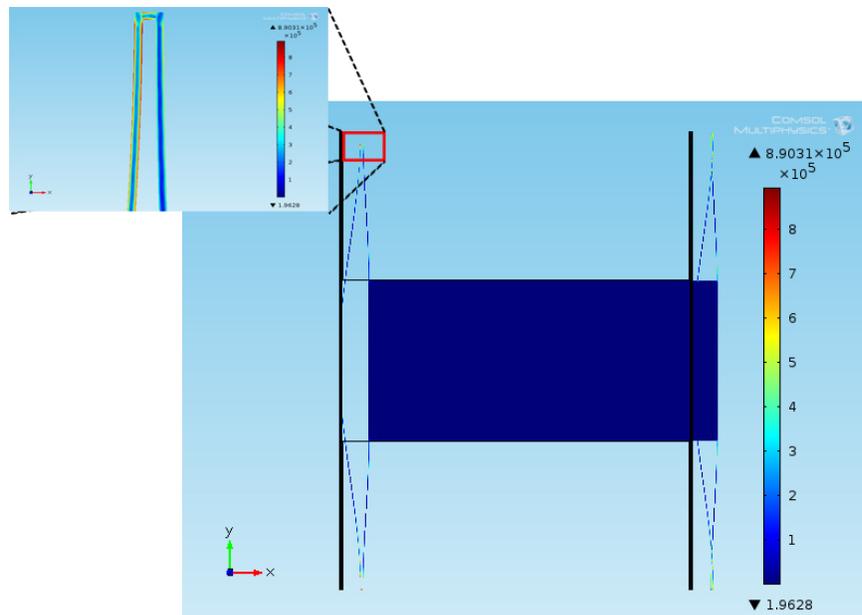


Figura 4.2 Esfuerzo en el material.

En la figura 4.2 se puede observar cómo el mayor esfuerzo recae en la unión de los dos resortes sin sobrepasar el límite en el que el material cede dado por el módulo de Young que en secciones antes se definió con un valor de $E = 160 \times 10^9 \text{ N/m}^2$. El valor obtenido en los resortes es de $8.9031 \times 10^5 \text{ N/m}^2$, con lo que se comprueba que el diseño es apto para soportar estas fuerzas. La barra de colores de la derecha en la imagen muestra una escala de valores, donde el valor más bajo se ilustra en azul, el más alto en rojo.

Para comprobar que la estructura mecánica no va a caer por su propio peso, se elaboró un análisis de carga de cuerpo sobre la estructura. Con este análisis se pretende obtener el desplazamiento que tiene el modelo en el eje z, es decir, en el eje perpendicular al plano que contiene el acelerómetro.

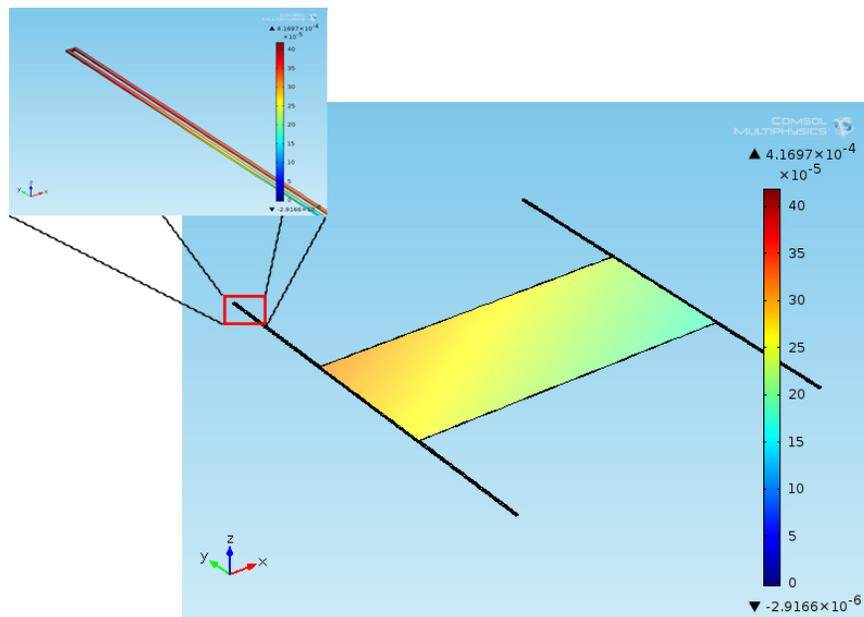


Figura 4.3 Carga de cuerpo en la estructura.

En la figura 4.3 se puede observar un desplazamiento en el eje z causado por la fuerza de gravedad sobre la estructura del acelerómetro. Es importante observar que el desplazamiento obtenido es de $4.1697 \times 10^{-4} \mu\text{m}$ lo que representa un desplazamiento muy pequeño comparado con la separación que se tendrá entre las capas de poly2 y substrato igual a $0.857 \mu\text{m}$. Este desplazamiento máximo se encuentra en los extremos de los resortes contrarios a la fuerza

aplicada.

También es posible obtener gráficas en dos dimensiones del estudio hecho al modelo. Con esta posibilidad se exploró el comportamiento del sistema con respecto al desplazamiento. Con una fuerza constante aplicada y con ayuda de un estudio paramétrico se realizó la gráfica mostrada en la figura 4.4

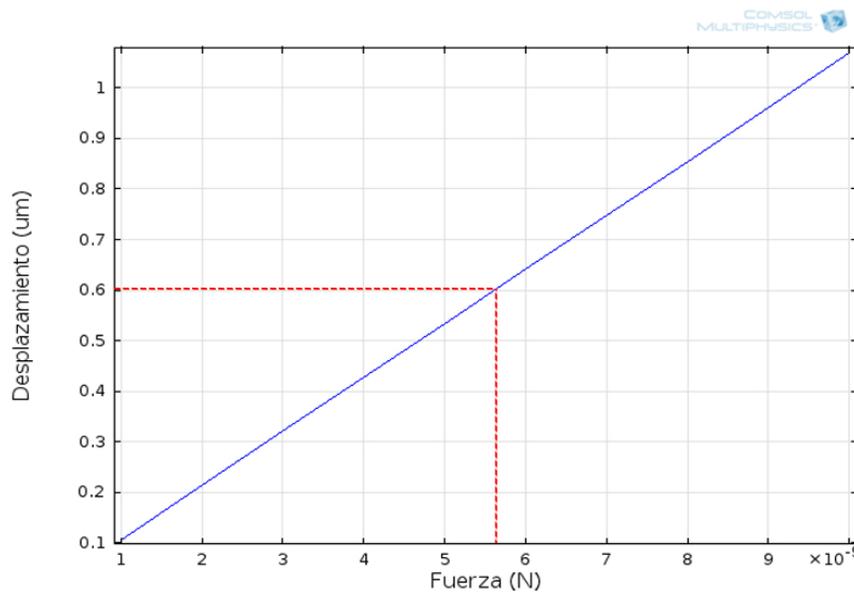


Figura 4.4 Gráfica de desplazamiento máximo.

En esta gráfica se muestra el comportamiento del sistema con una fuerza constante. Se observa un comportamiento lineal con el desplazamiento. Cabe mencionar que la simulación se hace con fuerza [N] en lugar de aceleración [$G's$] debido a que la aceleración produce una fuerza inercial y ésta es más fácil de simular. Para hacer la conversión de fuerza a aceleración hay que dividir por el valor de la gravedad igual a $9.8m/s^2$ y el valor de la masa igual a $2.89 \times 10^{-11} kg$. En este sistema la fuerza para una aceleración de $20G's$ será equivalente a $5.67018 \times 10^{-09} N$. El desplazamiento para la fuerza calculada resultó de $0.605733 \mu m$, esto representa un error del 0.83% con respecto al valor para el que fue diseñado.

La sensibilidad del sensor es un parámetro que indica cuanto desplazamiento tiene nuestro sensor por cada G de aceleración. Para este diseño la sensibilidad calculada fue de $30.28nm/G$ y su frecuencia de operación se ubica en el rango de $17.9KHz$.

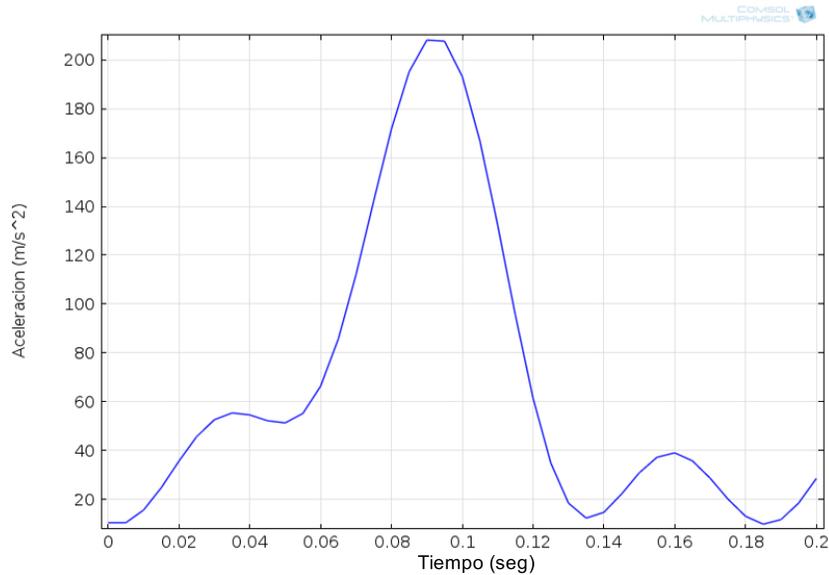


Figura 4.5 Impulso de fuerza aplicada al acelerómetro.

Además del estudio estacionario de fuerza, se puede realizar un estudio dependiente del tiempo. De esta forma analizaremos de manera más real el comportamiento del sistema, puesto que no siempre se tendrán fuerzas constantes en el sistema físico, tal y como se vio en la figura 1.1 para el dummy.

Para simular el impulso de la fuerza variable en el tiempo, se reprodujo la función como se muestra en la figura 4.5. En esta función se intentó recrear la forma de la curva que previamente se analizó para la aceleración del muñeco dummy, pero en una escala cercana a los valores deseados en nuestra simulación, con un pico máximo de $21.23G's$ en aproximadamente 0.09 segundos.

En la figura 4.6 se obtuvo la respuesta en desplazamiento que tuvo el acelerómetro con respecto al tiempo. Se puede observar cómo el desplazamiento del acelerómetro intenta seguir la curva de la fuerza incidente en la masa móvil con variaciones muy pequeñas a esta función.

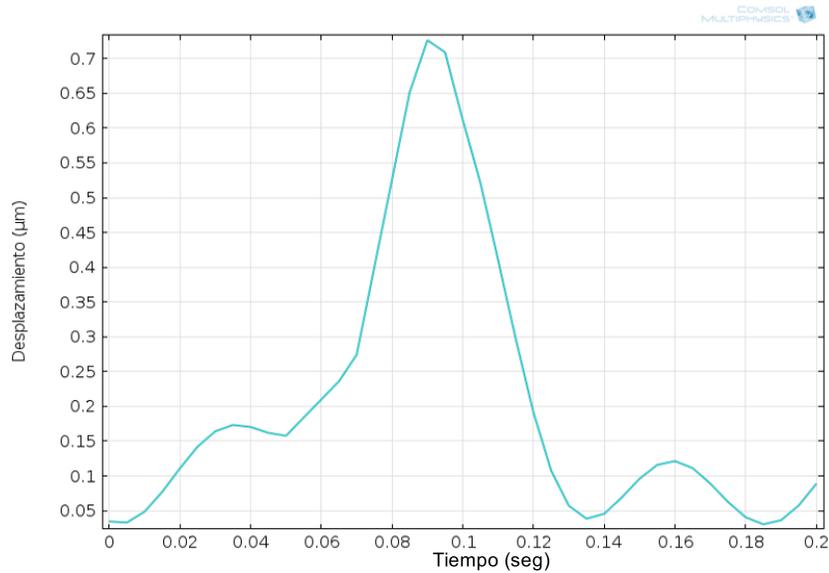


Figura 4.6 Gráfica de desplazamiento del acelerómetro con un impulso de fuerza.

Esto nos hace concluir que el dispositivo tiene buena respuesta de desplazamiento con respecto a la aceleración. Además podemos observar que con el diseño de este acelerómetro se puede llegar a un rango un poco mayor para el que fue diseñado, teniendo un margen de tolerancia de $0.3\mu m$ de desplazamiento antes de que las placas capacitivas choquen entre sí y también la masa choque con los resortes, esto se traduce a una aceleración aproximada de $25G's$. Cabe aclarar que este margen de aceleración extra del 25% se omite para asegurar que el acelerómetro tenga el funcionamiento adecuado para el cual se realizó el diseño, y el rango en el que se debe de operar es en el de 0 a $20G's$ para evitar posibles problemas.

El estudio elaborado con una fuerza variante en el tiempo nos ayuda a situar nuestro diseño en una situación más real puesto que para obtener una fuerza constante cercana a los $20G's$ representa tener una velocidad incremental constante de $196m/s$ en cada segundo, esto resulta complicado en un sistema real. En cambio, una fuerza grande en un tiempo pequeño produce aceleraciones muy grandes y este tipo de situaciones es más fácil encontrarlas en la vida cotidiana.

4.1.1 Diseños calculados para la segunda metodología.

Como se explicó en secciones anteriores, hay diferentes maneras de abordar el diseño del acelerómetro. Se elaboraron dos diseños tomando una masa cuadrada y modificando la configuración de los resortes para analizar el comportamiento de desplazamiento, esfuerzo y carga de cuerpo que presentan los modelos.

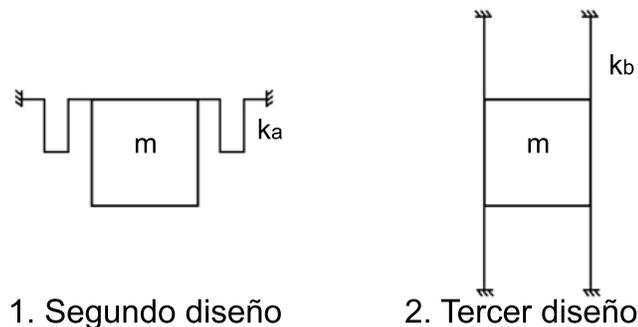


Figura 4.7 Configuración de resortes para la metodología numero dos.

En la figura 4.7 se muestran las dos diferentes configuraciones propuestas haciendo uso de una metodología de diseño diferente al primer diseño.

En el segundo diseño se consideró una configuración analizada en la figura 3.7 la cual presenta una estructura de dos grupos en paralelo de dos resortes en serie anclados a la parte superior de la masa.

En el tercer diseño, se valoró lo mencionado en la sección “Análisis relación m-k” como configuración ideal, es decir, sin configuraciones de resortes en serie. El resultado es un resorte anclado a cada esquina de la masa.

4.1.1.1 Simulación del segundo diseño

Para la simulación en COMSOL del segundo diseño se hizo un resumen de los cálculos realizados para el dimensionamiento geométrico resultando lo siguiente:

Dimensiones de la masa: $W = 200\mu m$, $L = 200\mu m$.

Dimensiones de resortes segundo diseño: k1: $L = 104\mu m$, $W = 0.6\mu m$, $H = 0.4\mu m$. **k2:** $L = 1\mu m$, $W = 0.6\mu m$, $H = 0.4\mu m$. Al ingresar los datos anteriores en COMSOL se obtiene el modelo mostrado en la figura 4.8.

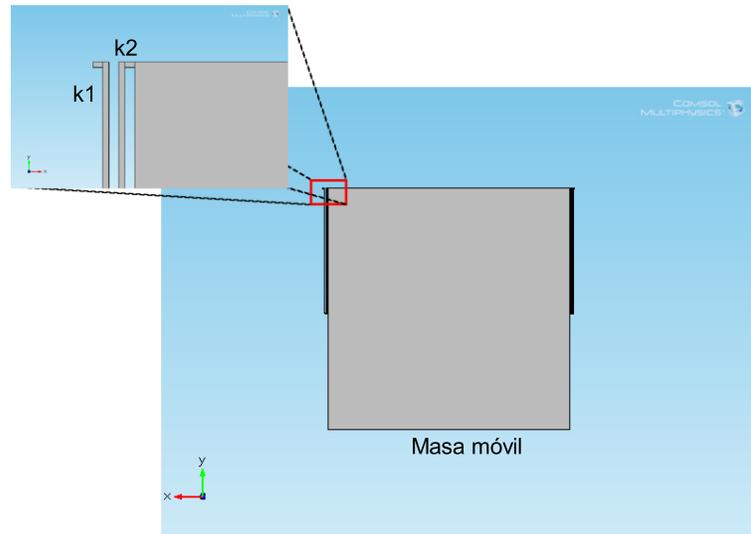


Figura 4.8 Geometría diseño 2.

Al haber concluido el diseño de la geometría se realizó el análisis estacionario para ver el comportamiento estructural y esfuerzo en los resortes.

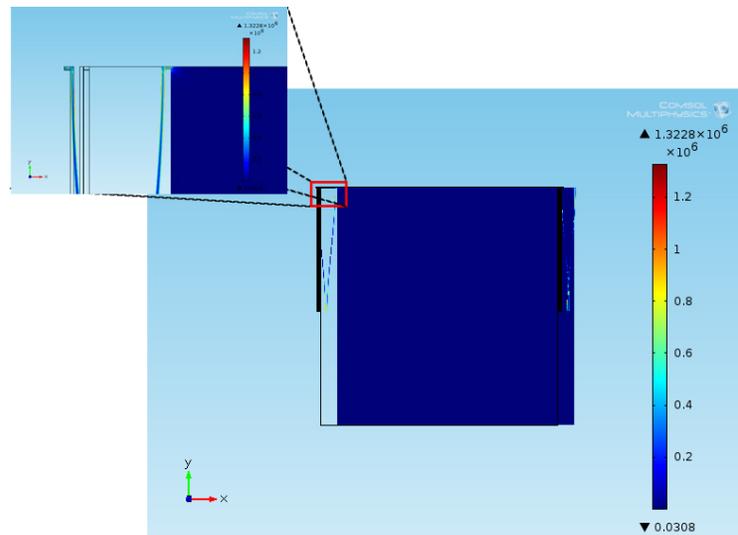


Figura 4.9 Esfuerzo en la estructura del diseño 2.

En la figura 4.9 se puede ver que el estrés recae en las uniones de los resortes, igual que en el diseño 1. El esfuerzo en los resortes según la simulación es de $1.3228 \times 10^6 \text{ N/m}^2$, muy por debajo del esfuerzo máximo soportado por el material, que es una vez más de polisilicio.

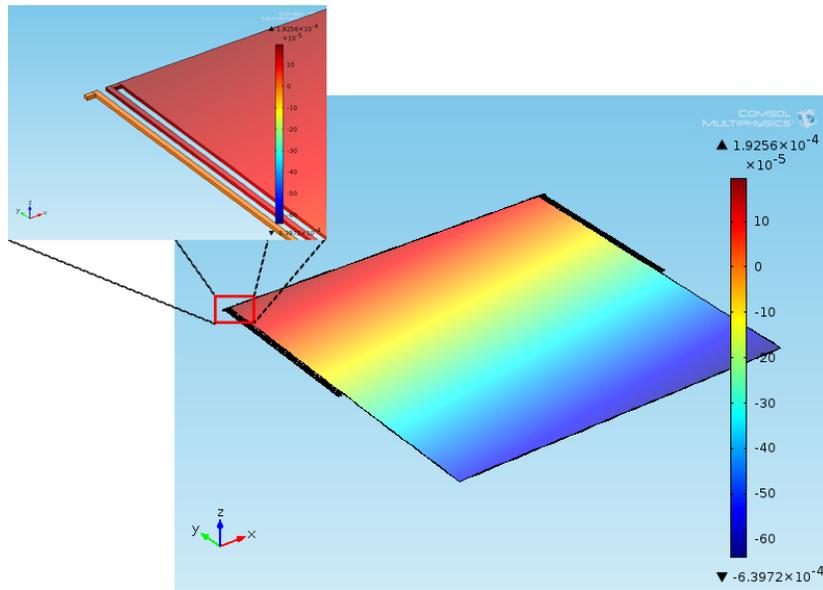


Figura 4.10 Carga de cuerpo en el diseño 2.

En el estudio de carga de cuerpo mostrado en la figura 4.10 se observa cómo la masa se cae de manera irregular. La parte anclada al sustrato está en color naranja y representa el nivel cero. El extremo superior de la masa se levanta $1.9256 \times 10^{-4} \mu\text{m}$ y de manera contraria el extremo inferior se cae $6.3972 \times 10^{-4} \mu\text{m}$ a causa del anclaje superior y peso de la misma masa.

El peso de la masa es igual a $3.73 \times 10^{-11} \text{ Kg}$ para el modelo de esta metodología.

Como podemos ver los desplazamientos a causa del peso de la masa son muy por debajo del desplazamiento máximo, siendo bastante aceptable puesto que no habrá fricción entre capa estructural y sustrato.

En la figura 4.11 se expone la gráfica de fuerza contra desplazamiento. Se puede observar que el desplazamiento para la aceleración máxima, la cual ocurre a los $7.31 \times 10^{-09} \text{ N/m}^2$, es de $0.6118 \mu\text{m}$ presentando un 1.97% de error con respecto al desplazamiento para el que fue diseñado. La sensibilidad de este diseño es de 32.69 nm/G y su frecuencia de resonancia al igual que el diseño pasado es de 17.9 kHz .

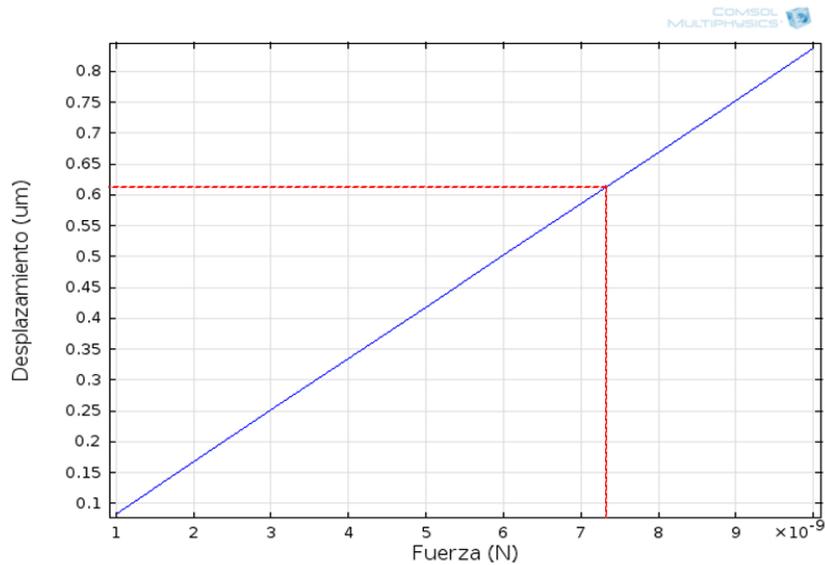


Figura 4.11 Desplazamiento máximo del diseño 2.

4.1.1.2 Simulación del tercer diseño.

Por último se simulará el tercer diseño, que en configuración es más sencillo. El dimensionamiento geométrico dio como resultado los siguientes datos:

Dimensiones de la masa: $W = 200 \mu m$, $L = 200 \mu m$.

Dimensiones de resortes tercer diseño: k1: $L = 166 \mu m$, $W = 0.6 \mu m$, $H = 0.4 \mu m$. **k2:** $L = 1 \mu m$, $W = 0.6 \mu m$, $H = 0.4 \mu m$.

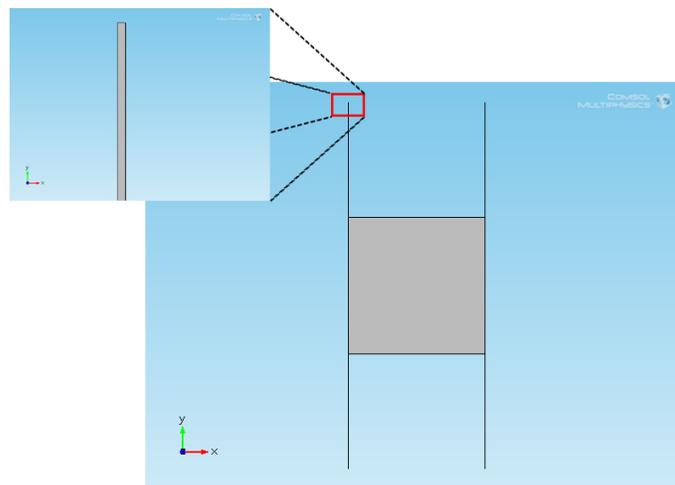


Figura 4.12 Geometría del diseño 3.

En teoría este diseño resultó ser el ideal para esta metodología de dimensionamiento geométrico. Las vigas tienen la misma constante de rigidez y por la configuración los resortes tendrán una longitud mínima para esta constante. Si se agregaran más resortes a la configuración los mismos aumentarían de tamaño.

El análisis de esfuerzo en el material se ilustra en la figura 4.13 en la cual se observa que el mayor esfuerzo recae en las uniones de los resortes con la masa. En este punto se encuentra la mayor flexión de la viga por lo tanto el esfuerzo es máximo con un valor de $8.8682 \times 10^5 \text{ N/m}^2$, valor similar al del diseño 1.

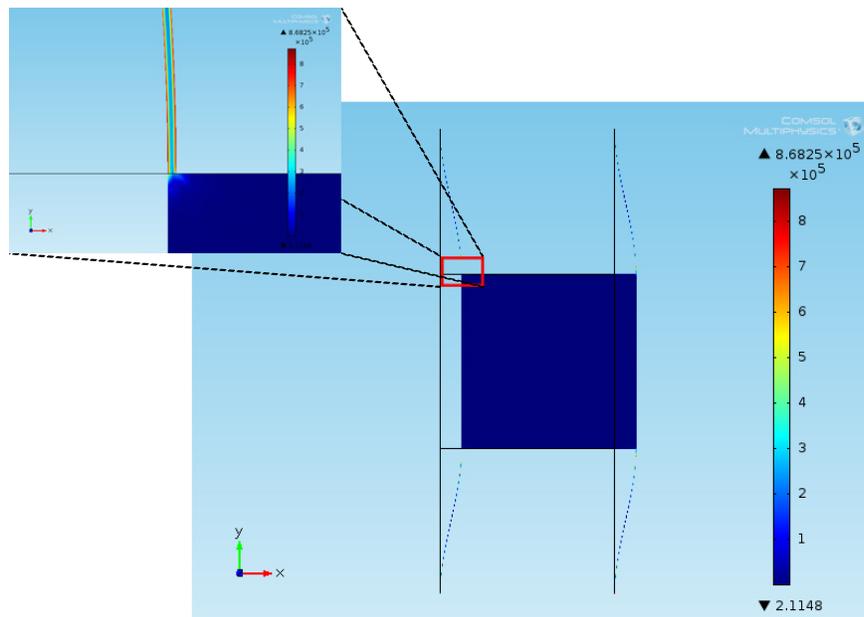


Figura 4.13 Esfuerzo en la estructura del diseño 3.

El análisis de carga de cuerpo se muestra en la figura 4.14 en la cual se puede ver el desplazamiento que la estructura tendrá a causa de la fuerza de gravedad.

Se observa que la estructura se cae más del lado contrario al que se le aplica la fuerza, y tendrá un desplazamiento máximo en la orilla de la masa con un valor de $2.75298 \times 10^{-4} \mu\text{m}$, valor muy inferior a la separación entre placas y más pequeño en comparación al desplazamiento del diseño 2.

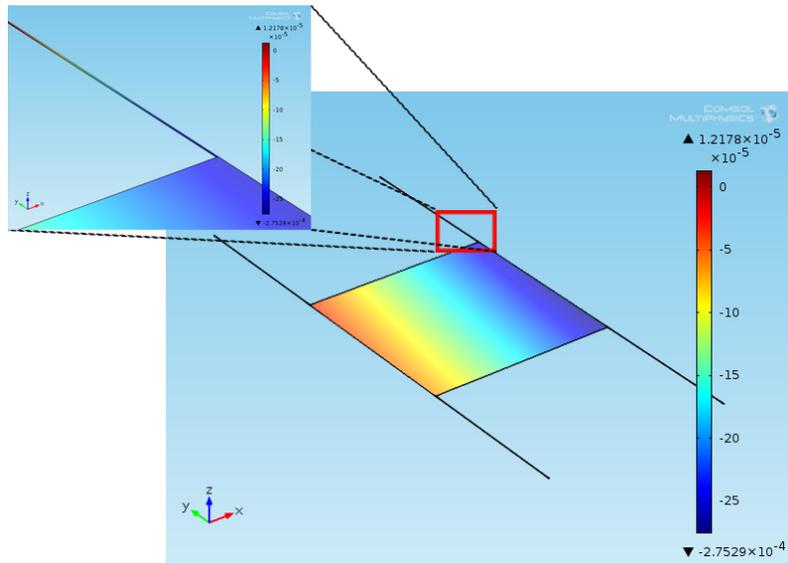


Figura 4.14 Carga de cuerpo en el diseño 3.

Para este diseño se obtuvo, al igual que para los otros diseños, la gráfica de fuerza contra desplazamiento. El diseño reportó mejor resultado con $0.602\mu m$ de desplazamiento para la fuerza ejercida a $20G's$ de aceleración. El error que se calculó con respecto al valor deseado es de 0.34% . Ahora calculando la sensibilidad de este diseño se obtuvo un valor de $33.22nm/G$ con una frecuencia de resonancia de $18KHz$.

Concluimos entonces que no solo es el mejor diseño en cuanto al área ocupada en el chip, ya que a diferencia de los otros diseños este cuenta con resortes más pequeños ocupando menos área, esto se traduce a reducir los costos de fabricación, además que también tiene un desempeño significativamente mejor, acercándose más a los valores deseados. Además se pueden observar que al comparar los valores de sensibilidad y frecuencias de resonancia, los tres diseños se aproximan a los mismos valores.

4.1.2 Simulación de carga de cuerpo en las placas capacitivas.

Para analizar si el largo que se calculó para las placas capacitivas afecta al capacitor de forma que, a causa del peso de las mismas, tuvieran una pequeña desviación en el extremo libre de la placa y por lo tanto el capacitor de placas paralelas no se cumpliera, se desarrolló

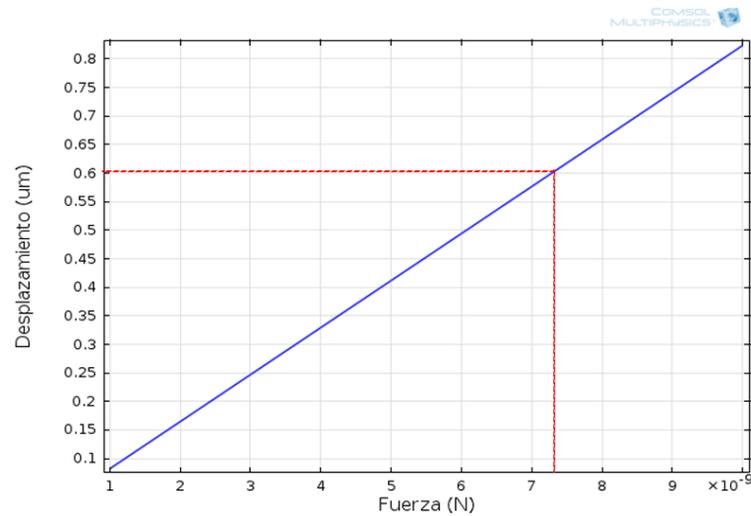


Figura 4.15 Desplazamiento máximo del diseño 3.

una simulación de carga de cuerpo en un modelo creado con las dimensiones que tendrán las placas.

Las dimensiones utilizadas para este modelo son las siguientes:

Dimensiones de una placa capacitiva: $L = 60 \mu m$, $W = 0.6 \mu m$, $H = 0.4 \mu m$.

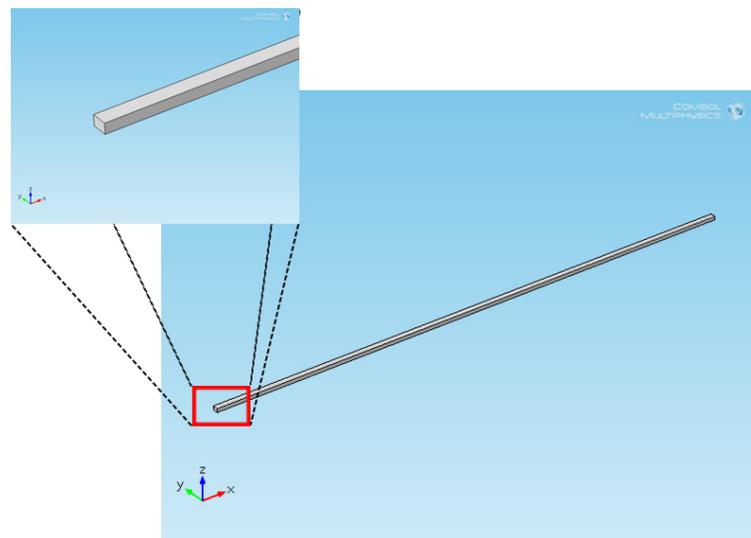


Figura 4.16 Aspecto geométrico de una placa capacitiva.

El estudio de carga de cuerpo se realiza para observar el desplazamiento que tendrá la placa a causa de la fuerza de gravedad y el propio peso del dedo.

En la figura 4.17 se observa el desplazamiento máximo con un valor de $1.73 \times 10^{-5} \mu m$. Considerando que los desplazamientos de las placas capacitivas se da en el orden de las décimas de micra, un valor en el orden de magnitud de 10^{-5} micras se puede considerar muy pequeño y se considerará insignificante a la capacitancia total de las placas.

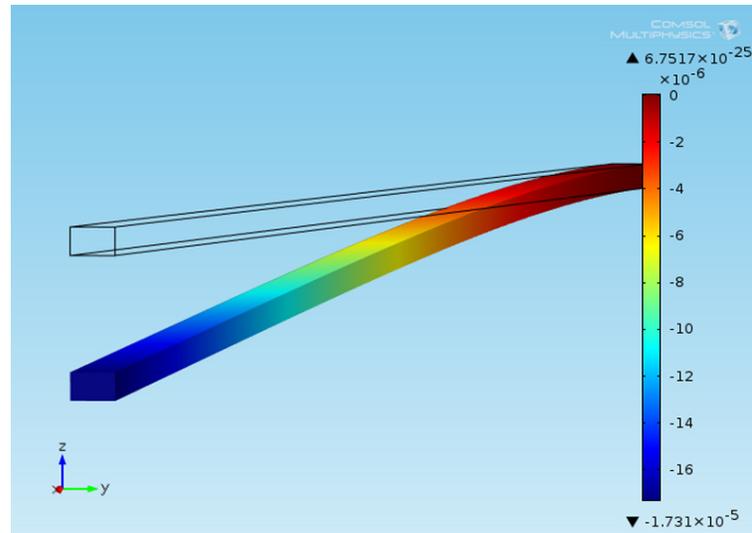


Figura 4.17 Estudio de carga de cuerpo en una placa capacitiva.

Capítulo 5

Diseño topológico con el programa L-Edit.

Para finalizar el diseño del acelerómetro es necesario crear un modelo que especifique la geometría y conexiones de capas según el proceso de la tecnología. Este modelo se crea mediante el uso del programa L-Edit, antes mencionado. En este programa se cuenta con la posibilidad de introducir las reglas de diseño y especificaciones de la tecnología con la que se trabajará para la fabricación del circuito, de esta manera aseguramos que el diseño cumpla con los requisitos para la fabricación.

5.1 Diseño sección mecánica.

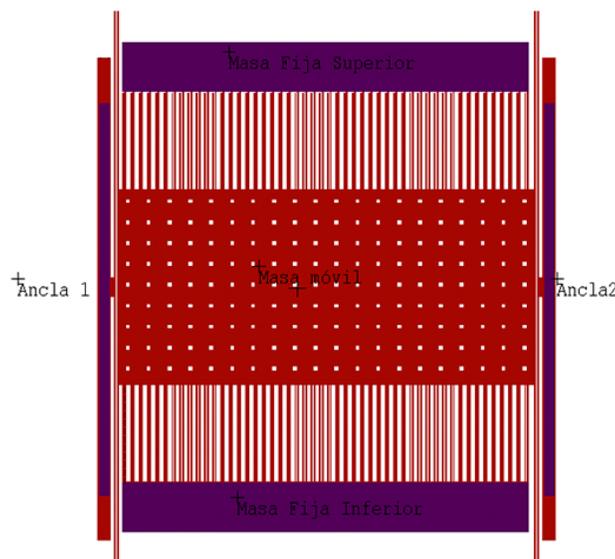


Figura 5.1 Parte mecánica.

Para el diseño de la parte mecánica se consideraron las dimensiones geométricas con las que se simuló en COMSOL, dado que esta configuración dio buenos resultados. En la figura 5.1 se muestra el diseño de la parte mecánica la cual incluye: la masa móvil, masas fijas (incluyendo anclajes de la masa) y placas capacitivas.

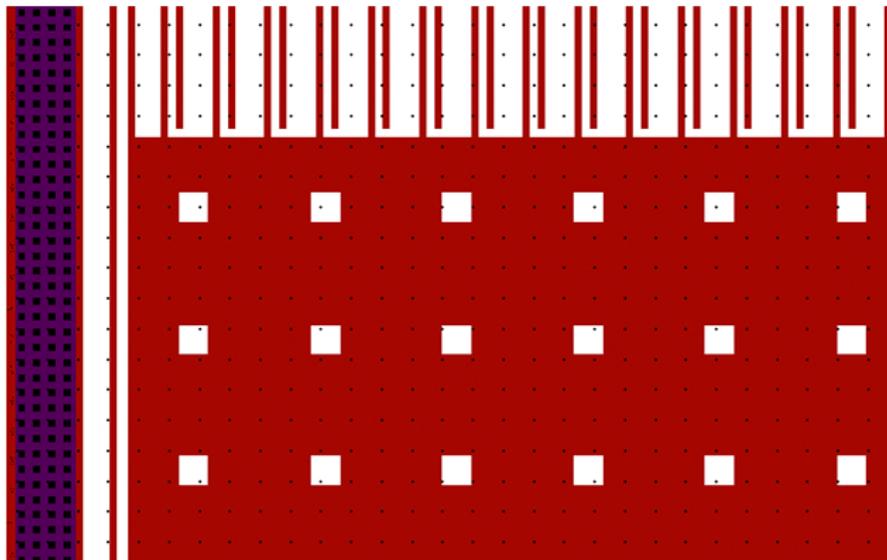


Figura 5.2 Ventanas para el decapado superficial.

Para asegurar que la masa móvil se despegue totalmente del sustrato, se colocaron una serie de ventanas a lo largo de toda la masa. Estas ventanas se diseñaron según pruebas reportadas realizadas en el Departamento de Ingeniería Mecánica y de Procesos en el Instituto Federal de Tecnología Suizo [19]. Con estas ventanas se pretende que el decapante fluya por debajo de la masa quitando en su totalidad el óxido de silicio que existe debajo de la misma, para de esta manera quedar libre. Las ventanas de forma cuadrada tienen la dimensión de $3\mu m$ por lado, con esta dimensión se asegura que el decapante penetre aproximadamente $5\mu m$ de radio alrededor de la ventana por debajo de la capa de poly2 y están espaciadas $10\mu m$ una de otra.

Las placas capacitivas se diseñaron siguiendo las reglas de diseño tal y como se mostró en la figura 3.3 del Capítulo 3. El resultado se muestra en la figura 5.3 en la cual se observa sólo una sección de las placas capacitivas puesto que éstas están a lo largo de toda la masa móvil dando un total de 50 pares de placas con una longitud de $60\mu m$ cada una.

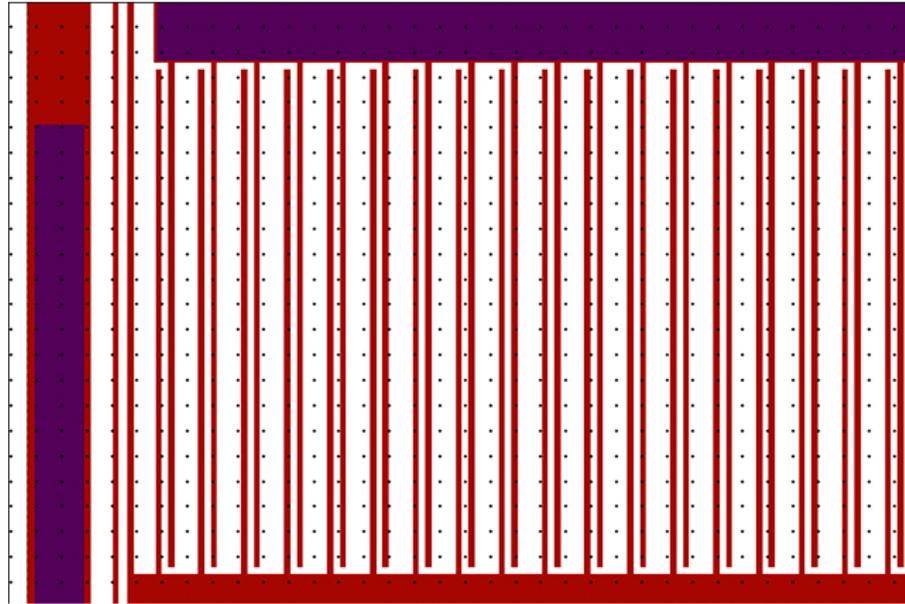


Figura 5.3 Placas capacitivas.

5.2 Diseño del transistor FGMOS.

Según las simulaciones para el transistor FGMOS se obtuvo la geometría del canal de $L = 0.6\mu m$ y $W = 60\mu m$. Como el W del canal es muy largo se decidió hacer una configuración de transistores interdigitados para reducir el tamaño y abarcar menos espacio en el circuito, de esta manera se obtuvo una configuración de 5 transistores con $12\mu m$ de W como se muestra en la figura 5.4.

El transistor FGMOS está protegido con un anillo de guarda. Estas estructuras protegen al dispositivo de cualquier perturbación que pueda existir en el sustrato del circuito, como lo pueden ser corrientes parásitas, y derivan estas perturbaciones a GND antes de que lleguen al dispositivo.

Cabe aclarar que en la imagen 5.4 solo se muestra uno de los transistores FGMOS, ya que cada lado del acelerómetro se tienen placas capacitivas y por lo tanto cada lado requiere de un transistor conectado a las masas fijas. De esta manera, y aprovechando la asimetría con la que se configuraron los dedos a cada lado de la masa móvil, se logrará identificar el sentido en el eje x con el que la fuerza es aplicada al acelerómetro.

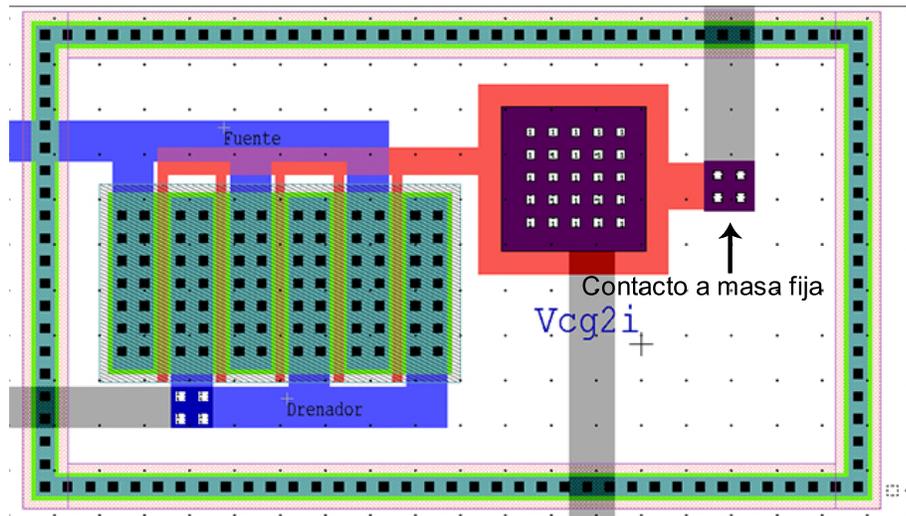


Figura 5.4 Transistor FGMOS.

En la figura 5.5 se puede ver el circuito eléctrico equivalente del acelerómetro con las capacitancias más relevantes del circuito. Los subíndices “i” y “s” hacen referencia a las conexiones con las masas fijas inferior y superior respectivamente para cada transistor.

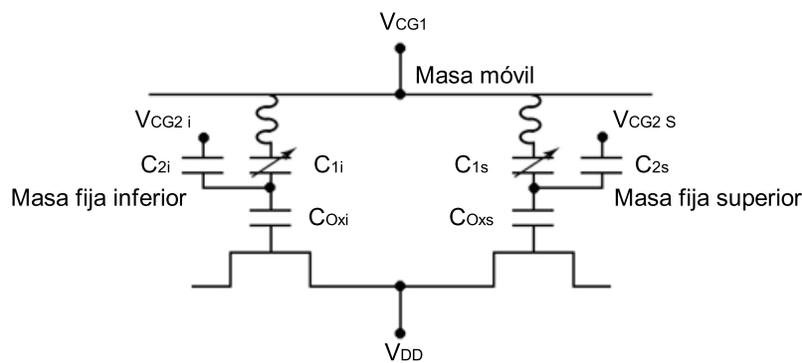


Figura 5.5 Circuito eléctrico equivalente.

5.3 Circuito de lectura.

El circuito de lectura de la corriente obtenida de los transistores FGMOS estará constituido por un amplificador operacional en configuración Amplificador de Corriente a Voltaje, para

tener una lectura de voltaje a la salida del circuito. La configuración del OpAmp se muestra en la figura 5.6.

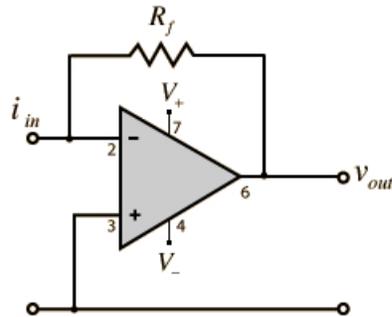


Figura 5.6 OpAmp configuración Amplificador de Corriente a voltaje.

Dentro de las librerías de MOSIS se encontró el diseño topológico de un OpAmp. Se tomó este diseño y se le realizaron las modificaciones pertinentes para que quedara configurado como amplificador de corriente a voltaje.

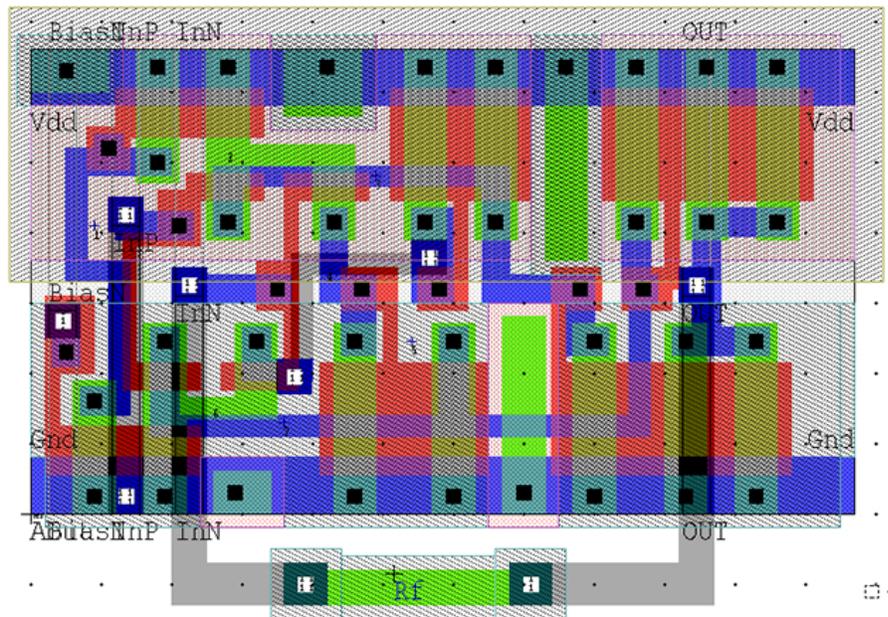


Figura 5.7 Diseño topológico del Amplificador de Corriente a voltaje.

En la figura 5.7 se expone el diseño topológico del circuito del amplificador operacional en configuración amplificador de corriente a voltaje. Dentro de las modificaciones realizadas, se diseñó la resistencia R_f calculada con la ecuación que describe el comportamiento de la configuración mostrada a continuación.

$$V_{out} = -i_{in}R_f \quad (5.1)$$

El voltaje de salida V_{out} se desea de $5V$ y la corriente de entrada i_{in} será la corriente máxima que entrega el transistor, según nuestras simulaciones esta corriente está en el orden de los $460\mu A$. Con estos datos, la resistencia R_f tendrá un valor de $10.87K\Omega$. Esta resistencia se diseñó haciendo uso del pozo n^- de la tecnología puesto que en el reporte V09M de MOSIS éste presenta una resistencia de hoja más alta con un valor de $84.3\Omega/sq$.

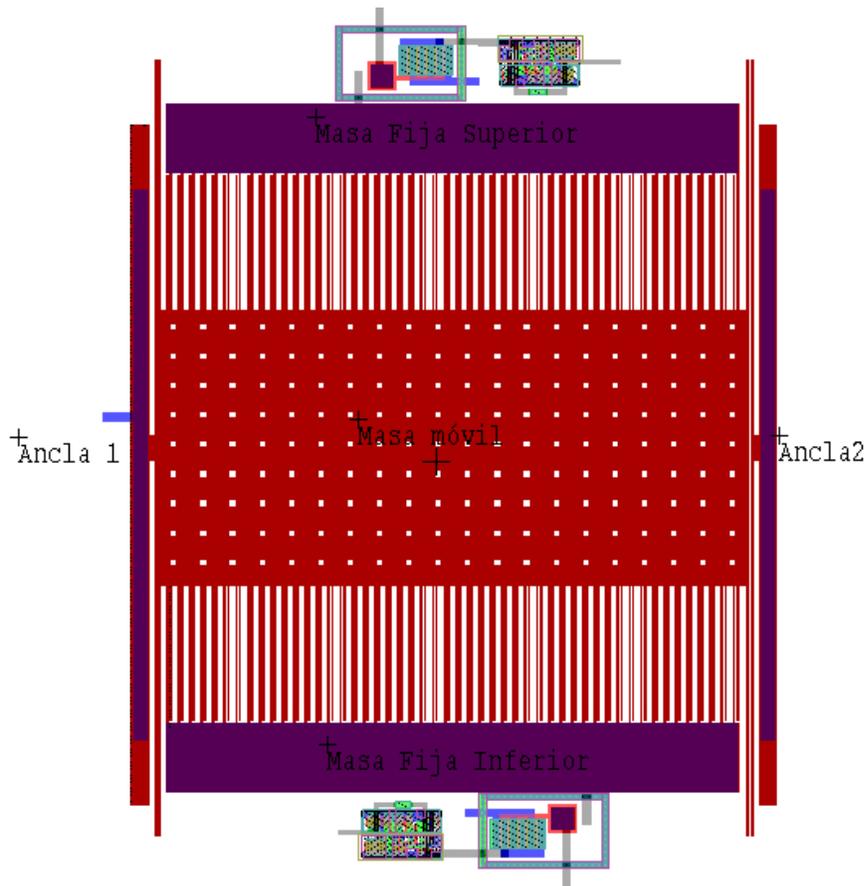


Figura 5.8 Diseño topológico del acelerómetro completo.

Por último, en la figura 5.8 se muestra el circuito del acelerómetro completo con sus respectivas conexiones entre las partes mecánicas y eléctricas.

5.4 Tecnología Poly-MUMPS.

Como ya se había explicado, el diseño del acelerómetro se realizó en una tecnología estándar CMOS-MEMS de $0.5\mu m$ de canal. La principal ventaja de diseñar en esta tecnología, es que podemos crear las partes mecánicas dentro del mismo chip de la electrónica y en un post proceso se trata la liberación de estas partes.

Para ejemplificar las diferencias que se tendrían trabajando con otra tecnología, se eligió el proceso Poly-MUMPS de la compañía MEMSCAP. La base de esta tecnología reside en el micromaquinado de superficie de tres capas de polisilicio. El proceso básico incluye 8 niveles litográficos y 7 capas físicas (2 capas mecánicas y 1 capa eléctrica de polisilicio, 2 capas de sacrificio, 1 capa de conducción eléctrica y 1 capa de aislante eléctrico).

Con la paquetería MEMS-Pro se tiene la posibilidad de realizar el diseño para la tecnología Poly-MUMPS. En la imagen 5.9 se muestra el resultado de pasar el diseño de una tecnología a otra.

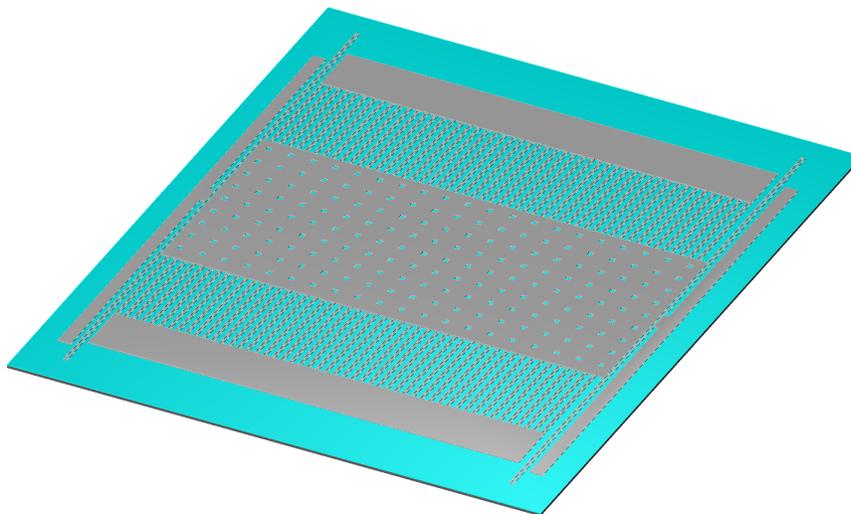


Figura 5.9 Acelerómetro en tecnología Poly-MUMPS.

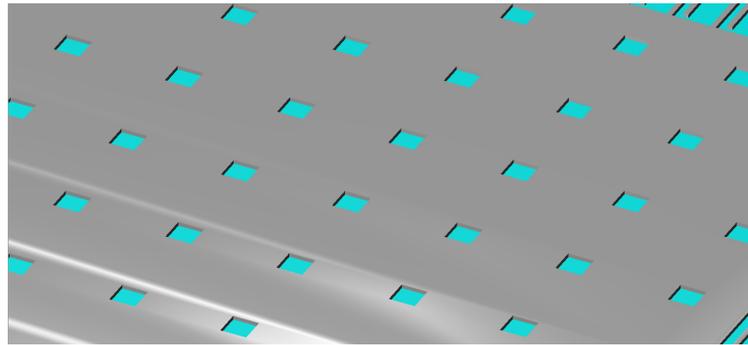


Figura 5.10 Vista de la masa móvil.

En la imagen 5.10 se muestra un acercamiento de la masa móvil para observar los detalles de las ventanas que se incluyen para lograr la liberación de la placa estructural mediante el decapado del óxido de silicio de sacrificio.

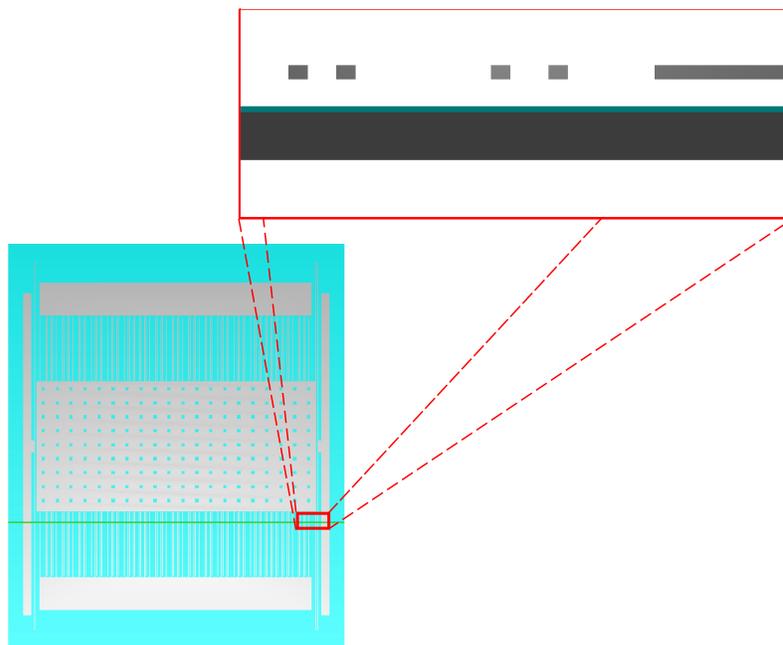


Figura 5.11 Sección transversal en los resortes.

En la imagen 5.11 se muestra una sección transversal de la parte mecánica en la sección de las placas capacitivas y los resortes en la cual se puede observar claramente que la estructura está libre, habiendo una separación entre la estructura y el sustrato.

El proceso Poly–MUMPS es especial para la fabricación de las partes mecánicas del dispositivo, esto representaría una ventaja, la desventaja es que no se fabrica la parte electrónica dentro del mismo chip, resultando en un aumento considerable de costos ya que se tendría que fabricar este circuito en otro chip.

Cabe mencionar que dentro del proceso Poly-MUMPS se tienen espesores diferentes de las capas de polisilicio ($2\mu m$ para poly1 y $1.5\mu m$ para poly2) y se cuenta con dos capas de manera estructural, esto incrementa la posibilidad de crear estructuras mecánicas más complejas y robustas, además de reducir el área superficial al tener un espesor más grande. Por lo tanto las dimensiones geométricas de nuestro diseño usadas para la tecnología CMOS se tendrían que adaptar para esta tecnología y se tendría que hacer un nuevo dimensionamiento para hacer uso del proceso Poly-MUMPS. El ejercicio mostrado en esta tecnología es meramente demostrativo y comparativo para ver las posibles ventajas y desventajas de usar diferentes procesos.

Capítulo 6

Conclusiones

- Se estableció una metodología de diseño para un acelerómetro que fuera capaz de medir hasta 20 Gs de aceleración, basada en la tecnología estándar para la fabricación de Circuitos Integrados CMOS de 0.5 micras de longitud de canal. La capa elegida como estructural fue el polisilicio, que es una de las capas usualmente empleadas en la tecnología CMOS.
- En este trabajo se abordaron diferentes metodologías para el diseño del acelerómetro. En la primera metodología se tomó como punto de partida la constante de rigidez para determinar la geometría de la estructura. En contraste, en la segunda metodología se propuso inicialmente el área de la masa, a partir de la cual se calcularon las incógnitas restantes.
- Desde el punto de vista de diseño, se demostró que ambas metodologías son válidas, ya que la primera podría ser de más utilidad cuando se conoce el rango de aceleración sobre el cual se desea que opere el acelerómetro. Por otro lado, la segunda metodología explorada es más útil cuando se tiene en mente la restricción en el área designada para el acelerómetro dentro del chip, lo cual influye en los costos de fabricación. De esta manera, queda al diseñador encontrar un compromiso práctico que cumpla con las especificaciones deseadas para la fabricación y operación del acelerómetro que se quiera proponer.

- Además, se elaboró un análisis del cual se deriva la relación que existe entre la masa y la constante de rigidez, encontrándose que la masa crecerá de forma cuadrática en función de la constante de rigidez, por lo que se deberán establecer límites prácticos en el proceso del diseño que tomen en cuenta principalmente aspectos tecnológicos. También se encontró que para diferentes valores de masa se puede alcanzar el mismo rango de aceleración con diferentes valores de la constante de rigidez, lo cual implica que el diseño de un acelerómetro para un rango determinado de aceleración, puede tener una gran variedad de geometrías y de estilos de resortes. Una vez más, la elección dependerá de las especificaciones requeridas o deseadas para el acelerómetro y/o el criterio o preferencias del diseñador.
- De los análisis realizados mediante elementos finitos, se demostró que ninguno de los diseños propuestos presenta un estrés que pueda dañar estructuralmente a los resortes empleados en los diseños, ya que éste se encontró muy por debajo del límite establecido para la capa de polisilicio. Adicionalmente, al considerar las cargas de cuerpo sobre la estructura, debidas al efecto de la fuerza de gravedad sobre el peso de la estructura, se encontró que existe una influencia mínima de tal forma que no afectaría de manera importante el área del capacitor considerada inicialmente.
- Uno de los métodos de transducción más comúnmente usados es mediante una capacitancia variable diferencial, la cual implica el uso de ciertos circuitos electrónicos que se basan en la lectura de la variación de la capacitancia. En este trabajo se hace una propuesta diferente para el diseño del acelerómetro, empleando como elemento de transducción al transistor FGMOS, lo cual representa una alternativa diferente a la convencional. El principio bajo el cual se opera esta transducción es mediante el aprovechamiento del coeficiente de acoplamiento variable, ya que con esto se logra que exista una variación de corriente del transistor FGMOS, pudiéndose hacer una correlación entre desplazamiento ó fuerza y corriente. Además, a pesar de que la capa de polisilicio usado en la tecnología CMOS es de $0.4\mu m$, permite diseñar una cantidad pequeña de capacitores paralelos y aun así tener una buena lectura de corriente del FGMOS.

- Se demostró de manera concluyente que es posible usar tecnología CMOS estándar para la fabricación de un acelerómetro de altas G's, sin hacer modificaciones al proceso de fabricación, pero agregando un post-proceso de micromaquinado superficial para la liberación de las partes mecánicas o estructurales.
- Finalmente, se elaboró una comparativa entre dos procesos tecnológicos distintos para la fabricación del acelerómetro con sus respectivas ventajas y desventajas, como son el CMOS y el PolyMUMPS. Empleando el primero, se pueden integrar monolíticamente tanto el sensor como la electrónica, pero requiere de agregar el post-proceso de micromaquinado para la liberación del acelerómetro, mientras que con el segundo, se tiene la ventaja de contar con capas estructurales más gruesas que permitirían disminuir las dimensiones de la estructura del acelerómetro, pero con la desventaja de que es un proceso en el cual no se puede integrar la electrónica.

6.1 Trabajo futuro.

Después del análisis que se realizó en el presente trabajo, se pueden identificar las siguientes actividades que quedarían aún por hacer para tener un acelerómetro completo:

1. Optimización del modelo del acelerómetro que emplea al FGMOS como elemento de transducción, considerando elementos que limiten el desplazamiento de la masa móvil, para evitar daños a la estructura en caso de que se presenten movimientos que sobrepasen su capacidad.
2. Realizar simulaciones del modelo establecido, con los que se pueda determinar su frecuencia de resonancia y su sensibilidad y los elementos de los que depende.
3. Agregar elementos de prueba, con los que se pueda comprobar el funcionamiento del acelerómetro mediante la aplicación de un voltaje para acercar o alejar las placas capacitivas mediante efecto electrostático.
4. Realizar un diseño que incluya estructuras de prueba, el cual se pueda enviar a fabricación mediante una tecnología CMOS estándar, con el objetivo de evaluar físicamente el diseño y poder hacer la optimización.

Referencias

- [1] Gracey and Associates (2001) Piezoelectric Accelerometers Theory and application. Gracey and Associates. Metra Mess- und Frequenztechnik.
- [2] J. P. Lynch, A. Partridge, K.H. Law, T. W. Kenny, A. S. Kiremidjian, E. Carryer (2005) Design of Piezoresistive MEMS-Based Accelerometer for Integration With Wireless Sensing unir for Structural Monitoring. Laboratoy for Inteligent Systems & Technologies, University of Michigan.
- [3] M. Nalecz, H. Ziomecki (1963) A Hall Efect Accelerometer. Polish Academy of Sciences, Warsaw, Poland.
- [4] K. L. Phan, A. Mauritz, F. G. A. Homburg (2007) A Novel Elastometer-Based Magneto-resistive Accelerometer. The 14th International Conference on Solid-State Sensor, Actuators and Microsystems. Lyon, France.
- [5] A. M. Leung, J. Jones, E. Czyzewska, J. Chen, B. Woods (1998) Micromachined Accelerometer Based on Convección Heat Transfer. School of Engineering Science Simon Fraser University. Burnby, British Colombia, Canada.
- [6] U.S. Department of transportation National Highway Traffic Safety Administration. (2013) Appendix B; Dummy Response Data Traces. En Report Number: NCAP-MGA-2013-056, Burlington Wi, U.S. MGA Research Corporation.
- [7] O. Brand, G. K. Fedder, C. Hierold, J. Korvink, O. Tabata (Eds.) (2005) Monolithically Integrated Inertial Sensors. En Advanced Micro & Nanosystems Volume 2. (pp. 137-188) Weinheim Alemania, WILEY-VCH Verlag Gmbh & Co. KGaA.
- [8] O. Brand, G. K. Fedder, C. Hierold, J. Korvink, O. Tabata (Eds.) (2005) Fabrication Technology. En Advanced Micro & Nanosystems Volume 2. (pp. 1-57) Weinheim Alemania, WILEY-VCH Verlag Gmbh & Co. KGaA.
- [9] Notas de clase de T. Pollán Santamaría. Asignatura: Tecnología Electrónica. E.U.I.T.I.Z. Universidad de Zaragoza.
- [10] Notas de clase de J. Plusquellic. Asignatura: Principles of VLSI Design/VLSI Systems. Electrical & Computer Engineering. The University of New Mexico.
- [11] Tai-Ran Hsu (2002) Overview of Micromanufacturing En MEMS & Microsystems Design and Manufacture (pp. 309-330) Fairfield, Pennsylvania. McGraw-Hill.

-
- [12] Notas de clase de E. Sanchez-Sinencio (2013). Asignatura: Advanced Analog Circuit Design Techniques. The Analog & Mixed Signal Center, Texas A&M University.
- [13] S. J. Rapp (2010) A comprehensive Simulation Model for Floating Gate Transistors. (Thesis Master of Science) College of Engineering and Mineral Resources, West Virginia University.
- [14] V. Kaajakari (2009) Capacitive Actuation. En Practical MEMS (pp. 223-236) Las Vegas, Nevada. Small Gear Publishing.
- [15] A. Gosh (2011) Scalling Laws. En S. Chakraborty(ed.) Mechanics Over Micro and Nano Scales. New York. Springer.
- [16] V. Kaajakari (2009) Accelerometers. En Practical MEMS (pp. 33-48) Las Vegas, Nevada. Small Gear Publishing.
- [17] V. Kaajakari (2009) Beams as micromechanical springs. En Practical MEMS (pp. 33-48) Las Vegas, Nevada. Small Gear Publishing.
- [18] Notas de clase de N. Dechev (2012) Asignatura: Microelectromechanical Systems. University of Victoria, Department of Mechanical Engineering.
- [19] R. Grundbacher, J. E. Hoetzel, C. Hierold (2009) MEMSlab: A Practical MEMS Course for the Fabrication Packaging and Testing of a Single-Axis Accelerometer. IEEE Transactions on Education, Vol.52, No.1 (pp. 82-91)

Apéndice A: Archivo modificado para la extracción de capacitancias "mamis05.ext".

```
#           File: mAMIs05.ext
#           For: Extract definition file
#           Vendor: MOSIS/AMI
#           Technology: 0.50U (Lambda = 0.30um) / N-well (SCN3M_SUBM)
# Technology Setup and Test/Demo Suite: in file mAMIs05.tdb
# Copyright (c) 1999
# Tanner Research, Inc. All rights reserved
#
# This file will work only with L-EDIT Version 7 and greater.
# *****

connect(n well wire, ndiff, ndiff)
connect(subs, pdiff, pdiff)
connect(allsubs, subs, subs)
connect(ndiff, Metal1, Active Contact)
connect(pdiff, Metal1, Active Contact)
connect(poly wire, Metal1, Poly Contact)
connect(poly2 wire, Metal1, Poly2 Contact)
connect(Metal1, Metal2, Via1)
connect(Metal2, Metal3, Via2)
connect(LPNP emitter, pdiff, LPNP emitter)
connect(LPNP collector, pdiff, LPNP collector)
connect(Metal1, Metal2, EXT_SHORT_M1M2)

# NMOS transistor with poly gate
```

APPENDIX A. Archivo modificado para la extracción de capacitancias "mamis05.ext".

```
device = MOSFET(
    RLAYER=ntran;
    Drain=ndiff, WIDTH;
    Gate=poly wire;
    Source=ndiff, WIDTH;
    Bulk=subs;
    MODEL=NMOS;
)

# PMOS transistor with poly gate
device = MOSFET(
    RLAYER=ptran;
    Drain=pdiff, WIDTH;
    Gate=poly wire;
    Source=pdiff, WIDTH;
    Bulk=n well wire;
    MODEL=PMOS;
)

#
# PNP transistor
device = BJT(
    RLAYER=LPNP ID;
    Collector=LPNP collector;
    Base=n well wire ;
    Emitter=LPNP emitter;
    Substrate=allsubs;
    MODEL=PNP;
)

#
# NMOS capacitor
```

APPENDIX A. Archivo modificado para la extracción de capacitancias "mamis05.ext".

```
device = CAP(  
    RLAYER=nmos capacitor;  
    Plus=poly wire;  
    Minus=ndiff;  
    MODEL=;  
)  
  
# PMOS capacitor  
device = CAP(  
    RLAYER=pmos capacitor;  
    Plus=poly wire;  
    Minus=pdiff;  
    MODEL=;  
)  
  
# Poly1-Poly2 capacitor  
device = CAP(  
    RLAYER=p2p1 capacitor, AREA;  
    Plus=poly2 wire;  
    Minus=poly wire;  
    MODEL=;  
)  
  
# Poly2-substrate capacitor  
device = CAP(  
    RLAYER=poly2-substrate capacitor, AREA;  
    Plus=poly2 wire;  
    Minus=allsubs;  
    MODEL=;  
)  
  
# Poly resistor  
device = RES(  

```

APPENDIX A. Archivo modificado para la extracción de capacitancias "mamis05.ext".

```
        RLAYER=poly resistor;
        Plus=poly wire, WIDTH;
        Minus=poly wire, WIDTH;
        MODEL=;
    )
# Poly2 resistor
device = RES(
        RLAYER=poly2 resistor;
        Plus=poly2 wire, WIDTH;
        Minus=poly2 wire, WIDTH;
        MODEL=;
    )
# Hi-Res Poly2 resistor
device = RES(
        RLAYER=HiRes resistor;
        Plus=poly2 wire, WIDTH;
        Minus=poly2 wire, WIDTH;
        MODEL=;
    )

# N Diffusion resistor
device = RES(
        RLAYER=ndiff resistor;
        Plus=ndiff, WIDTH;
        Minus=ndiff, WIDTH;
        MODEL=;
    )

# P Diffusion resistor
device = RES(
```

APPENDIX A. Archivo modificado para la extracción de capacitancias "mamis05.ext".

```
        RLAYER=pdiff resistor;
        Plus=pdiff, WIDTH;
        Minus=pdiff, WIDTH;
        MODEL=;
    )
# N Well resistor
device = RES(
        RLAYER=nwell resistor;
        Plus=n well wire, WIDTH;
        Minus=n well wire, WIDTH;
        MODEL=;
    )
# Bonding Area Capacitance
    device = CAP(
RLAYER=Pad Comment;
        Plus=Metal1;
Minus=allsubs;
MODEL=;
    )

# Diodes PDIFF
    device = DIODE(
RLAYER=diode pdiff;
Plus=pdiff, WIDTH;
Minus=n well wire, WIDTH;
MODEL=Dpdiff;
    )IGNORE_SHORTS

# Diodes NDIFF
```

APPENDIX A. Archivo modificado para la extracción de capacitancias "mamis05.ext".

```
device = DIODE(  
RLAYER=diode ndiff;  
Plus=subs, WIDTH;  
Minus=ndiff, WIDTH;  
MODEL=Dndiff;  
)IGNORE_SHORTS
```

Lateral Diode

```
device = DIODE(  
RLAYER=diode_lat;  
Plus=pdiff, WIDTH;  
Minus=ndiff, WIDTH;  
MODEL=D_lateral;  
)IGNORE_SHORTS
```

Apéndice B: Extracción de capacitancias.

B.1 Capacitancias con permitividad de aire.

```
* Circuit Extracted by Tanner Research's L-Edit Version 13.00 /
*Extract Version 13.00 ;
  Acelerometro_CapLay_Ext_Bueno.tdb
* Cell: Cell_CapAir Version 1.10
* Extract Definition File: ...AMI_050\TechSetups\mamis05.ext
* Extract Date and Time: 06/26/2013 - 19:04
```

```
.include morbn20.md
```

```
* Warning: Layers with Unassigned FRINGE Capacitance.
* <p2p1 capacitor>
* <poly2-subs capacitor>
* <nmos capacitor>
* <pmos capacitor>
```

```
C378 1 4 C=3.717612E-016 $ (468.5 147 470.5 347)
C377 1 4 C=3.717612E-016 $ (451.5 147 453.5 347)
C376 1 4 C=3.717612E-016 $ (434.5 147 436.5 347)
C375 1 4 C=3.717612E-016 $ (417.5 147 419.5 347)
C372 1 4 C=3.717612E-016 $ (400.5 147 402.5 347)
C371 1 4 C=3.717612E-016 $ (383.5 147 385.5 347)
C370 1 4 C=3.717612E-016 $ (366.5 147 368.5 347)
C369 1 4 C=3.717612E-016 $ (349.5 147 351.5 347)
C368 1 4 C=3.717612E-016 $ (332.5 147 334.5 347)
```

APPENDIX B. Extracción de capacitancias. B.1. Capacitancias con permitividad de aire.

C367	1	4	C=3.717612E-016	\$ (315.5 147 317.5 347)
C365	1	4	C=3.717612E-016	\$ (298.5 147 300.5 347)
C364	1	4	C=3.717612E-016	\$ (281.5 147 283.5 347)
C363	1	4	C=3.717612E-016	\$ (264.5 147 266.5 347)
C362	1	4	C=3.717612E-016	\$ (247.5 147 249.5 347)
C361	1	4	C=3.717612E-016	\$ (230.5 147 232.5 347)
C358	1	4	C=3.717612E-016	\$ (213.5 147 215.5 347)
C357	1	4	C=3.717612E-016	\$ (196.5 147 198.5 347)
C356	1	4	C=3.717612E-016	\$ (179.5 147 181.5 347)
C355	1	4	C=3.717612E-016	\$ (162.5 147 164.5 347)
C354	1	4	C=3.717612E-016	\$ (145.5 147 147.5 347)
C353	1	4	C=3.717612E-016	\$ (128.5 147 130.5 347)
C351	1	4	C=3.717612E-016	\$ (111.5 147 113.5 347)
C350	1	4	C=3.717612E-016	\$ (94.5 147 96.5 347)
C349	1	4	C=3.717612E-016	\$ (77.5 147 79.5 347)
C348	1	4	C=3.717612E-016	\$ (60.5 147 62.5 347)
C347	1	4	C=3.717612E-016	\$ (43.5 147 45.5 347)
C346	1	4	C=3.717612E-016	\$ (26.5 147 28.5 347)
C344	1	4	C=3.717612E-016	\$ (9.5 147 11.5 347)
C343	1	4	C=3.717612E-016	\$ (-7.5 147 -5.5 347)
C342	1	4	C=3.717612E-016	\$ (-24.5 147 -22.5 347)
C341	1	4	C=3.717612E-016	\$ (-41.5 147 -39.5 347)
C340	1	4	C=3.717612E-016	\$ (-58.5 147 -56.5 347)
C339	1	4	C=3.717612E-016	\$ (-75.5 147 -73.5 347)
C337	1	4	C=3.717612E-016	\$ (-92.5 147 -90.5 347)
C336	1	4	C=3.717612E-016	\$ (-109.5 147 -107.5 347)
C335	1	4	C=3.717612E-016	\$ (-126.5 147 -124.5 347)
C334	1	4	C=3.717612E-016	\$ (-143.5 147 -141.5 347)
C333	1	4	C=3.717612E-016	\$ (-160.5 147 -158.5 347)

APPENDIX B. Extracción de capacitancias. B.1. Capacitancias con permitividad de aire.

C332	1	4	C=3.717612E-016	\$ (-177.5 147 -175.5 347)
C330	1	4	C=3.717612E-016	\$ (-194.5 147 -192.5 347)
C329	1	4	C=3.717612E-016	\$ (-211.5 147 -209.5 347)
C328	1	4	C=3.717612E-016	\$ (-228.5 147 -226.5 347)
C327	1	4	C=3.717612E-016	\$ (-245.5 147 -243.5 347)
C326	1	4	C=3.717612E-016	\$ (-262.5 147 -260.5 347)
C325	1	4	C=3.717612E-016	\$ (-279.5 147 -277.5 347)
C323	1	4	C=3.717612E-016	\$ (-296.5 147 -294.5 347)
C322	1	4	C=3.717612E-016	\$ (-313.5 147 -311.5 347)
C321	1	4	C=3.717612E-016	\$ (-330.5 147 -328.5 347)
C320	1	4	C=3.717612E-016	\$ (-347.5 147 -345.5 347)
C319	1	4	C=3.717612E-016	\$ (-364.5 147 -362.5 347)
C110	3	4	C=3.717612E-016	\$ (463.5 -461 465.5 -261)
C109	3	4	C=3.717612E-016	\$ (446.5 -461 448.5 -261)
C108	3	4	C=3.717612E-016	\$ (429.5 -461 431.5 -261)
C100	3	4	C=3.717612E-016	\$ (412.5 -461 414.5 -261)
C99	3	4	C=3.717612E-016	\$ (395.5 -461 397.5 -261)
C98	3	4	C=3.717612E-016	\$ (378.5 -461 380.5 -261)
C97	3	4	C=3.717612E-016	\$ (361.5 -461 363.5 -261)
C96	3	4	C=3.717612E-016	\$ (344.5 -461 346.5 -261)
C95	3	4	C=3.717612E-016	\$ (327.5 -461 329.5 -261)
C88	3	4	C=3.717612E-016	\$ (310.5 -461 312.5 -261)
C87	3	4	C=3.717612E-016	\$ (293.5 -461 295.5 -261)
C86	3	4	C=3.717612E-016	\$ (276.5 -461 278.5 -261)
C85	3	4	C=3.717612E-016	\$ (259.5 -461 261.5 -261)
C84	3	4	C=3.717612E-016	\$ (242.5 -461 244.5 -261)
C83	3	4	C=3.717612E-016	\$ (225.5 -461 227.5 -261)
C82	2	4	C=351.37753f	\$ (-386.5 -627 492.5 513)
C76	3	4	C=3.717612E-016	\$ (208.5 -461 210.5 -261)

APPENDIX B. Extracción de capacitancias. B.1. Capacitancias con permitividad de aire.

C75	3	4	C=3.717612E-016	\$ (191.5 -461 193.5 -261)
C74	3	4	C=3.717612E-016	\$ (174.5 -461 176.5 -261)
C73	3	4	C=3.717612E-016	\$ (157.5 -461 159.5 -261)
C72	3	4	C=3.717612E-016	\$ (140.5 -461 142.5 -261)
C71	3	4	C=3.717612E-016	\$ (123.5 -461 125.5 -261)
C64	3	4	C=3.717612E-016	\$ (106.5 -461 108.5 -261)
C63	3	4	C=3.717612E-016	\$ (89.5 -461 91.5 -261)
C62	3	4	C=3.717612E-016	\$ (72.5 -461 74.5 -261)
C61	3	4	C=3.717612E-016	\$ (55.5 -461 57.5 -261)
C60	3	4	C=3.717612E-016	\$ (38.5 -461 40.5 -261)
C59	3	4	C=3.717612E-016	\$ (21.5 -461 23.5 -261)
C52	3	4	C=3.717612E-016	\$ (4.5 -461 6.5 -261)
C51	3	4	C=3.717612E-016	\$ (-12.5 -461 -10.5 -261)
C50	3	4	C=3.717612E-016	\$ (-29.5 -461 -27.5 -261)
C49	3	4	C=3.717612E-016	\$ (-46.5 -461 -44.5 -261)
C48	3	4	C=3.717612E-016	\$ (-63.5 -461 -61.5 -261)
C47	3	4	C=3.717612E-016	\$ (-80.5 -461 -78.5 -261)
C40	3	4	C=3.717612E-016	\$ (-97.5 -461 -95.5 -261)
C39	3	4	C=3.717612E-016	\$ (-114.5 -461 -112.5 -261)
C38	3	4	C=3.717612E-016	\$ (-131.5 -461 -129.5 -261)
C37	3	4	C=3.717612E-016	\$ (-148.5 -461 -146.5 -261)
C36	3	4	C=3.717612E-016	\$ (-165.5 -461 -163.5 -261)
C35	3	4	C=3.717612E-016	\$ (-182.5 -461 -180.5 -261)
C28	3	4	C=3.717612E-016	\$ (-199.5 -461 -197.5 -261)
C27	3	4	C=3.717612E-016	\$ (-216.5 -461 -214.5 -261)
C26	3	4	C=3.717612E-016	\$ (-233.5 -461 -231.5 -261)
C25	3	4	C=3.717612E-016	\$ (-250.5 -461 -248.5 -261)
C24	3	4	C=3.717612E-016	\$ (-267.5 -461 -265.5 -261)
C23	3	4	C=3.717612E-016	\$ (-284.5 -461 -282.5 -261)

APPENDIX B. Extracción de capacitancias. B.2. Capacitancias con permitividad de SiO₂.

C16 3 4 C=3.717612E-016 \$ (-301.5 -461 -299.5 -261)
C15 3 4 C=3.717612E-016 \$ (-318.5 -461 -316.5 -261)
C14 3 4 C=3.717612E-016 \$ (-335.5 -461 -333.5 -261)
C13 3 4 C=3.717612E-016 \$ (-352.5 -461 -350.5 -261)
C12 3 4 C=3.717612E-016 \$ (-369.5 -461 -367.5 -261)

* Total Nodes: 4
* Total Elements: 101
* Total Number of Shorted Elements not written to the SPICE file: 0
* Output Generation Elapsed Time: 0.015 sec
* Total Extract Elapsed Time: 5.063 sec
.END

B.2 Capacitancias con permitividad de SiO₂.

* Circuit Extracted by Tanner Research's L-Edit Version 13.00 /
*Extract Version 13.00 ;
Acelerometro_CapLay_Ext_Bueno.tdb
* Cell: Cell_Cap_Ox Version 1.02
* Extract Definition File: ...\\AMI_050\\TechSetups\\mamis05.ext
* Extract Date and Time: 06/06/2013 - 15:54

.include morbn20.md

* Warning: Layers with Unassigned FRINGE Capacitance.
* <p2p1 capacitor>
* <poly2-subs capacitor>
* <nmos capacitor>
* <pmos capacitor>

APPENDIX B. Extracción de capacitancias. B.2. Capacitancias con permitividad de SiO_2 .

```
C47 1 4 C=317.4098f $ (-333.5 361 441.5 472)
C5 3 4 C=317.4098f $ (-333.5 -424 441.5 -313)
C2 2 4 C=93.320879f $ (499.5 -499.5 533.5 498.5)
C1 2 4 C=93.320879f $ (-413.5 -499.5 -379.5 498.5)
```

* Total Nodes: 4

* Total Elements: 4

* Total Number of Shorted Elements not written to the SPICE file: 0

* Output Generation Elapsed Time: 0.031 sec

* Total Extract Elapsed Time: 3.941 sec

.END

Apéndice C: Netlist para la Simulación PSPICE del transistor FGMOS.

File: MOS_prueba_param_9.cir

**** 08/11/11 **** PSpice 16.3.0 (November 2011) **** ID# 0 ****

*Transistor FGMOS con capacitancia variable

**** CIRCUIT DESCRIPTION

*

* File: FGMOS_sim_2.cir

* Listado adaptado para la simulación del transistor FGMOS utilizado en el
*acelerometro.

* El archivo del subcircuito es:

* FGMOS_N_VH_1_05_aire_3

* Transistor MOS de dos compuertas de control considerando los parámetros
* tecnologicos de On Semiconductor 0.5 micras. Corrida V09M.

*

* C1 es la capacitancia entre dedos y el AREA_POLY2_FIX corresponde a las
*masas fijas.

* AREA_POLY2_MOV es el area de la parte movible.

* C1 (VCG1) será la capacitancia variable del acelerómetro y C2 (VCG2)
*será la capacitancia de acoplamiento para establecer un voltaje en la
*compuerta flotante.

*

APPENDIX C. Netlist para la Simulación PSPICE del transistor FGMOS.

* Las terminales corresponden a:

* D S B G1 G2

*

*

X1 1 0 0 2 3 TCMF1_VH_NMOS_AIRE_3 PARAMS:

C1=1.26E-14 C2=0.08E-12 AREA_POLY2_MOV=3.10E-8 AREA_POLY2_FIX=9.99E-09

LN=0.6u WN=60u

X2 1 0 0 2 3 TCMF1_VH_NMOS_AIRE_3 PARAMS:

C1=1.36E-14 C2=0.08E-12 AREA_POLY2_MOV=3.10E-8 AREA_POLY2_FIX=9.99E-09

LN=0.6u WN=60u

X3 1 0 0 2 3 TCMF1_VH_NMOS_AIRE_3 PARAMS:

C1=1.48E-14 C2=0.08E-12 AREA_POLY2_MOV=3.10E-8 AREA_POLY2_FIX=9.99E-09

LN=0.6u WN=60u

X4 1 0 0 2 3 TCMF1_VH_NMOS_AIRE_3 PARAMS:

C1=1.61E-14 C2=0.08E-12 AREA_POLY2_MOV=3.10E-8 AREA_POLY2_FIX=9.99E-09

LN=0.6u WN=60u

X5 1 0 0 2 3 TCMF1_VH_NMOS_AIRE_3 PARAMS:

C1=1.77E-14 C2=0.08E-12 AREA_POLY2_MOV=3.10E-8 AREA_POLY2_FIX=9.99E-09

LN=0.6u WN=60u

X6 1 0 0 2 3 TCMF1_VH_NMOS_AIRE_3 PARAMS:

C1=1.97E-14 C2=0.08E-12 AREA_POLY2_MOV=3.10E-8 AREA_POLY2_FIX=9.99E-09

LN=0.6u WN=60u

X7 1 0 0 2 3 TCMF1_VH_NMOS_AIRE_3 PARAMS:

C1=2.22E-14 C2=0.08E-12 AREA_POLY2_MOV=3.10E-8 AREA_POLY2_FIX=9.99E-09

LN=0.6u WN=60u

X8 1 0 0 2 3 TCMF1_VH_NMOS_AIRE_3 PARAMS:

C1=2.54E-14 C2=0.08E-12 AREA_POLY2_MOV=3.10E-8 AREA_POLY2_FIX=9.99E-09

LN=0.6u WN=60u

X9 1 0 0 2 3 TCMF1_VH_NMOS_AIRE_3 PARAMS:

APPENDIX C. Netlist para la Simulación PSPICE del transistor FGMOS.

C1=2.97E-14 C2=0.08E-12 AREA_POLY2_MOV=3.10E-8 AREA_POLY2_FIX=9.99E-09

LN=0.6u WN=60u

X10 1 0 0 2 3 TMC1_VH_NMOS_AIRE_3 PARAMS:

C1=3.58E-14 C2=0.08E-12 AREA_POLY2_MOV=3.10E-8 AREA_POLY2_FIX=9.99E-09

LN=0.6u WN=60u

*

VDD 1 0 5.0

VCG1 2 0 0

VCG2 3 0 5.0

*

.LIB v09m-params.LIB

.lib FGMOS_N_VH_1_05_aire_3.lib

.DC VCG1 0 5 0.01

*.STEP VCG2 0 2 0.1 ; Este parametro se puede variar para ver el efecto en la CF

.PROBE

.END

APPENDIX D. Modelo para la simulación del transistor FGMOS.

```
*-----
* PARAMETROS EXTRAIDOS DEL PROCESO DE FABRICACION CMOS
* SE DEBEN MANTENER ACTUALIZADOS.
* POR EJEMPLO, EN PSPICE "CGBO" EQUIVALE A "CGBON" PARA UN NMOS.
* EN EL MODELO BSIM3 PARA TRANSISTORES DE CANAL CORTO (SUBMICRO)
* SE SUBSTITUYE LD POR LINT Y WD POR WINT. PHIN SE SUBSTITUYE
* POR PB.
*-----

* DESCRIPCION PARA EL TRANSISTOR NMOS.

.PARAM          CGBO=1.0E-9      CGSO=1.82E-10    CGDO=1.82E-10
+      WINT=1.965107E-7 LINT=8.377083E-8 PB=0.840291
+          TOX=1.41E-8
+      SEP_DEDOS=0.9E-6
**+          V(SENS)=0
*          TOX Y SEP_DEDOS: en metros

*-----
*-----

* EXPRESIONES DEL MODELO

*-----
*-----

.PARAM RGDE=1E12

.PARAM EPSI_AIRE=8.86E-12 ;PERMITIVIDAD ENTRE DEDOS (AIRE)
.PARAM EPSIO=34.51E-12      ;PERMITIVIDAD DEL SIO2
*          farads/metro

.PARAM DIST_POLY2_A_SUB=0.849978E-6; SEPARACION POLY2-SUBST.
*          metros

*-----

* CAPACITANCIAS DE CONTROL DE ENTRADA
C1 G1 CF {C1}
```

APPENDIX D. Modelo para la simulación del transistor FGMOS.

C2 G2 CF {C2}

*-----

* RESISTENCIAS ASOCIADAS A LAS COMPUERTAS DE CONTROL

RG1 G1 0 {RGDE}

RG2 G2 0 {RGDE}

*-----

* SUMA DE LAS CAPACITANCIAS DE CONTROL (C_{in}) EN ESTE CASO

* SE TIENEN DOS COMPUERTAS DE CONTROL. UNA DE ELLAS (C_1) ES PARA

* POLARIZAR AL TRANSISTOR Y LA OTRA (C_2) ES PARA ESTABLECER UN

* VOLTAJE EN LA COMPUERTA FLOTANTE QUE PERMITA OPERAR EN UN

* RANGO APROPIADO DE CAPACITANCIAS.

VCT1 CT1 0 {C1+C2}

RVCT1 CT1 0 {RGDE}

*-----

* CAPACITANCIA PARASITA ENTRE CF Y CANAL, "COXN", NMOS

VCT2 CT2 0 {(EPSIO/TOX)*(LN-2*LINT)*(WN-2*WINT)}

RVCT2 CT2 0 {RGDE}

*-----

* CAPACITANCIA PARASITA ENTRE CF Y SUSTRATO (NMOS)

VCT3 CT3 0 {CGBO*(LN-2*LINT)}

RVCT3 CT3 0 {RGDE}

*-----

* CAPACITANCIA PARASITA ENTRE CF Y FUENTE Y DRENADOR, NMOS

VCT4 CT4 0 {(CGSO+CGDO)*(WN-2*WINT)}

RVCT4 CT4 0 {RGDE}

*-----

* CAPACITANCIA PARASITA ENTRE POLY2_MOV Y SUSTRATO

VCT5 CT5 0 {(EPSI_AIRE/DIST_POLY2_A_SUB)*AREA_POLY2_MOV}

RVCT5 CT5 0 {RGDE}

APPENDIX D. Modelo para la simulación del transistor FGMOS.

```
*-----
* CAPACITANCIA PARASITA ENTRE POLY2_FIX Y SUSTRATO
VCT6 CT6 0 {(EPSIO/DIST_POLY2_A_SUB)*AREA_POLY2_FIX}
RVCT6 CT6 0 {RGDE}
*-----
* CAPACITANCIA TOTAL (TERMINO DEL DENOMINADOR PARA EL POTENCIAL
* DE CF) EL CALCULO DE LAS CAPACITANCIAS SE HACE A TRAVES DE
* FUENTES DE VOLTAJE, SIENDO UN METODO EQUIVALENTE
ECTOT CTOT 0 VALUE={V(CT1)+V(CT2)+V(CT3)+V(CT4)+V(CT5)+V(CT6)}
RECTC CTOT 0 {RGDE}
*-----
* TERMINOS PARA EL POTENCIAL DE COMPUERTA FLOTANTE
*-----
* POTENCIAL DEBIDO A LA CAPACITANCIA DE CONTROL
*
ECIN CIN 0 VALUE={C1/V(CTOT)*V(G1)+C2/V(CTOT)*V(G2)}
RECIN CIN 0 {RGDE}
*-----
* POTENCIAL DE CF EN FUNCION DE LOS POTENCIALES EN FUENTE,
* DRENADOR Y SUSTRATO DEL NMOS

EDSN DSN 0 VALUE={CGSO*(WN-2*WINT)/V(CTOT)*V(SN)+CGDO*(WN-2*WINT)/V(CTOT)*V(DN)
+ +CGBO*(LN-2*LINT)/V(CTOT)*V(BN)}
*
REDSN DSN 0 {RGDE}
*-----
* POTENCIAL DE CF EN FUNCION DE LOS POTENCIALES EN EL CANAL
* Y SUSTRATO, NMOS
*
```

APPENDIX D. Modelo para la simulación del transistor FGMOS.

```
EOXBN OXBN 0 VALUE={{(EPSIO/TOX)*(LN-2*LINT)*(WN-2*WINT)*(V(SN)+2*PB)}/V(CTOT)}
*
REOXBN OXBN 0 {RGDE}
*-----
* POTENCIAL DE CF EN FUNCION DEL POTENCIAL EN POLY2_FIX SOBRE
* OXIDO GRUESO (BACK-PLATE) PARA UN PROCESO POZO N

EPOL2 POL2 0 VALUE={{(EPSIO/DIST_POLY2_A_SUB)*AREA_POLY2_FIX*V(BN)}/V(CTOT)}}
RPOL2 POL2 0 {RGDE}
*-----
* POTENCIAL DE CF EN FUNCION DEL POTENCIAL EN POLY2_MOV SOBRE
* OXIDO GRUESO (BACK-PLATE) PARA UN PROCESO POZO N

EPOL3 POL2_M 0 VALUE={{(EPSI_AIRE/DIST_POLY2_A_SUB)*AREA_POLY2_MOV*V(BN)}/V(CTOT)}}
RPOL3 POL2_M 0 {RGDE}
*-----
* POTENCIAL TOTAL EN LA COMPUERTA FLOTANTE

ECF CF 0 VALUE={V(DSN)+V(OXBN)+V(CIN)+V(POL2)+V(POL2_M)}
RECF CF 0 {RGDE}
*-----
* MOSFET ASOCIADO AL MODELO

M1 DN CF SN BN MN1 L={LN} W={WN} AD={ADN} AS={ASN} PD={PDN} PS={PSN} OFF
*-----
.ends TCMF1_VH_NMOS_AIRE_3
*$
```