

Presentación final de Tesis

“Modelo no-lineal de Memristores
basado en red neuronal artificial”

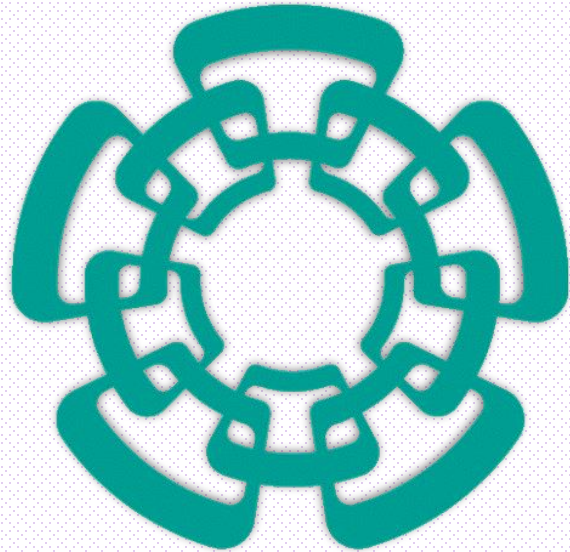
Presenta:

Ing. Mario Alberto Gutiérrez Mondragón

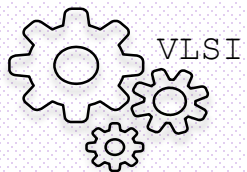
Directores de Tesis:

Dr. J. Antonio Moreno Cadenas

Dr. Felipe Gómez Castañeda



Cinvestav





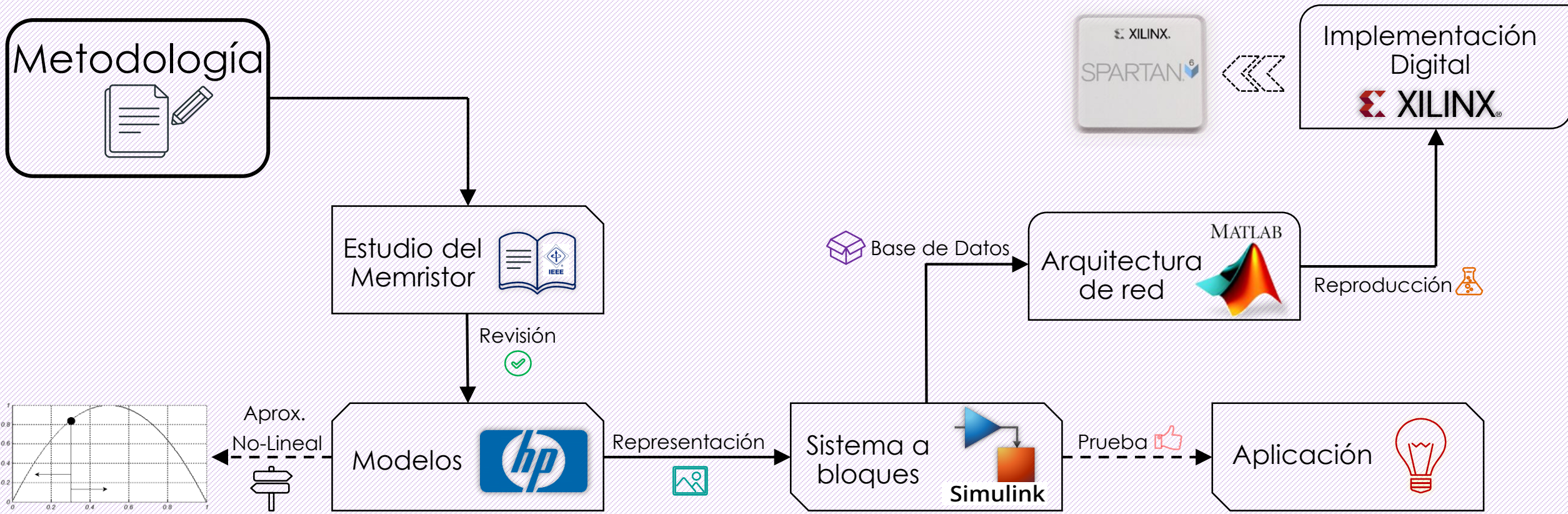
Contenido

- **Objetivos**
- **Bloque 1: El Memristor.**
 - Aspectos teóricos
 - Modelos
 - Sistema de Memristor en Simulink®
 - Aplicación
- **Bloque 2: Redes Neuronales Artificiales.**
 - Modelo de Neurona Básico
 - Arquitectura de Red
 - Entrenamiento a través de Matlab®
 - Representación mediante Simulink®
- **Bloque 3: Implementación Digital en FPGA.**
 - Diagrama esquemático general
 - Unidades de procesamiento
 - Resultados
- **Conclusiones**
- **Trabajo Futuro**

- Objetivo General:

Desarrollo de una metodología de modelado de memristores haciendo uso de redes neuronales artificiales.

- Objetivos Específicos:



2:05 p. m.

El Memristor

Bloque 1

- Relación constitutiva del Memristor:

$$\varphi = \hat{\varphi}(q)$$

$$q = \hat{q}(\varphi)$$

- Controlado por corriente:

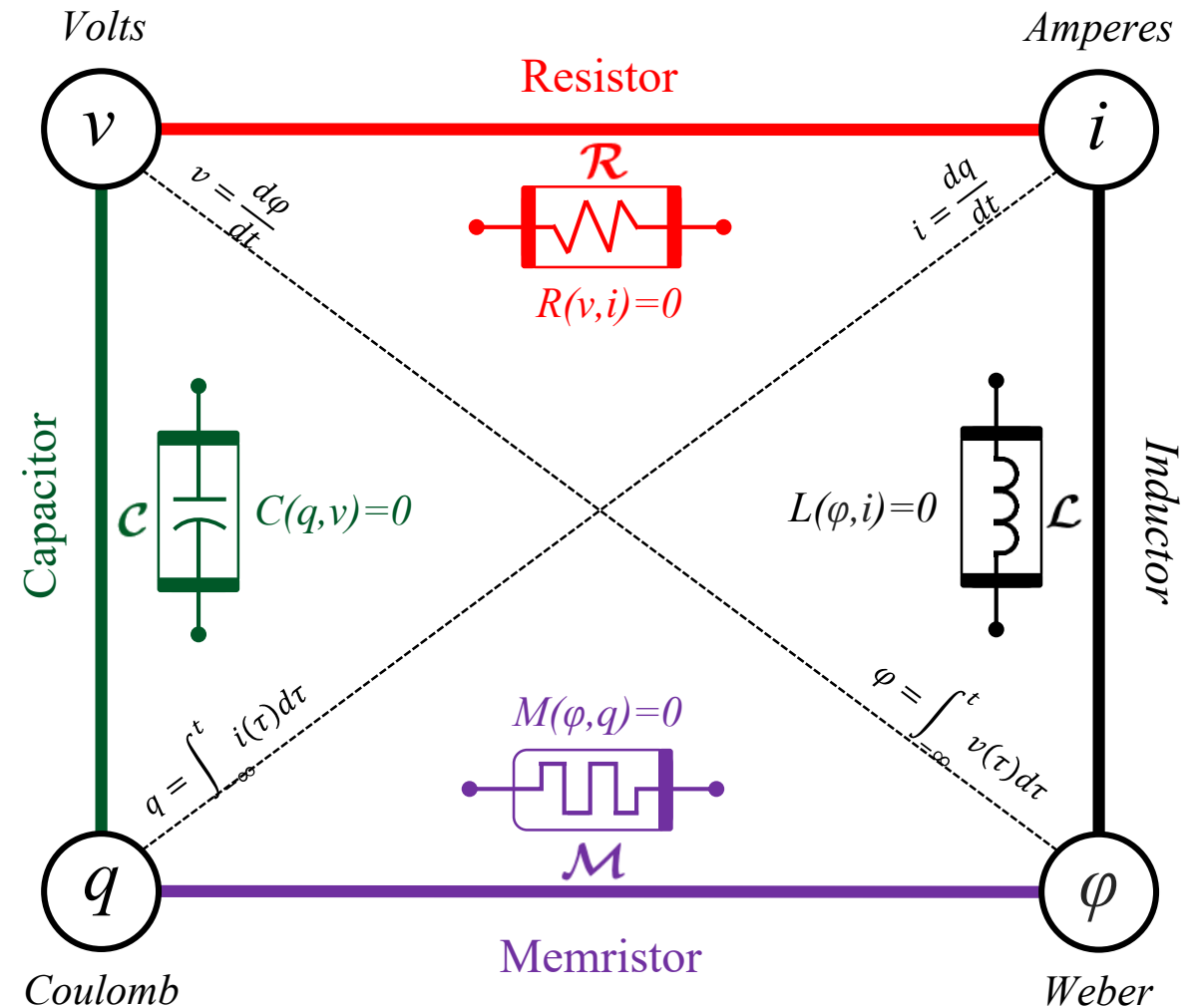
$$v = M(q)i$$

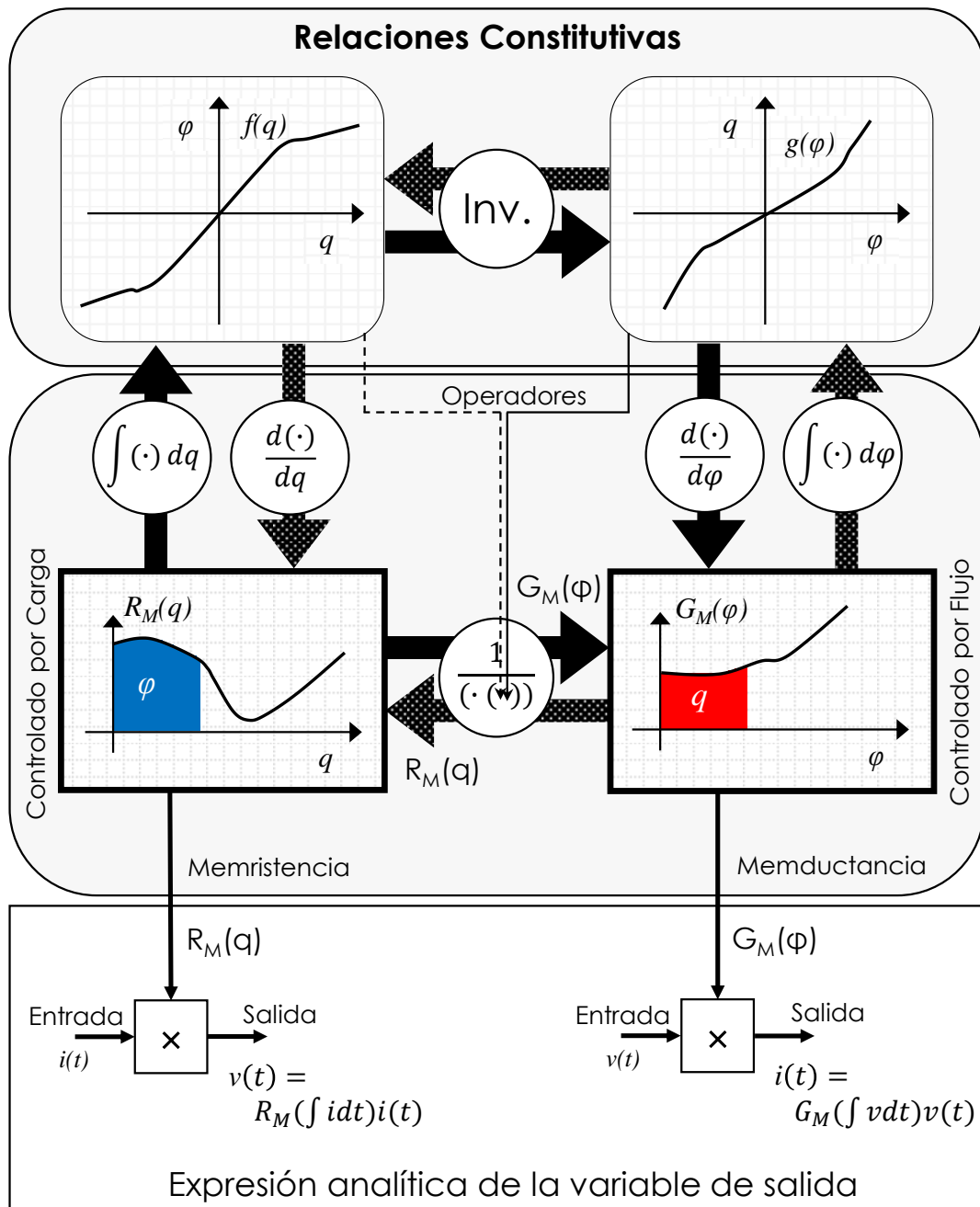
$$R_M(q) \triangleq \frac{d\hat{\varphi}(q)}{dq}$$

- Controlado por voltaje:

$$i = G(\varphi)v$$

$$G(\varphi) \triangleq \frac{d\hat{q}(\varphi)}{d\varphi}$$





▪ Demostración:

$$\begin{aligned}
 \varphi &\triangleq \int_{-\infty}^t v(\tau) d\tau = \int_{-\infty}^t R(q(\tau))i(\tau) d\tau \\
 &= \int_{-\infty}^t R(q(\tau)) \frac{dq(\tau)}{d\tau} d\tau \\
 &= \int_{q(-\infty)}^{q(t)} R(q(\tau)) dq(\tau) \\
 &= \int_{q(-\infty)}^{q(t)} R(q) dq \\
 &= \hat{\varphi}(q)
 \end{aligned}$$

- Sistemas Memristivos:

- Controlado por corriente:

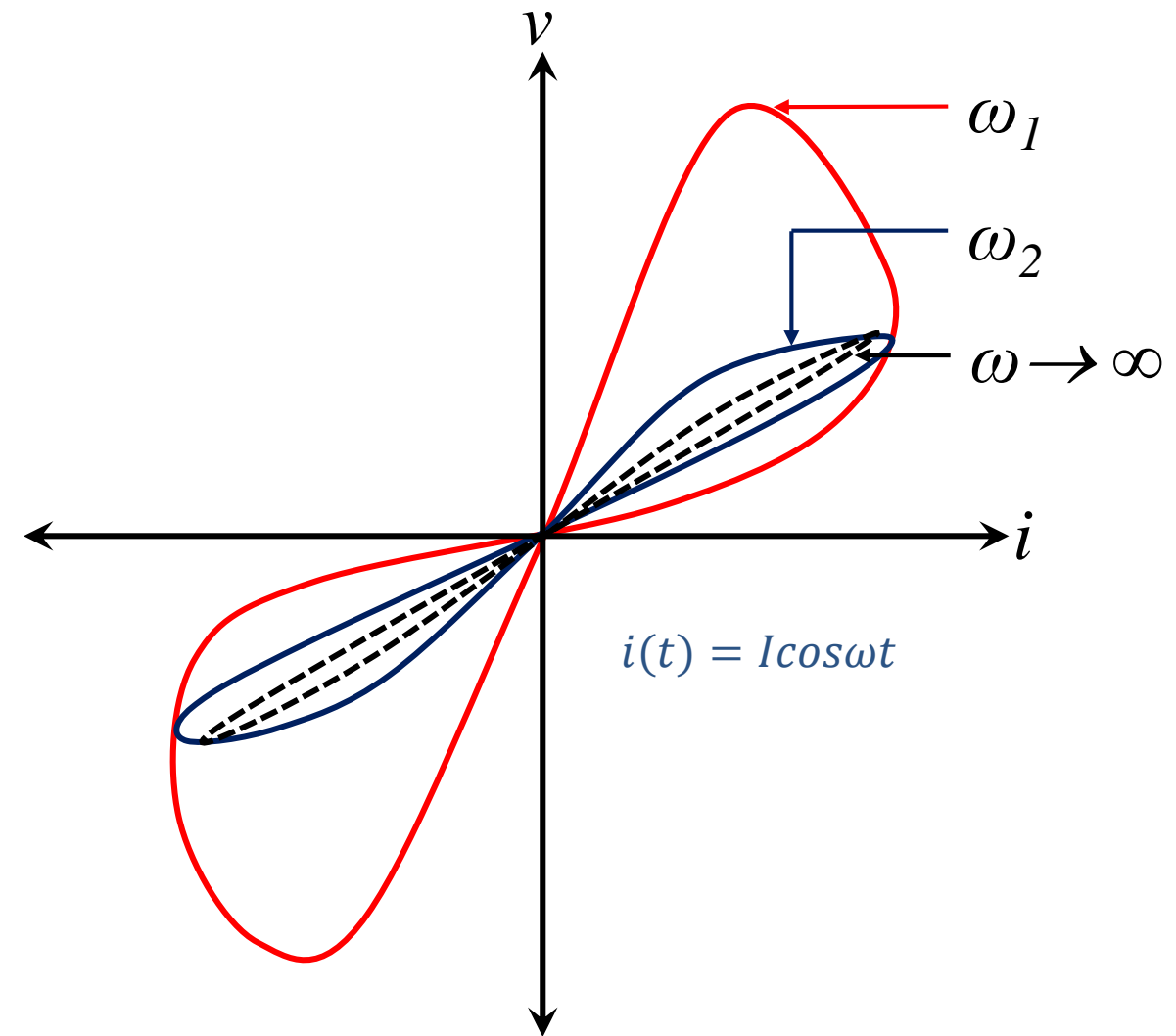
$$v = R(x, i, t)i$$

$$\frac{dx}{dt} = f(x, i, t)$$

- Controlado por voltaje:

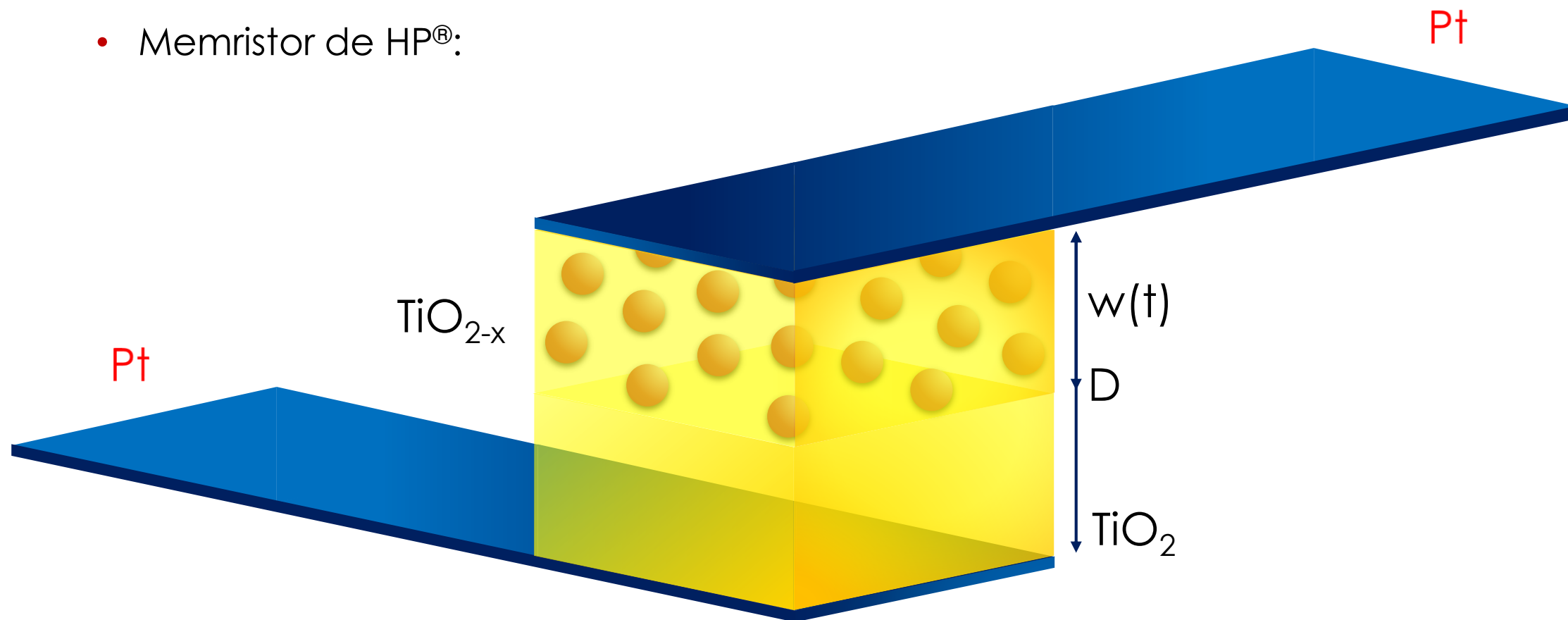
$$i = G(x, v, t)v$$

$$\frac{dx}{dt} = f(x, v, t)$$

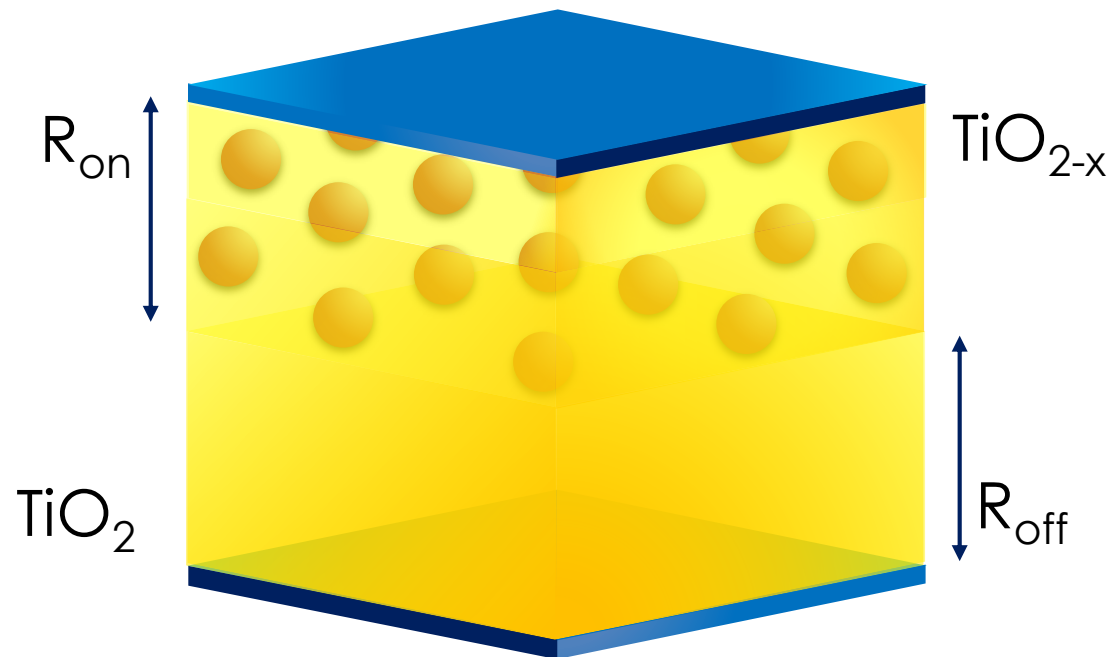
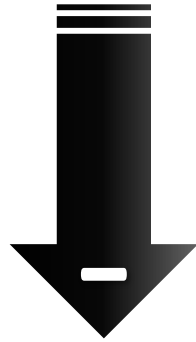


Modelos

- Memristor de HP[®]:



- Funcionamiento:



- Modelo Matemático:

- Voltaje:

$$v(t) = \left(R_{ON} \frac{w(t)}{D} + R_{OFF} \left(1 - \frac{w(t)}{D} \right) \right) i(t)$$

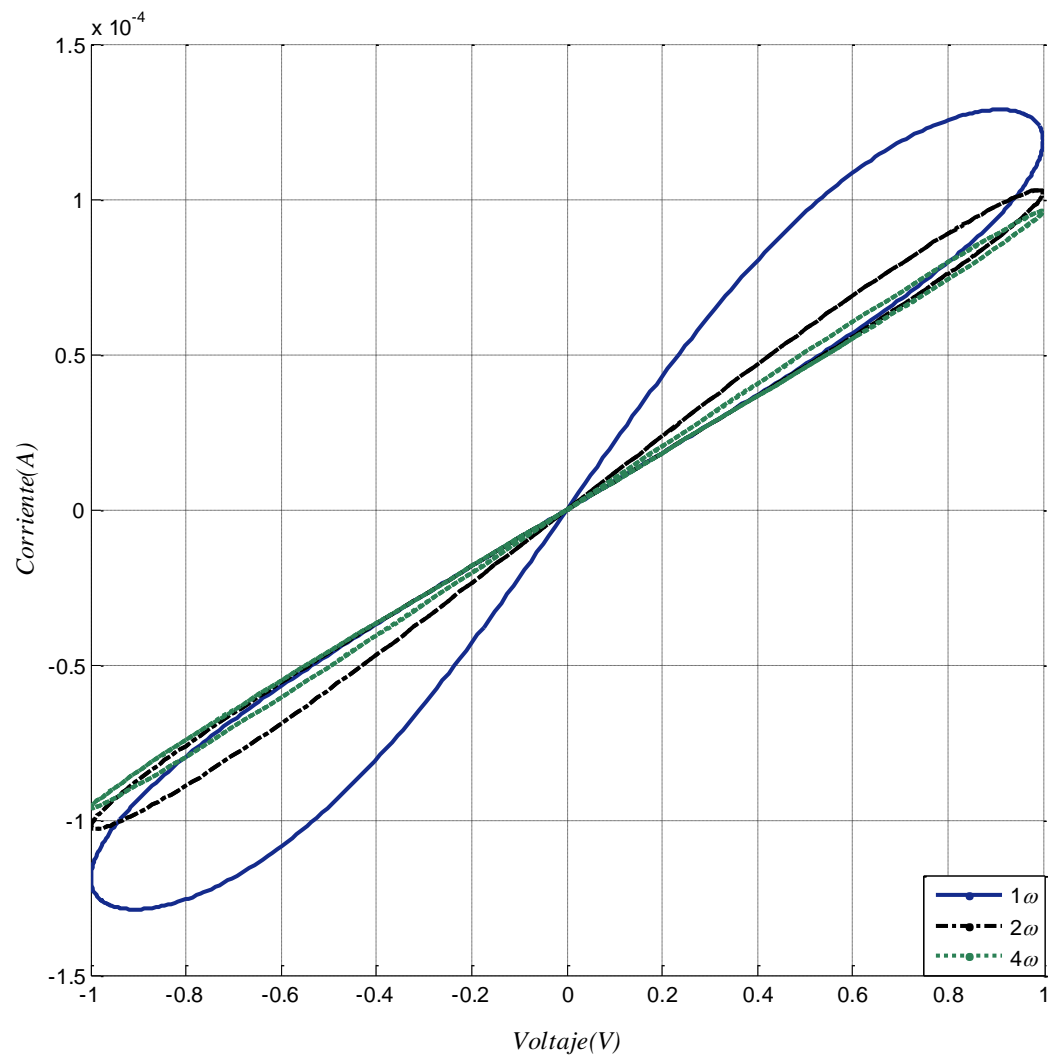
- Ecuación de estado:

$$\frac{dw(t)}{dt} = \mu_V \frac{R_{ON}}{D} i(t)$$

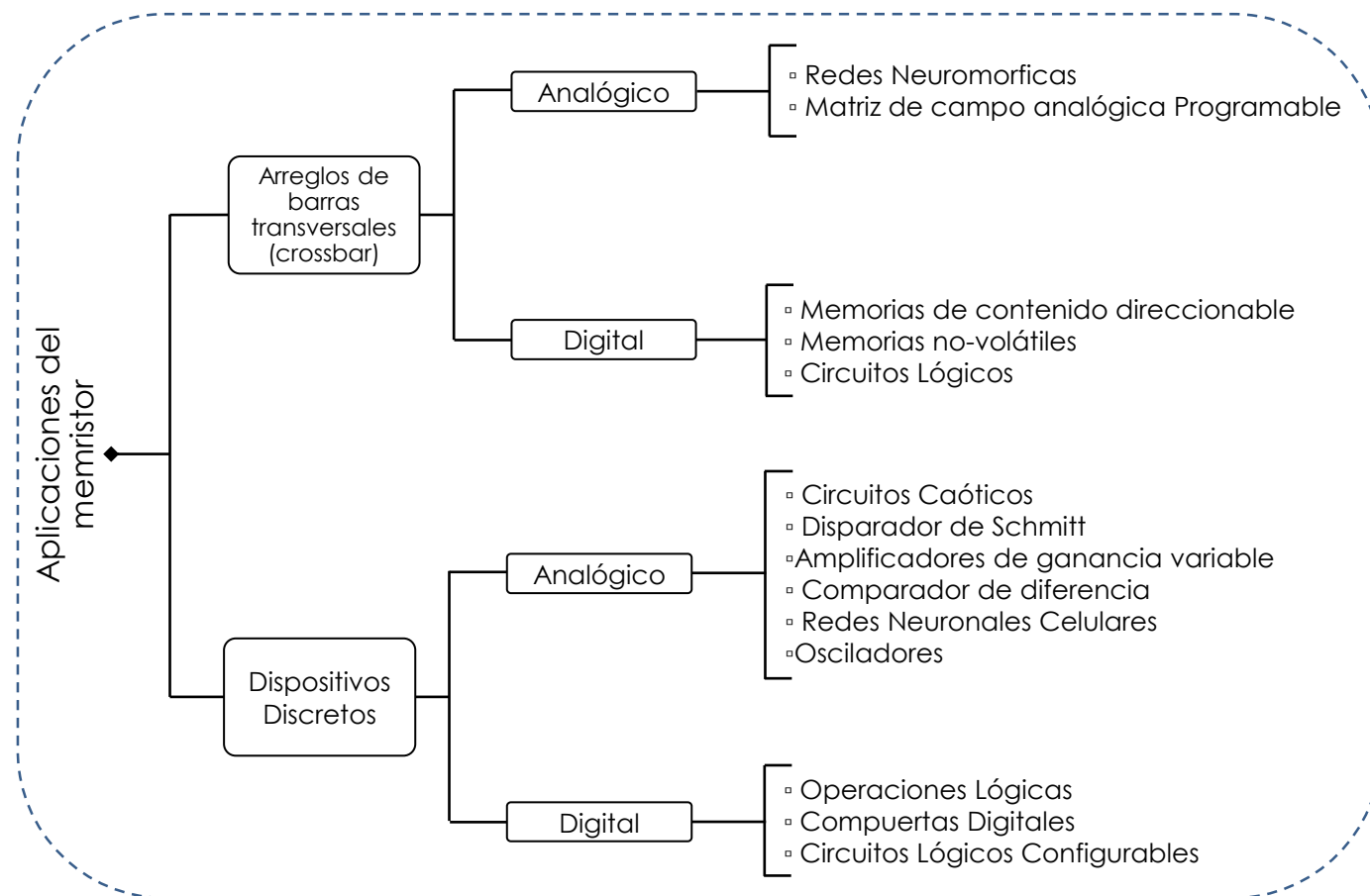
- Memristencia:

$$M(q) = R_{OFF} \left(1 - \frac{\mu_V R_{ON}}{D^2} q(t) \right)$$

■ Respuesta del modelo de HP:



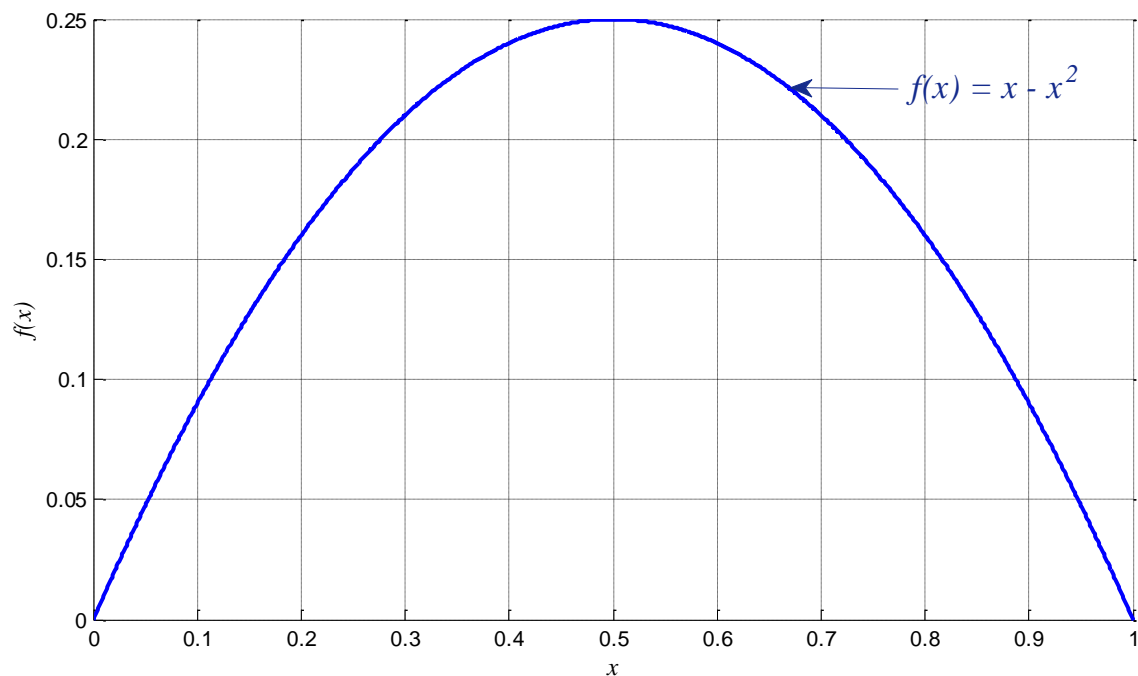
■ Aplicaciones:



- Aproximaciones mediante funciones de ventana:

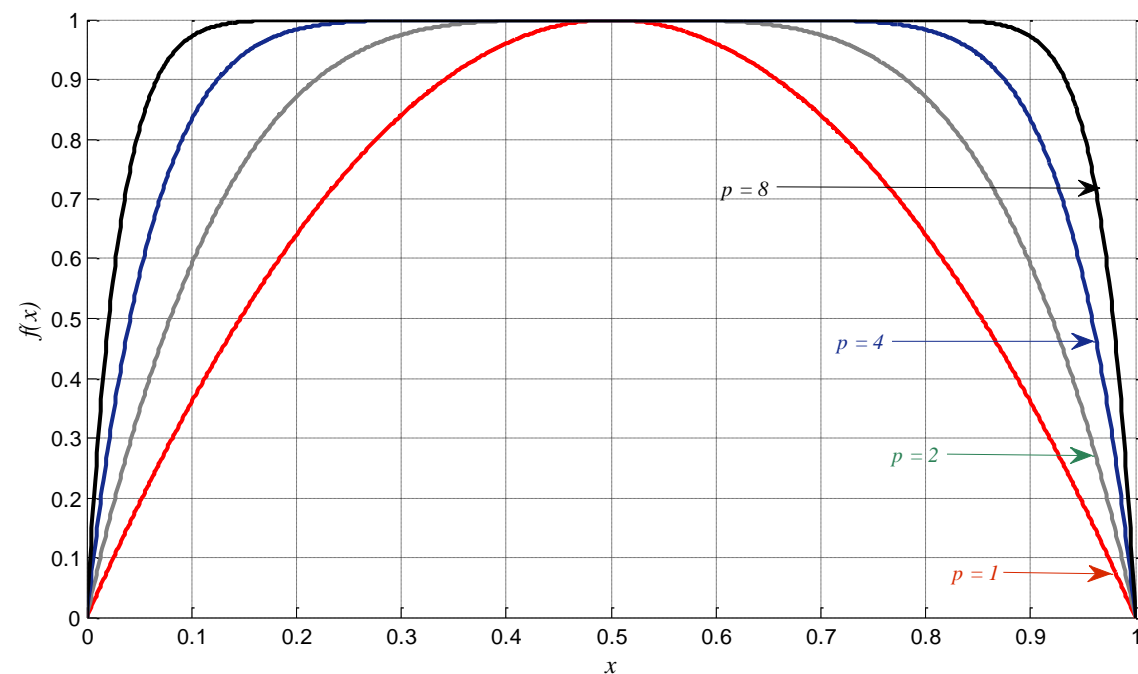
✓ Strukov/HP:

$$f(w) = \frac{w(t)(D - w(t))}{D^2}$$



✓ Joglekar:

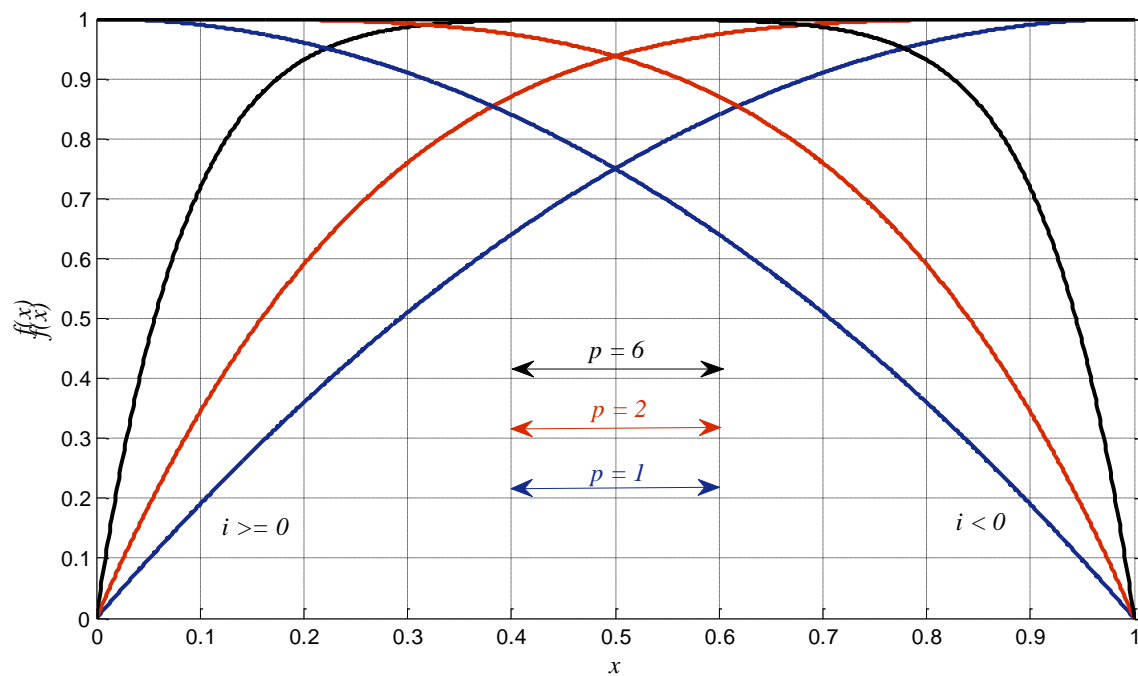
$$f(x) = 1 - (2x - 1)^{2p}$$



✓ Biolek:

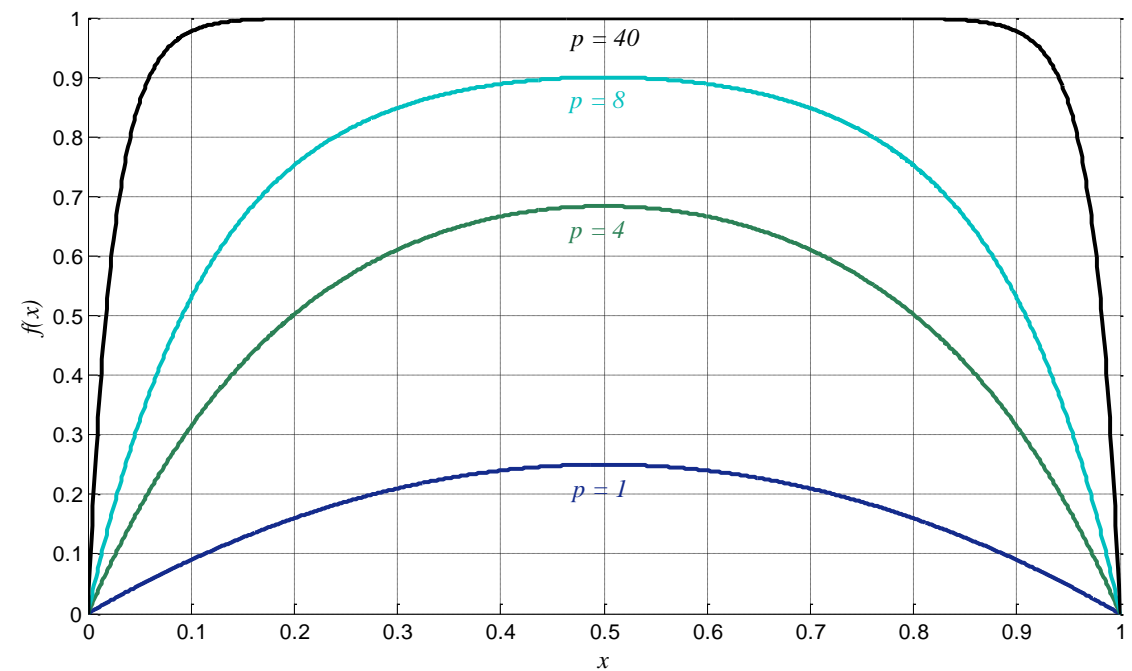
$$f(x) = 1 - (x - \operatorname{sgn}(-i))^{2p}$$

$$\operatorname{sgn}(i) \begin{cases} 1 \rightarrow i \geq 0 \\ 0 \rightarrow i < 0 \end{cases}$$



✓ Prodromakis:

$$f(x) = 1 - [(x - 0.5)^2 + 0.75]^p$$



Sistema de Memristor en Simulink

- Corriente en el memristor:

$$i(t) = \frac{v(t)}{R_{MEM}} \rightarrow R_{MEM} = R_{OFF} - x(R_{OFF} - R_{ON})$$

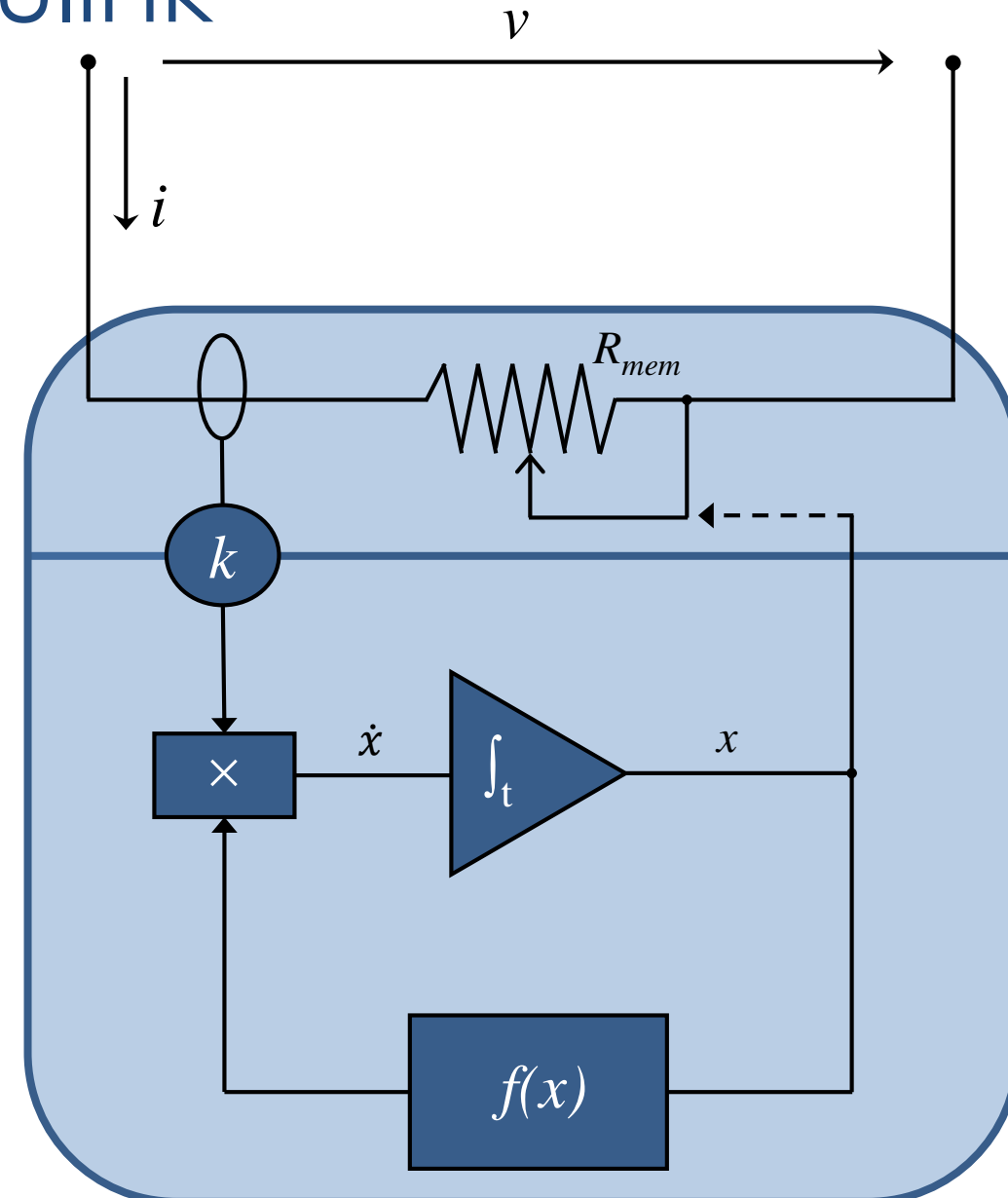
- Ecuación de Estado:

$$\frac{dx(t)}{dt} = k \cdot i(t) \cdot f(x) \rightarrow k = \frac{\mu_v R_{ON}}{D^2}$$

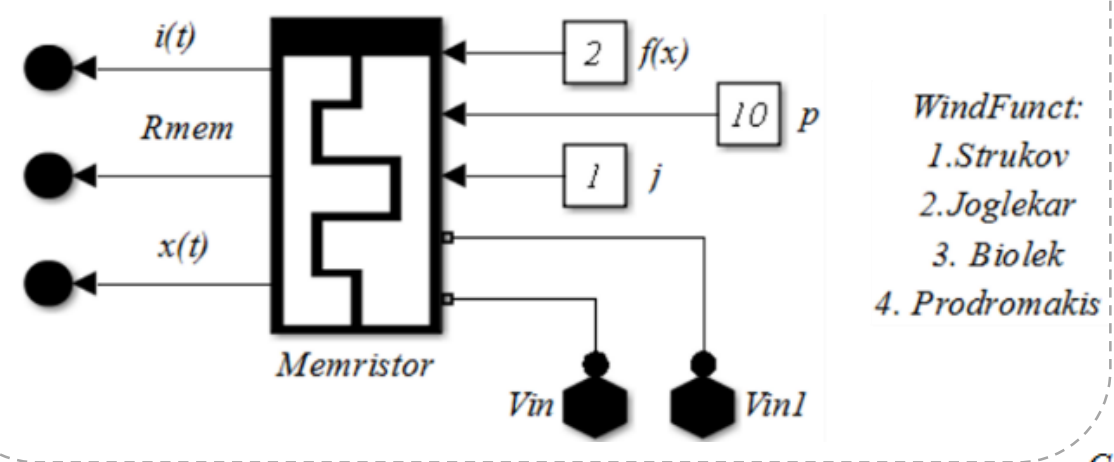
$f(x) = \text{Func. Ventana}$

- Integrando:

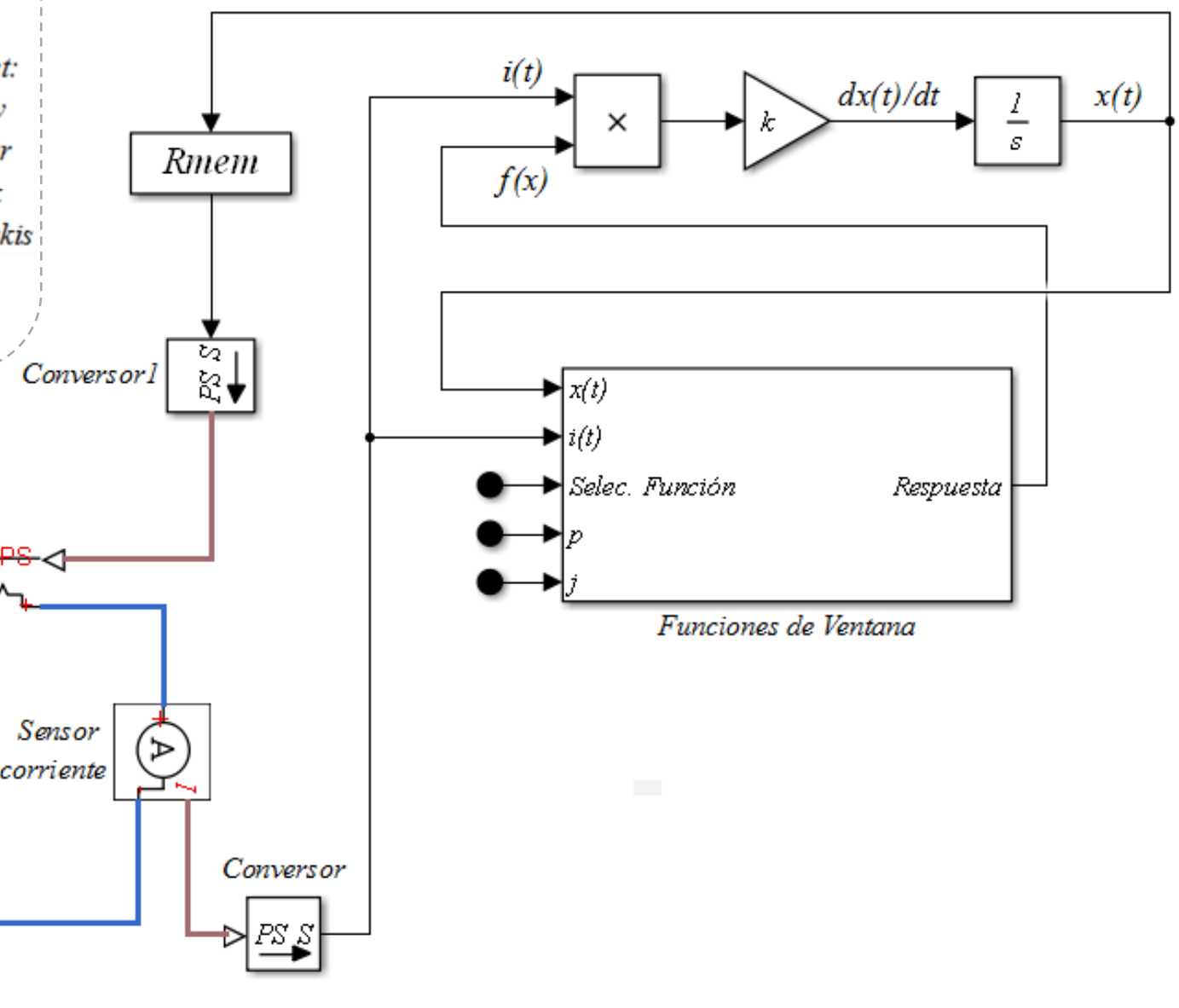
$$x(t) = \int_0^t kf(x)i(t)$$



- Sistema para la aproximación del memristor:

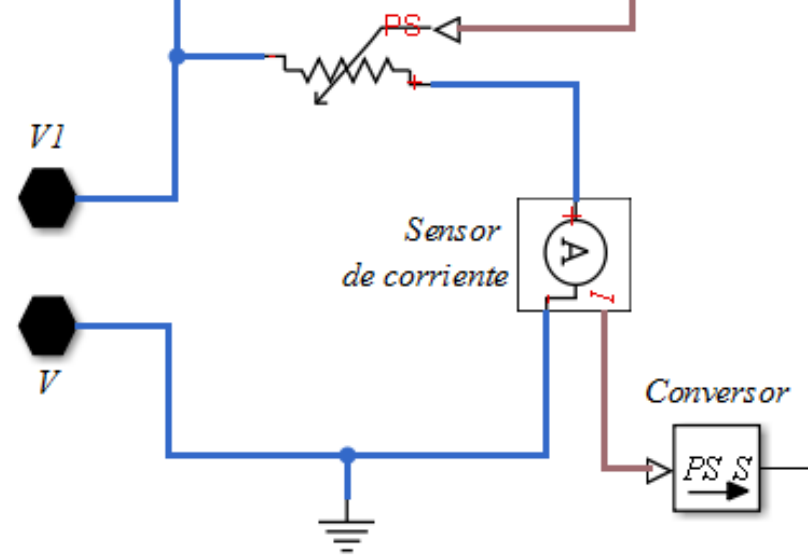


- Subsistema electrónico/matemático:

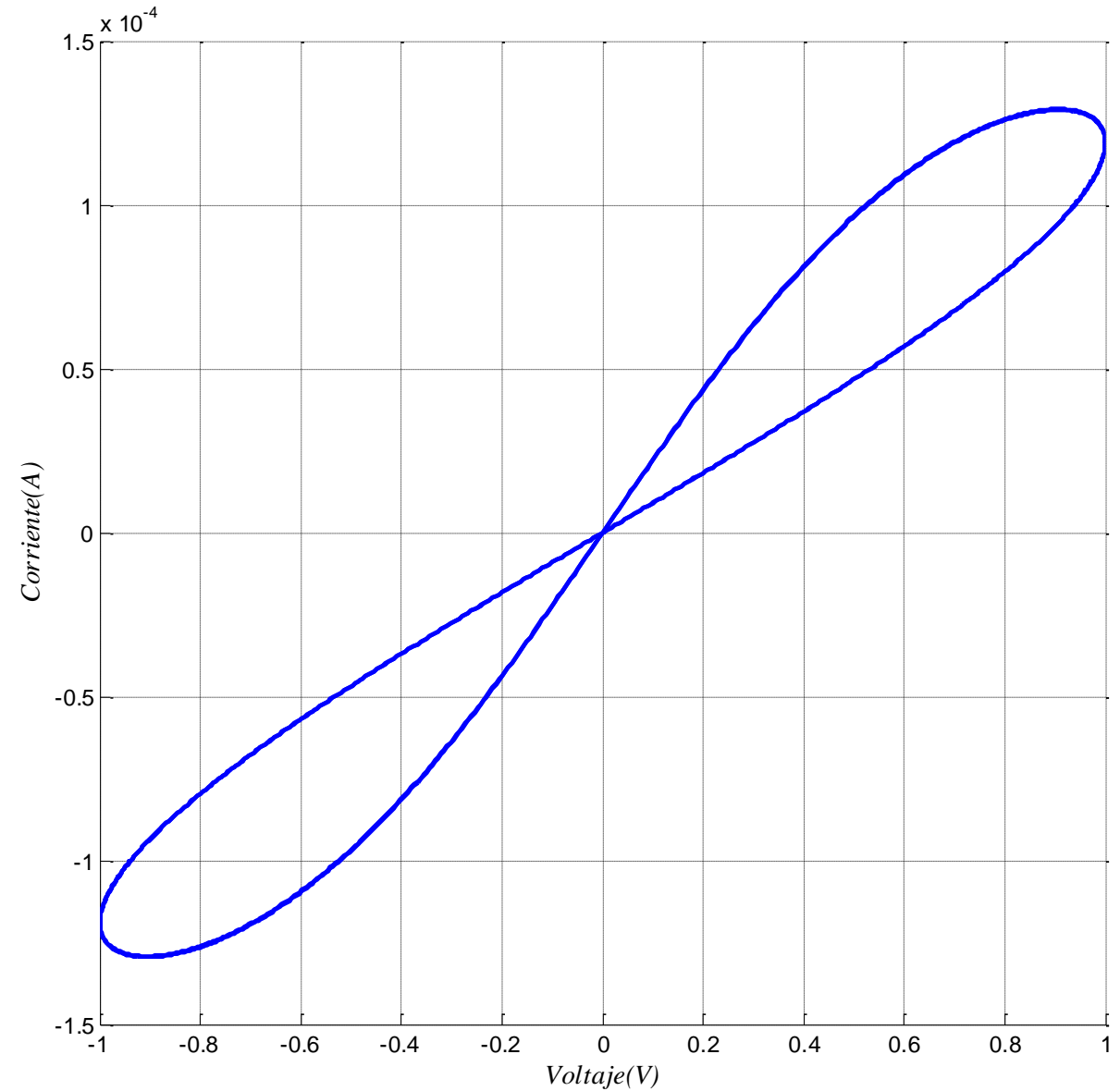
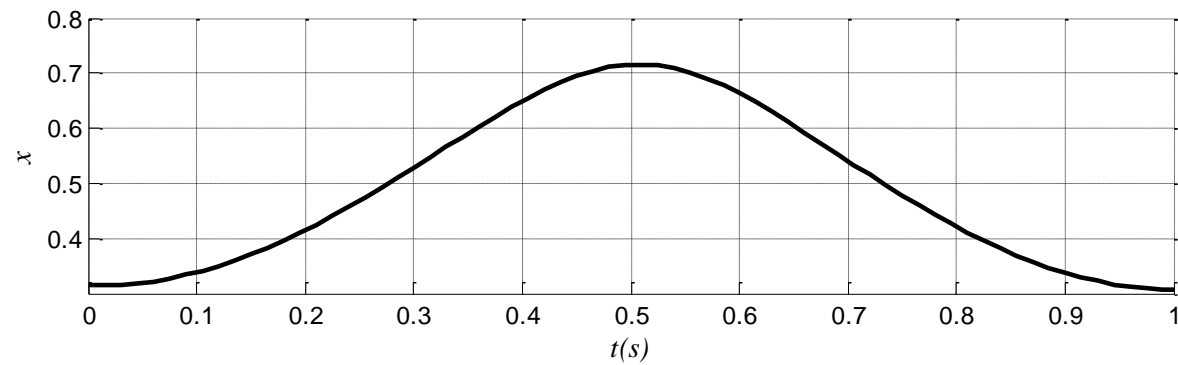
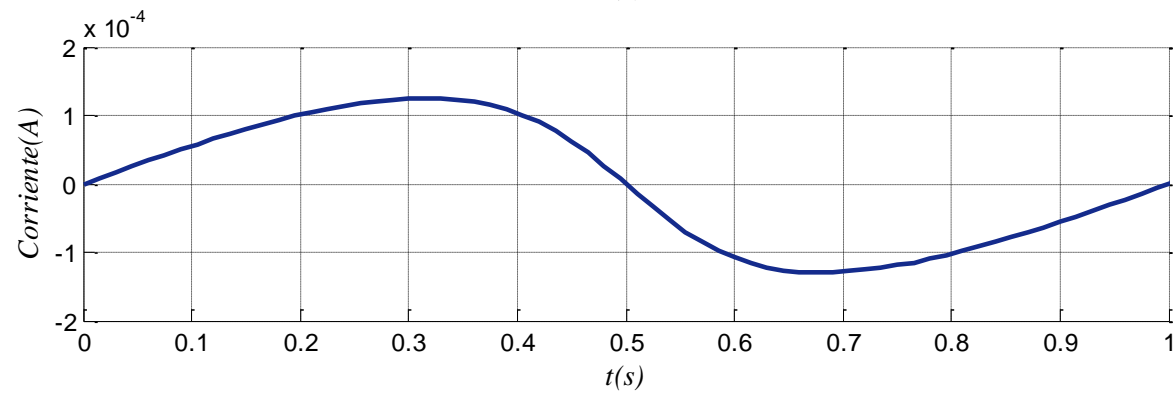
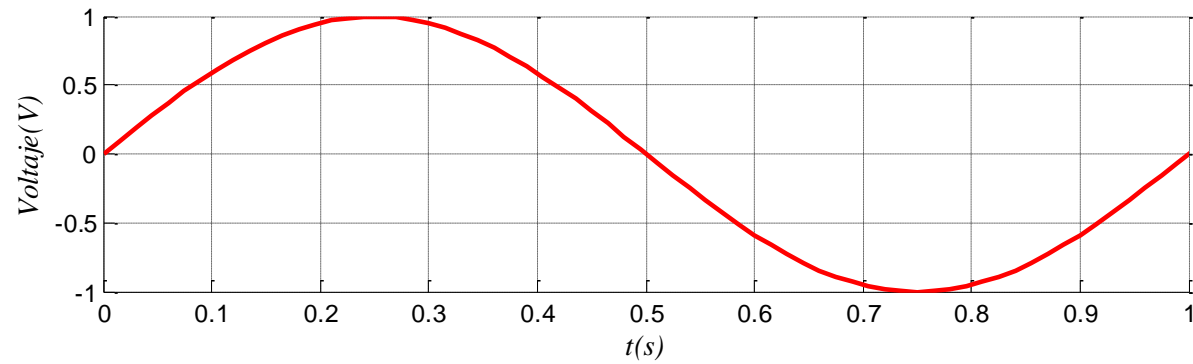


Configuración del solucionador

$$f(x) = 0$$



- Respuesta corriente-voltaje:



Aplicación:

- Oscilador Resistor-Memristor sin Reactancia

- Voltaje en el Memristor:

$$V_M(t) = (V_o(t) - V_{ref}) \frac{R_{MEM}}{R_{MEM} + R_a}$$

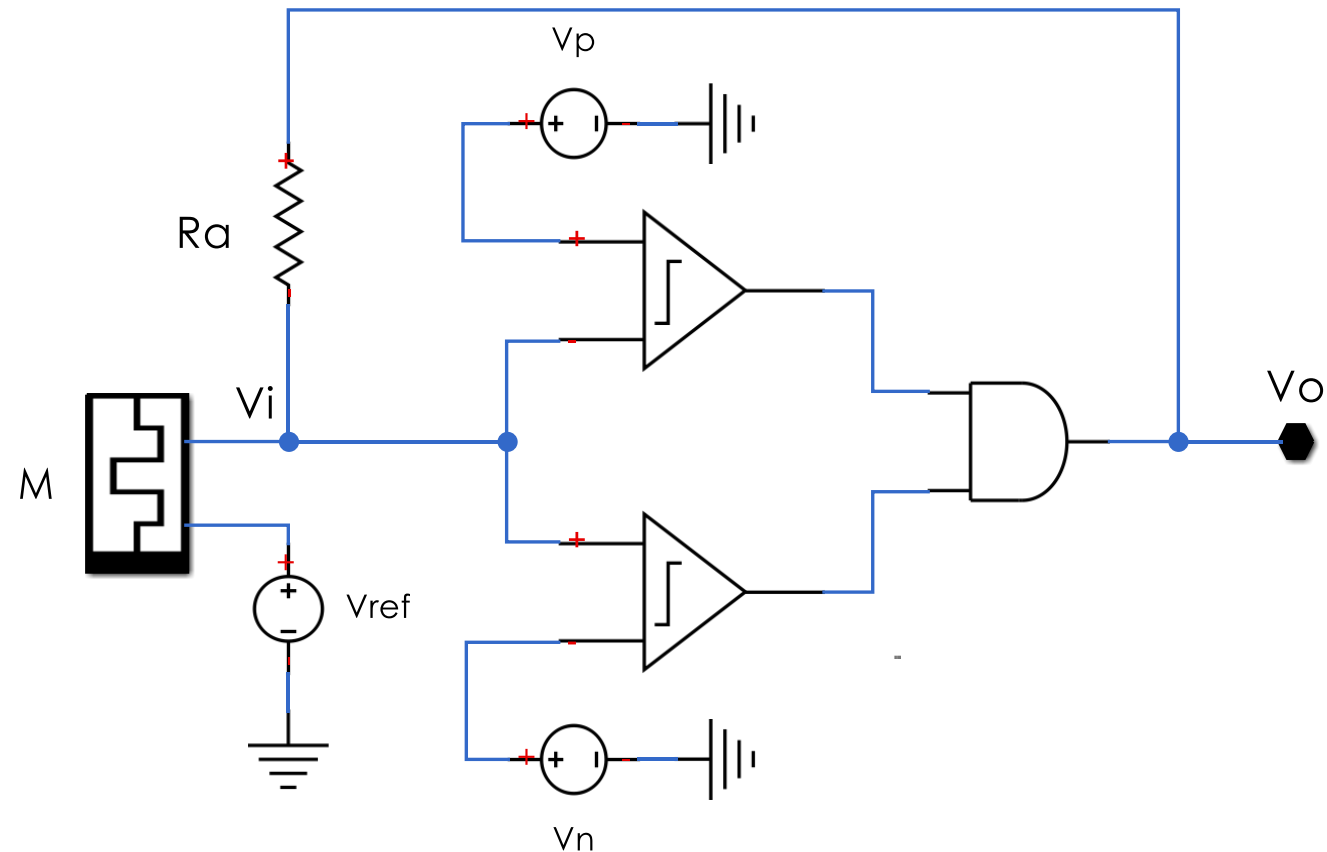
- Resistencia:

$$R_{mp} = R_a \frac{V_p - V_{ref}}{V_{oh} - V_p} \rightarrow (R \text{ en estado alto})$$

$$R_{mn} = R_a \frac{V_n - V_{ref}}{V_{ol} - V_n} \rightarrow (R \text{ en estado bajo})$$

- Ecuación de estado:

$$\frac{dx}{dt} = \frac{k(V_o(t) - V_{ref})(4x(1-x))}{R_a + R_{OFF} - x(R_{OFF} - R_{ON})}$$



▫ Duración de los semiciclos de la señal:

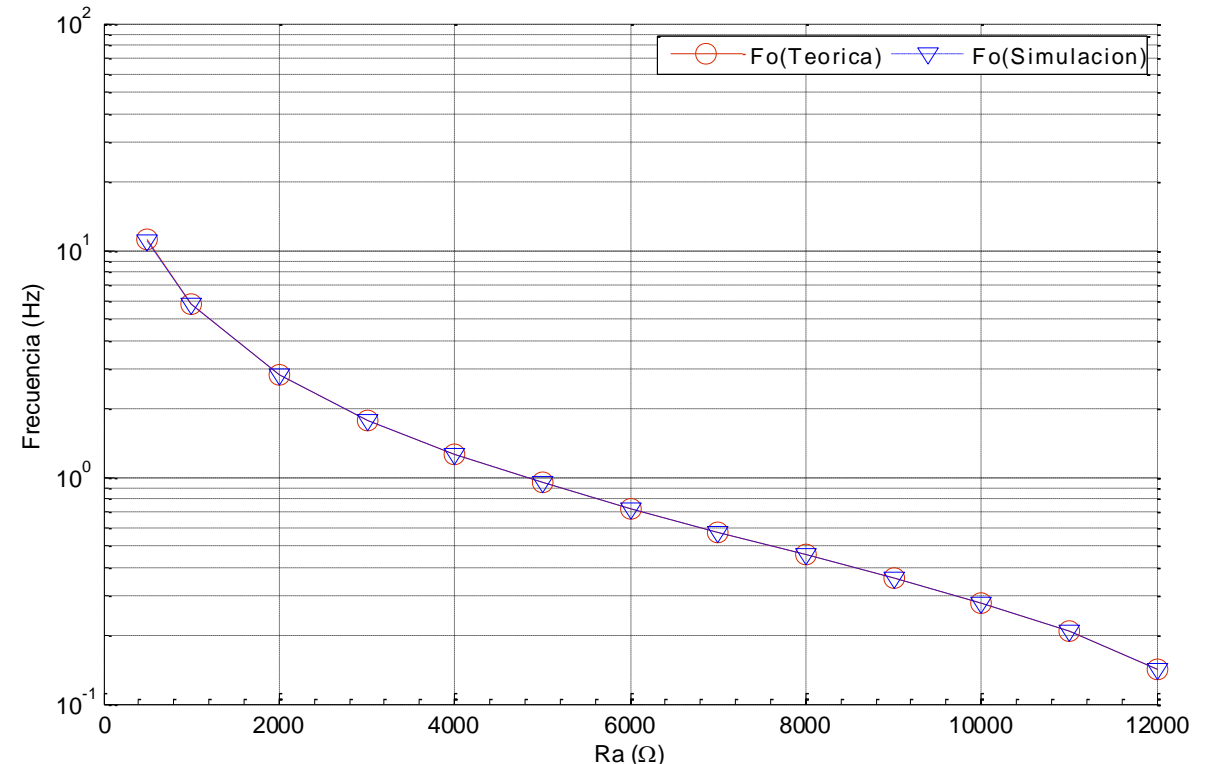
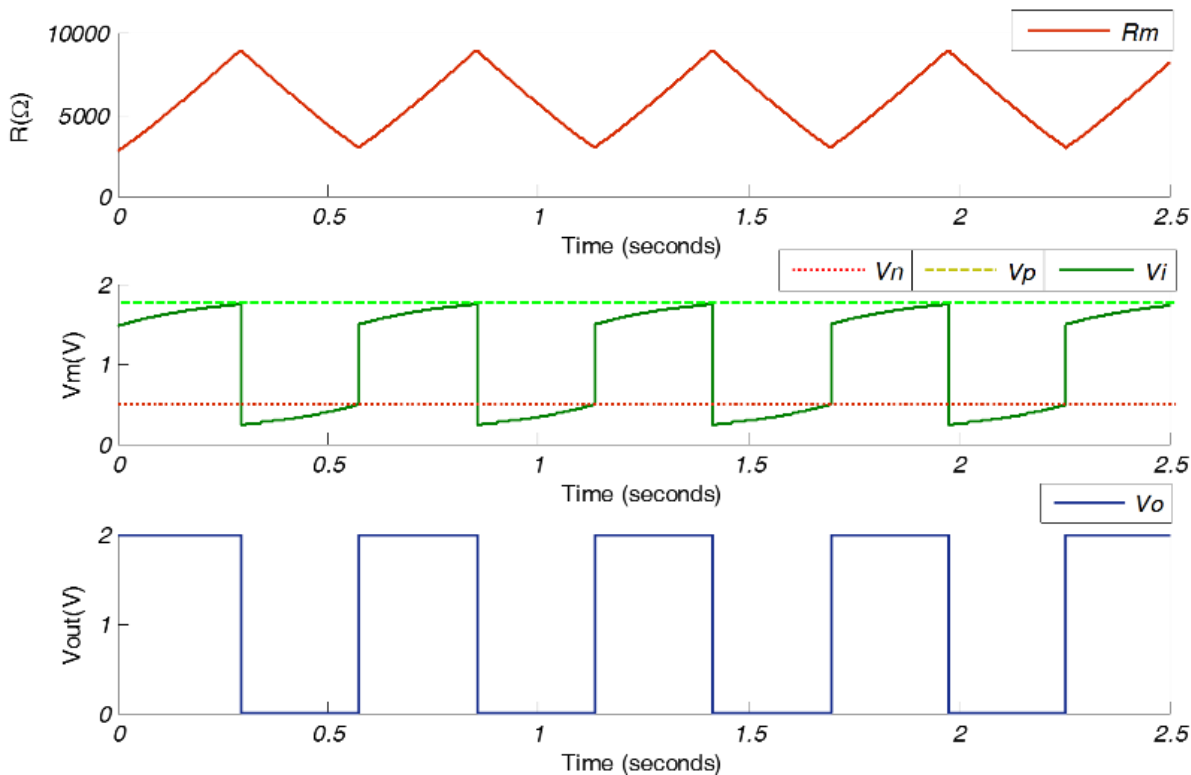
$$T_H = \frac{(R_a + R_{off}) \ln\left(\frac{R_{Mn} - R_{off}}{R_{Mp} - R_{off}}\right) + (R_{on} + R_a) \ln\left(\frac{R_{on} - R_{Mp}}{R_{on} - R_{Mn}}\right)}{4k(V_{OH} - V_{ref})}$$

$$T_L = \frac{(R_a + R_{off}) \ln\left(\frac{R_{Mp} - R_{off}}{R_{Mn} - R_{off}}\right) + (R_{on} + R_a) \ln\left(\frac{R_{on} - R_{Mn}}{R_{on} - R_{Mp}}\right)}{4k(V_{OL} - V_{ref})}$$

▫ Frecuencia de oscilación:

$$f = \frac{1}{T_H + T_L}$$

✓ Resultados:

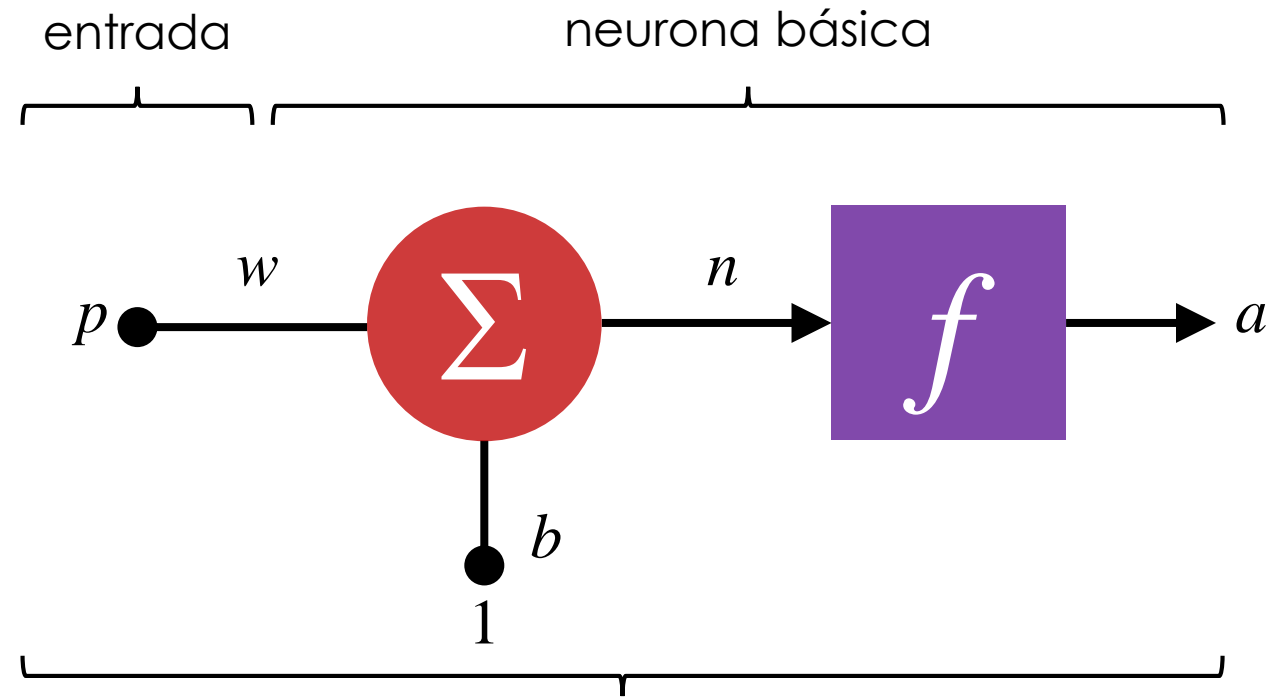
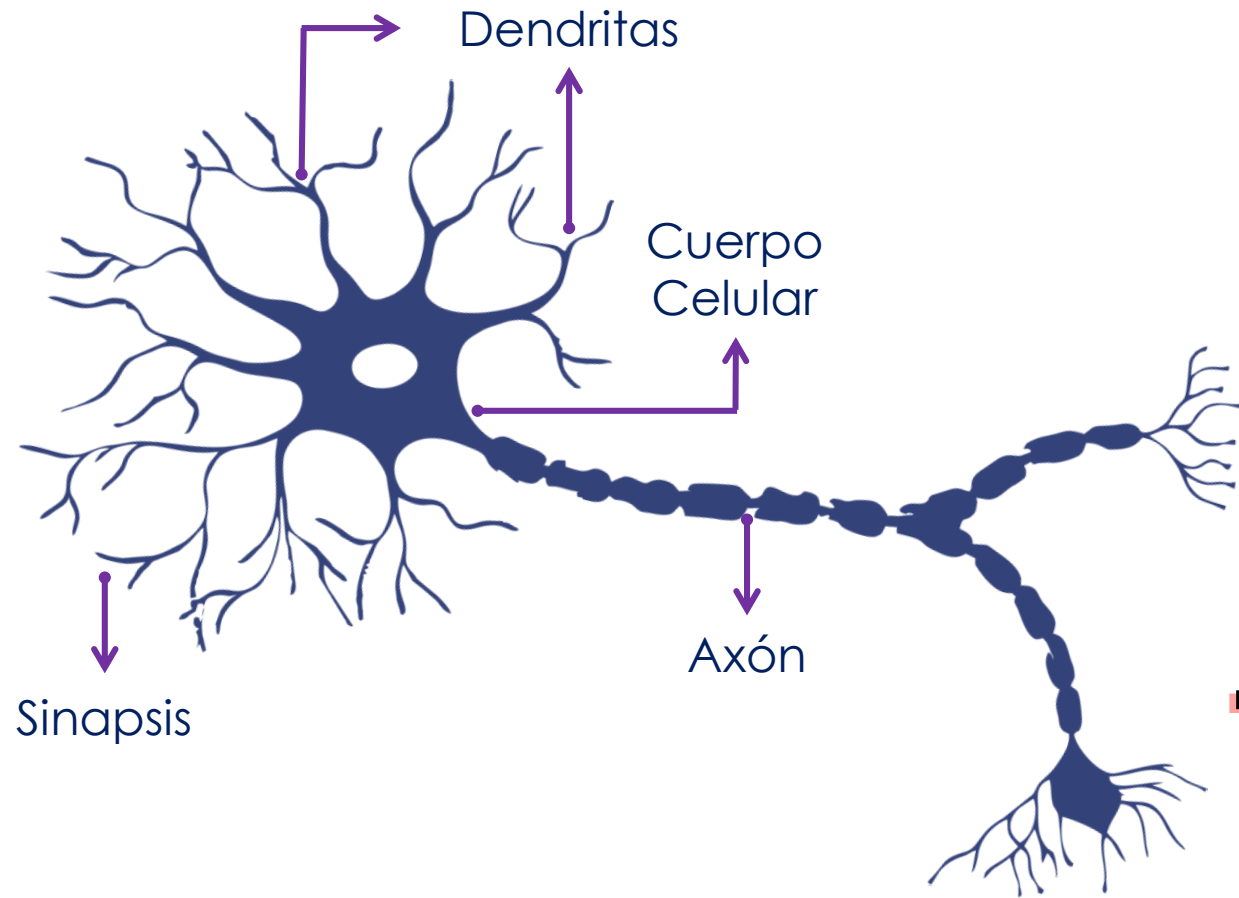


Redes Neuronales Artificiales

Bloque 2

Modelo de neurona básica

- Neurona biológica:



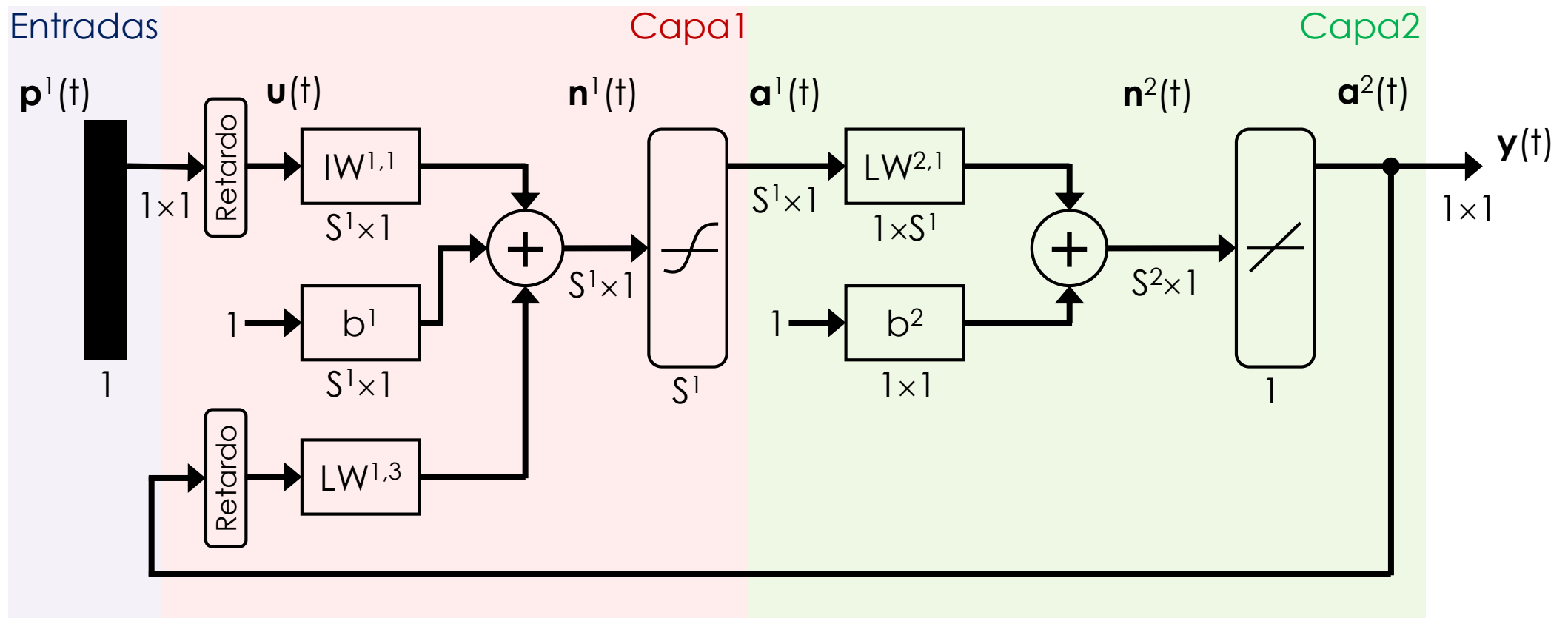
$$a = f(wp + b)$$

- Modelo de Neurona de una sola entrada

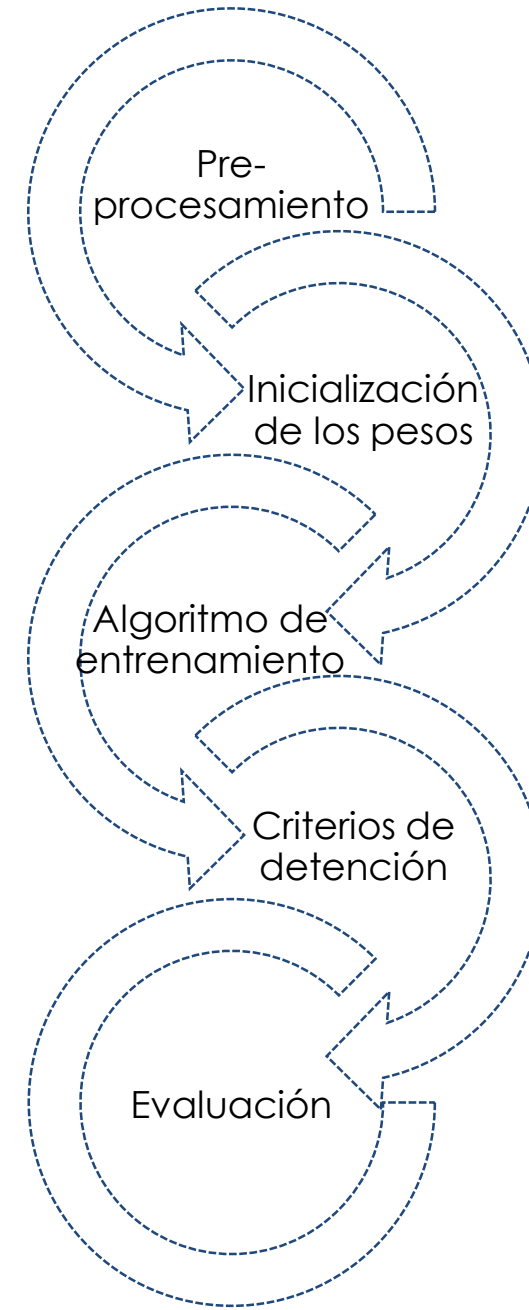
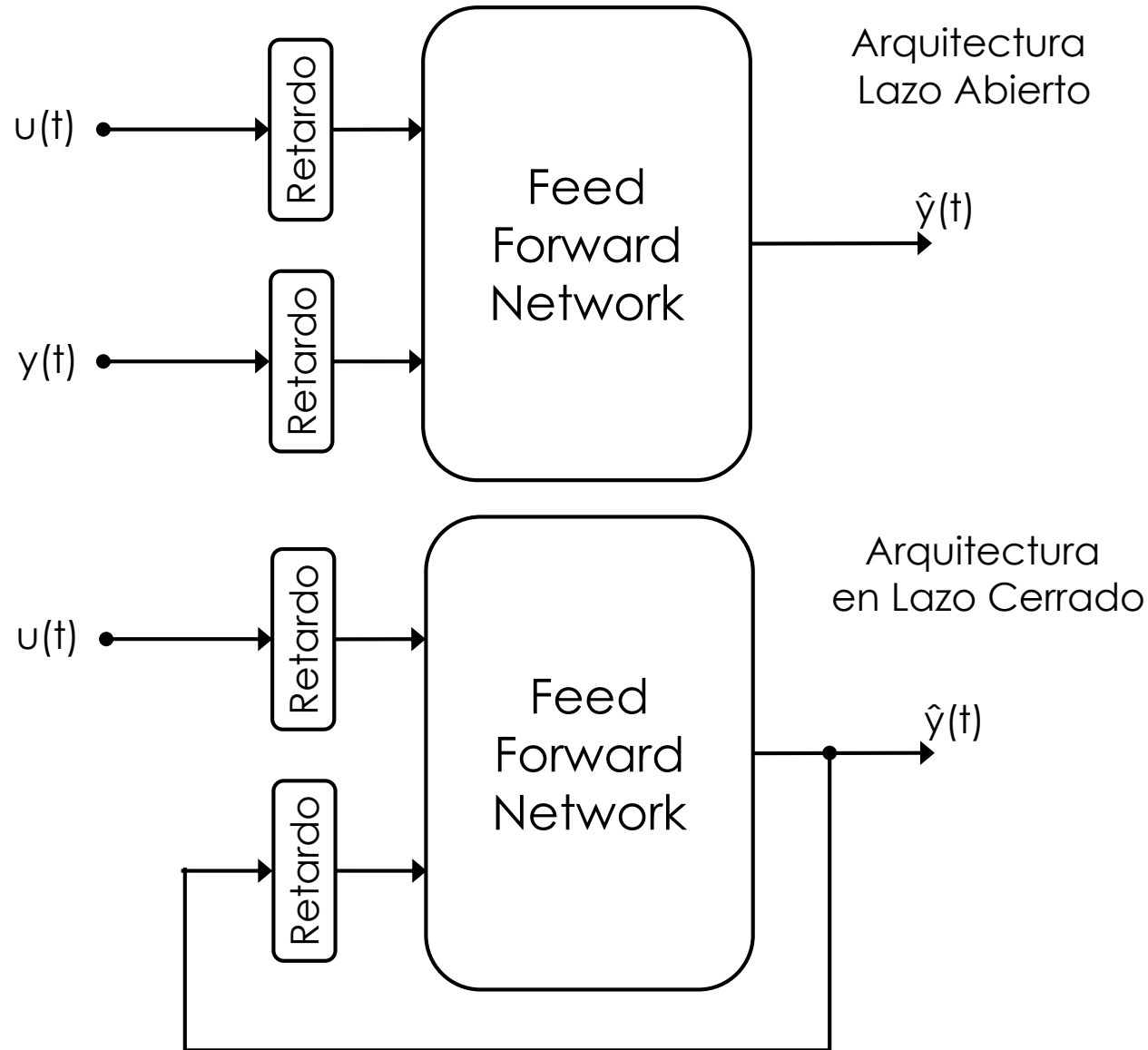
Arquitectura de red

- Tipología NARX (Nonlinear Autoregressive Network with Exogenous Inputs):

$$y(t) = f(y(t - 1), y(t - 2), \dots, y(t - n_y), u(t - 1), u(t - 2), \dots, u(t - n_u))$$



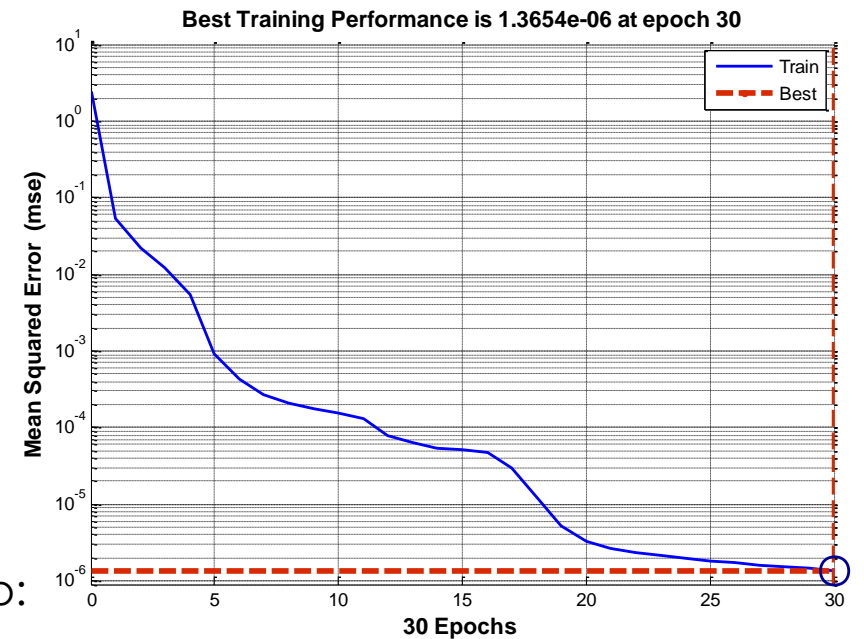
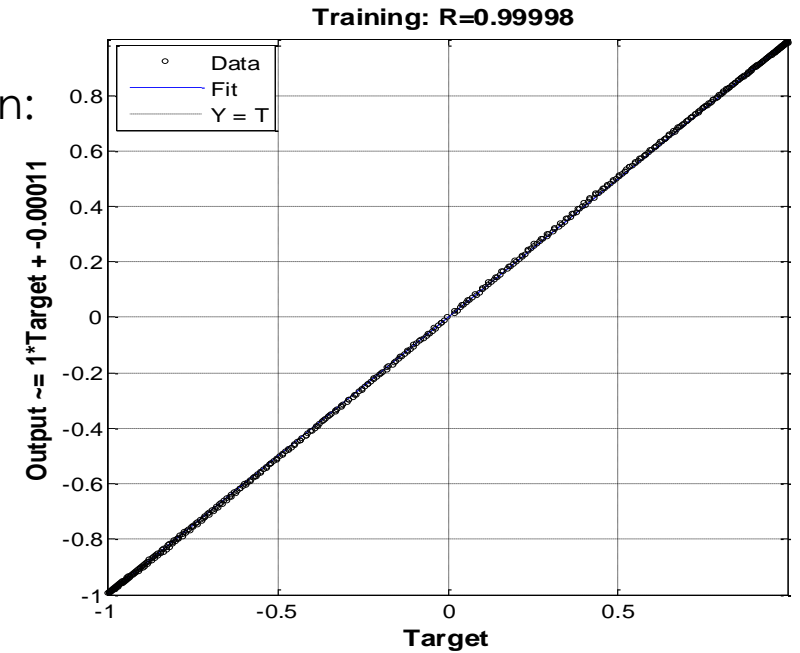
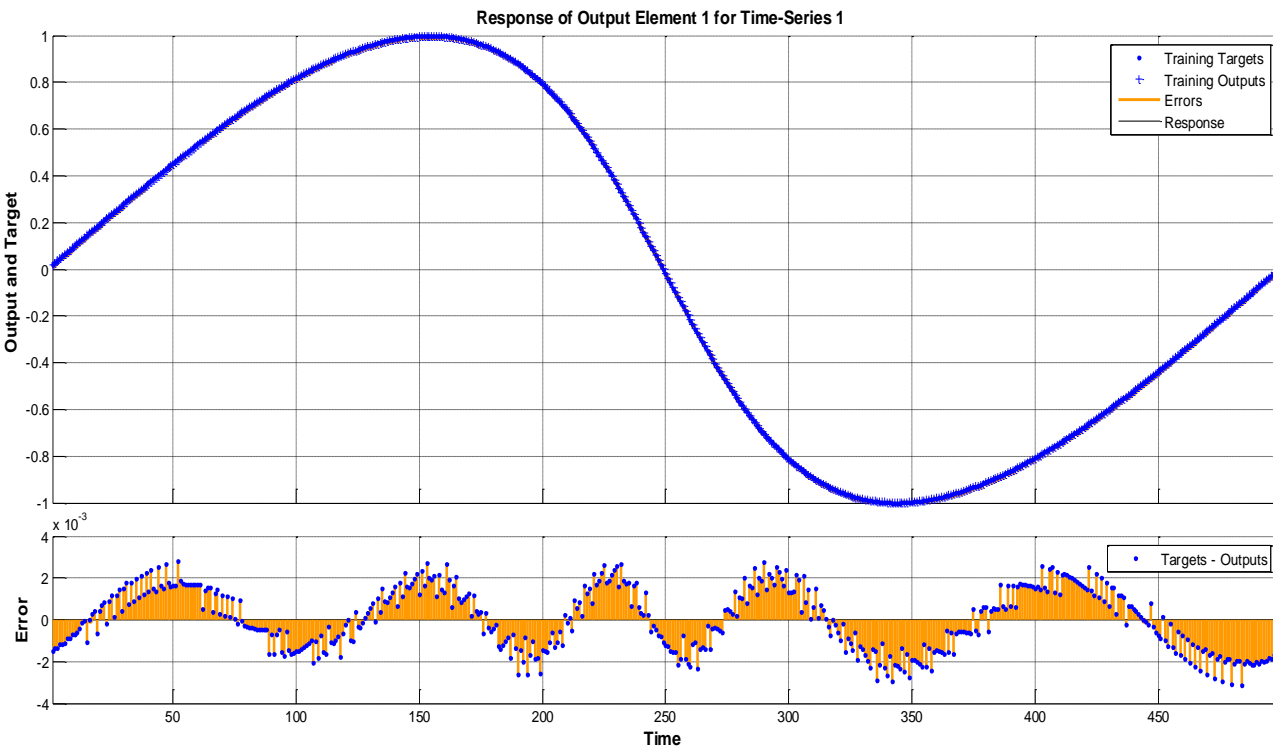
Entrenamiento



- Evaluación de la red

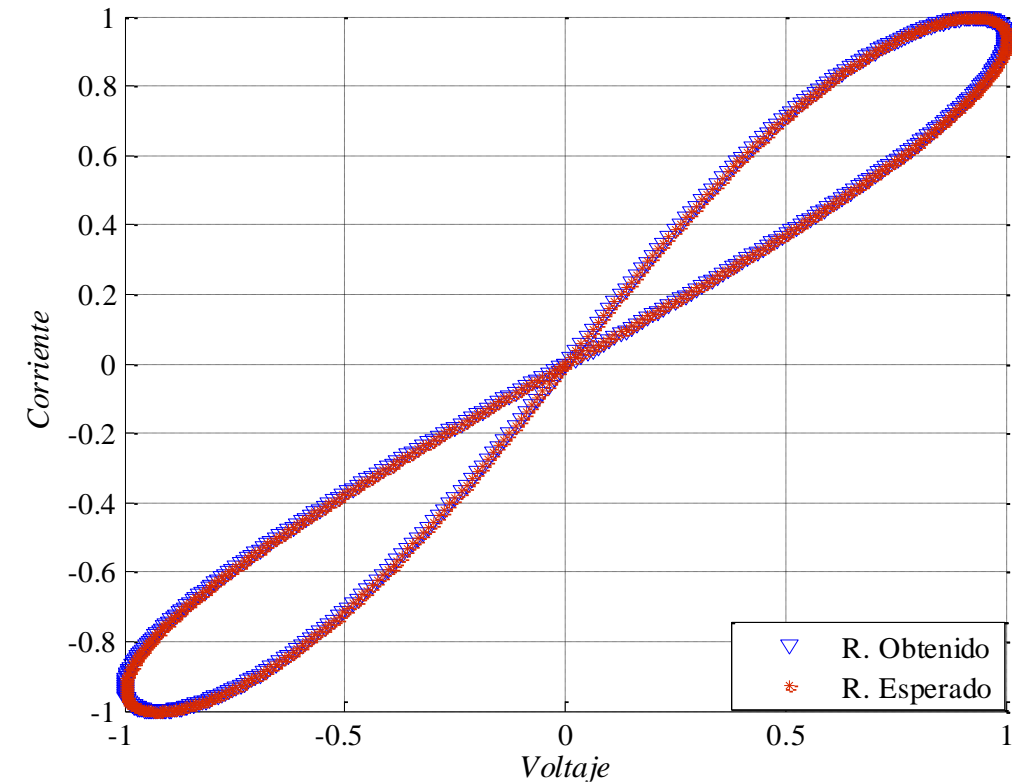
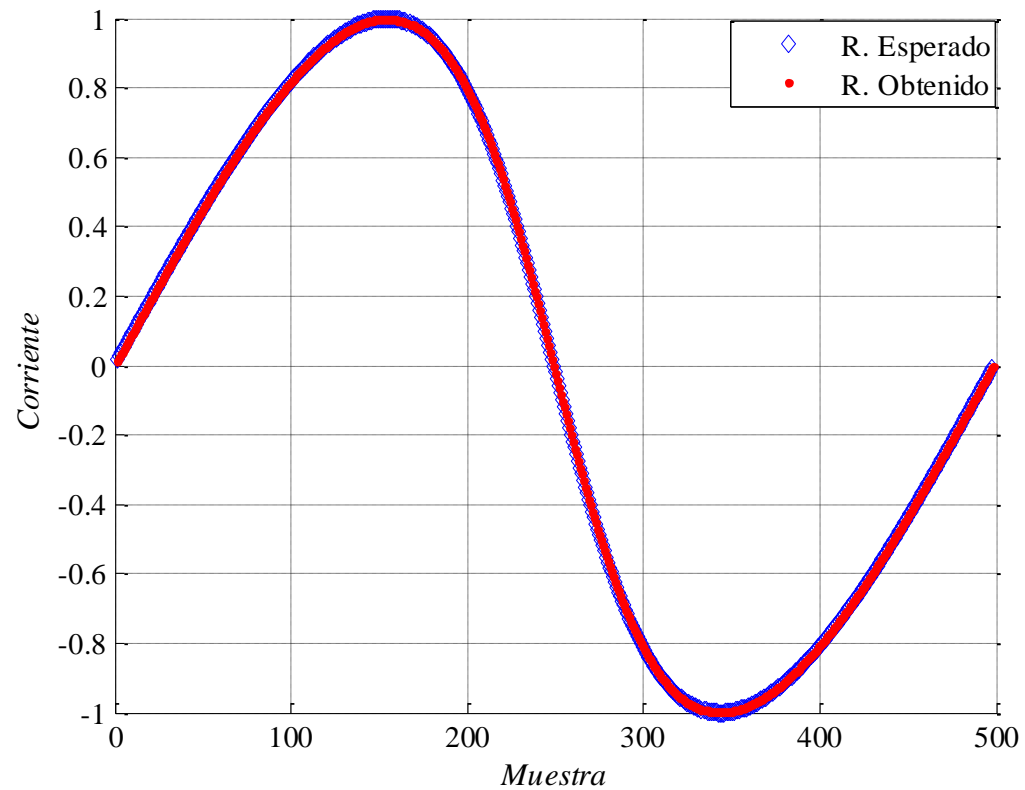
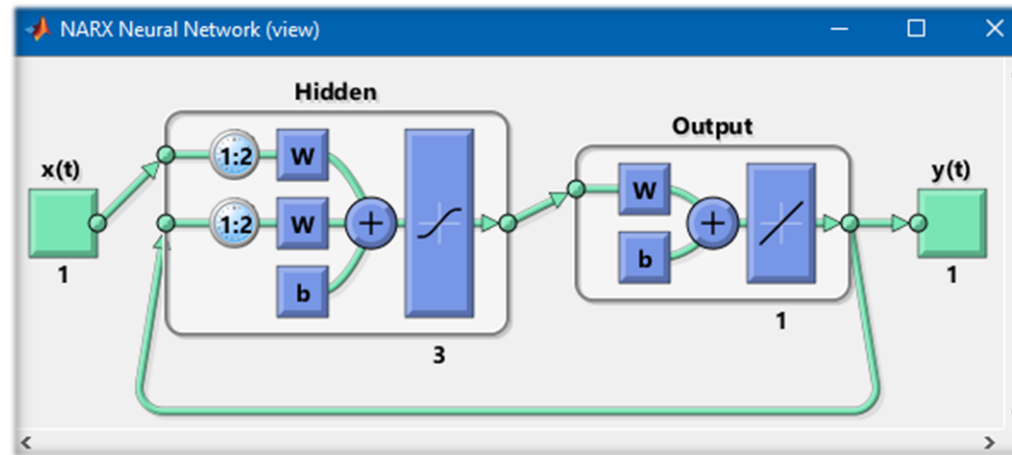
- Respuesta en Series de Tiempo

- Gráfica de regresión:

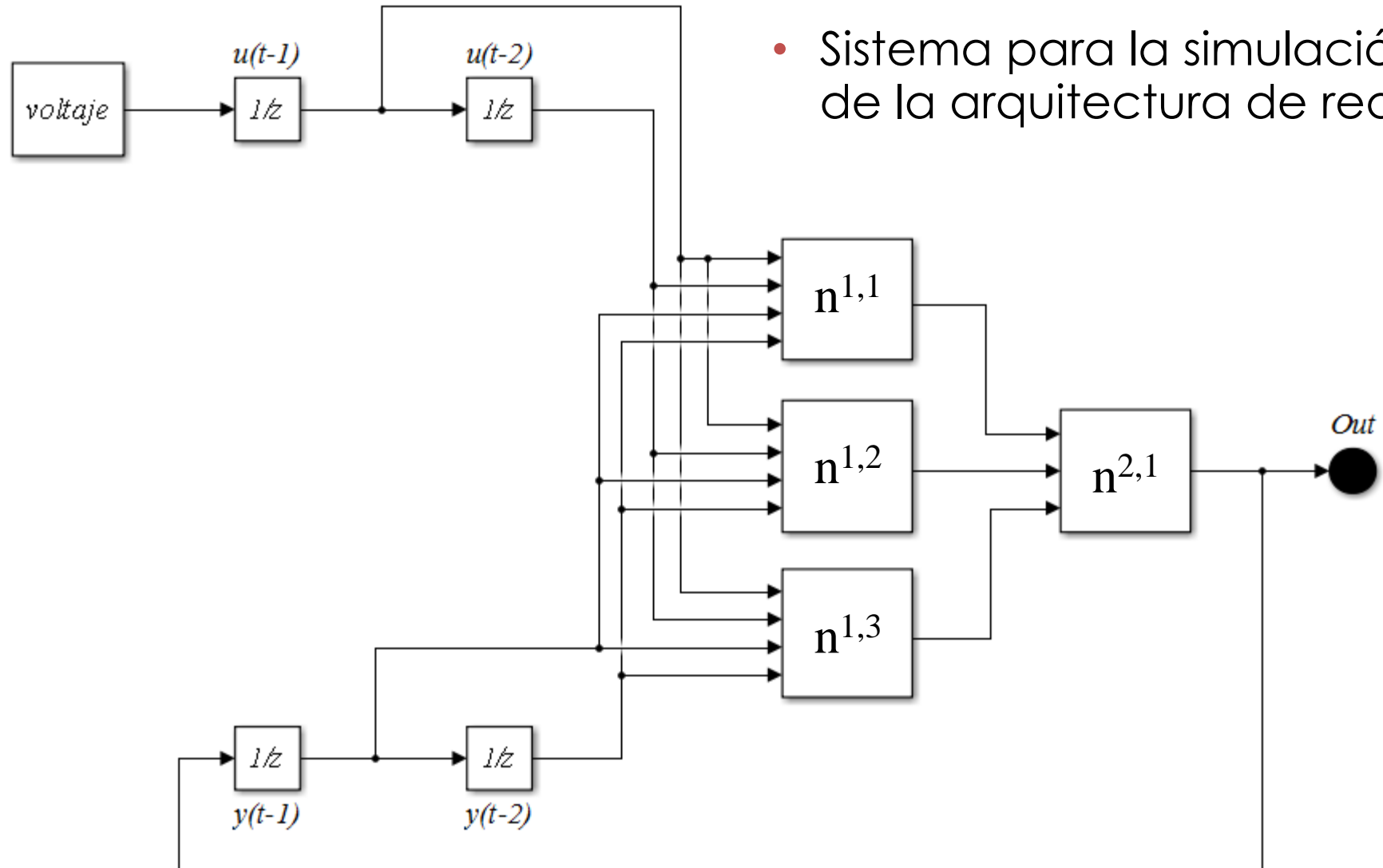


- Gráfica de rendimiento:

- Respuesta de la Red:

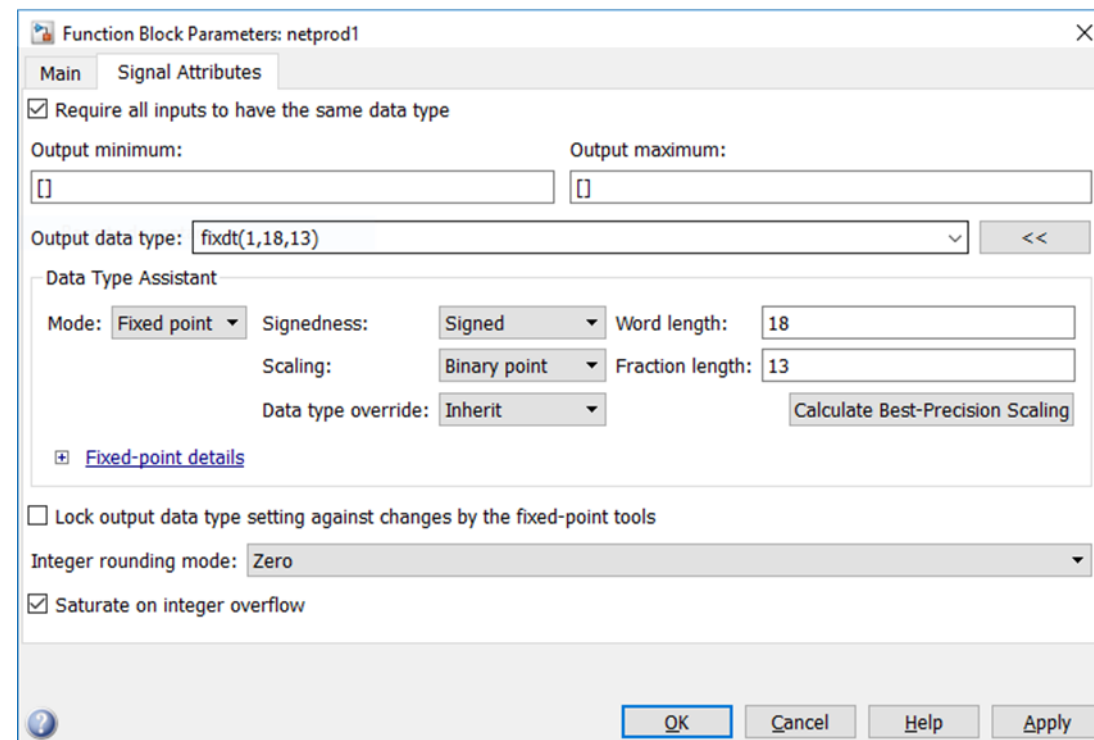
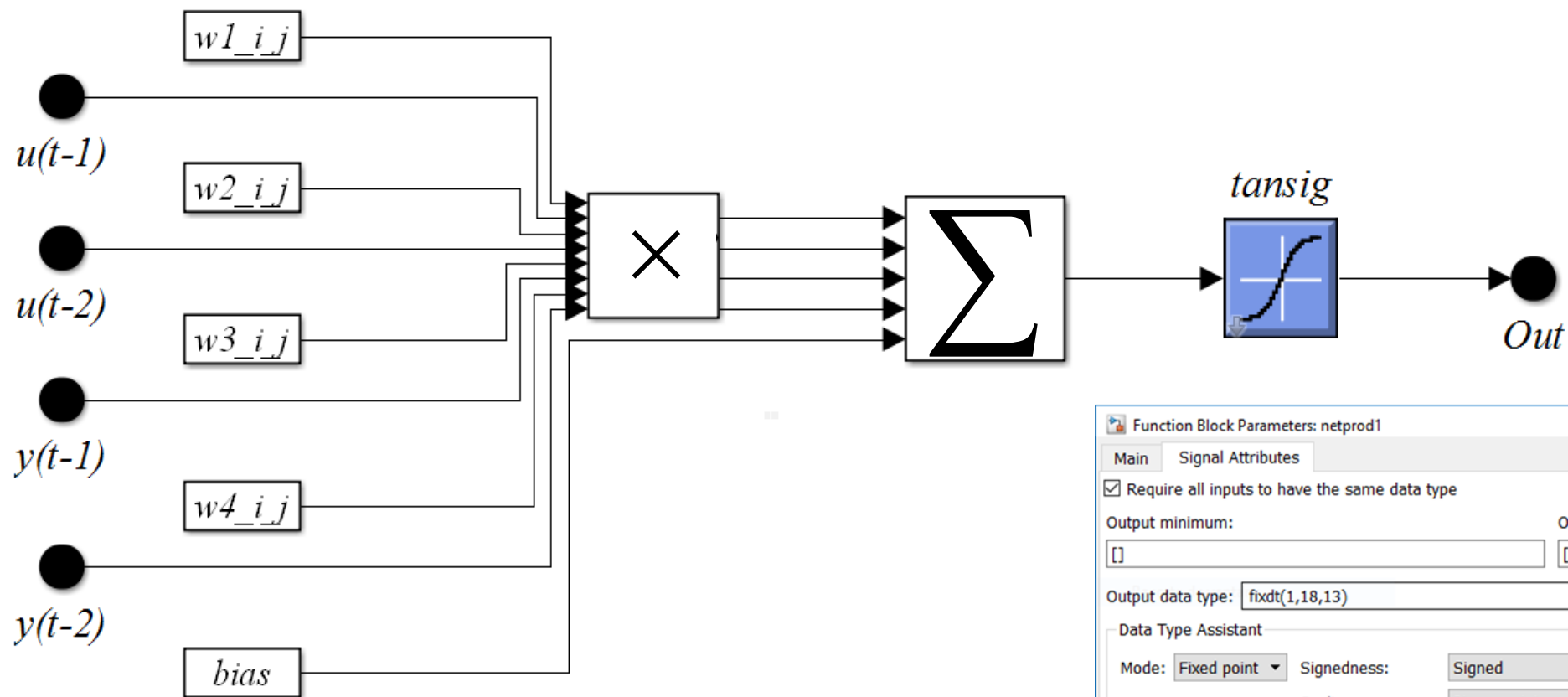


Representación mediante Simulink

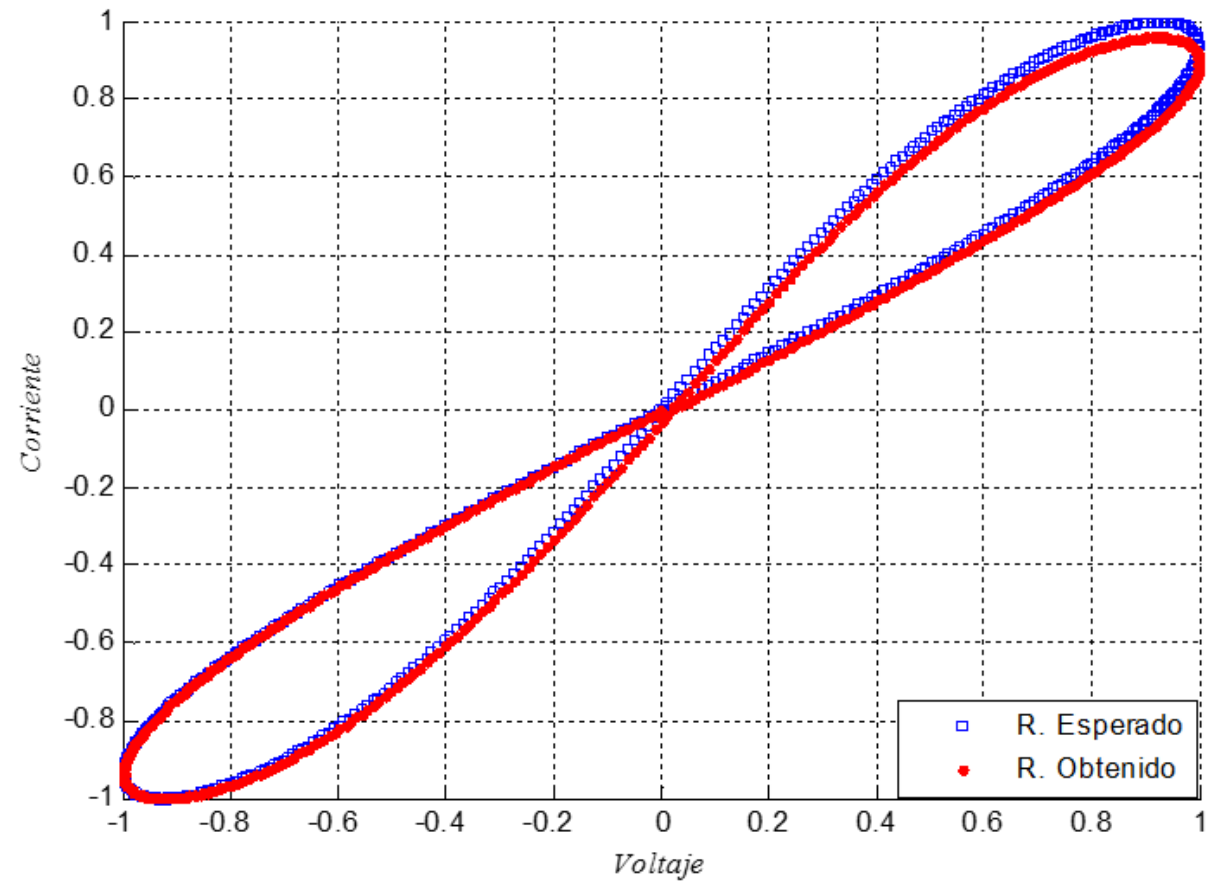
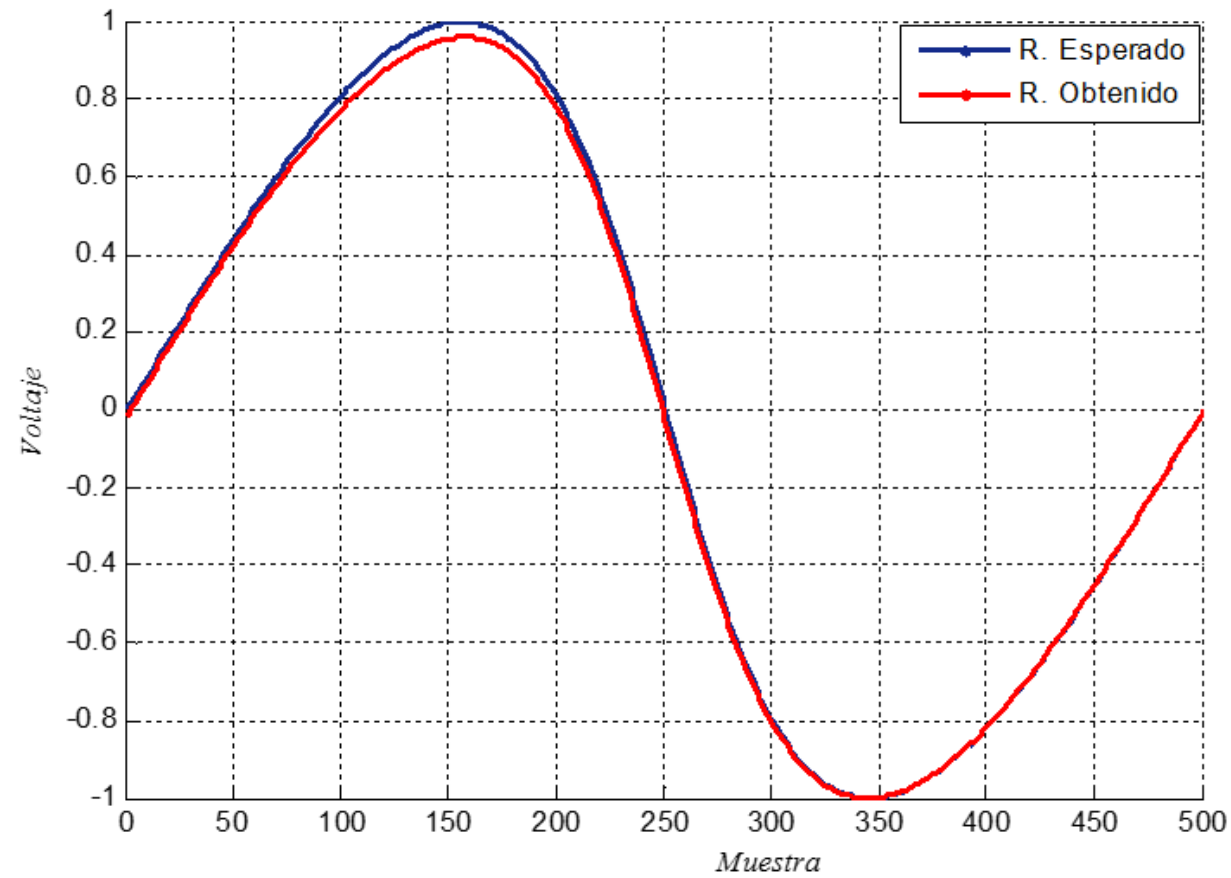


- Sistema para la simulación de la arquitectura de red:

- Subsistema de neurona digital:

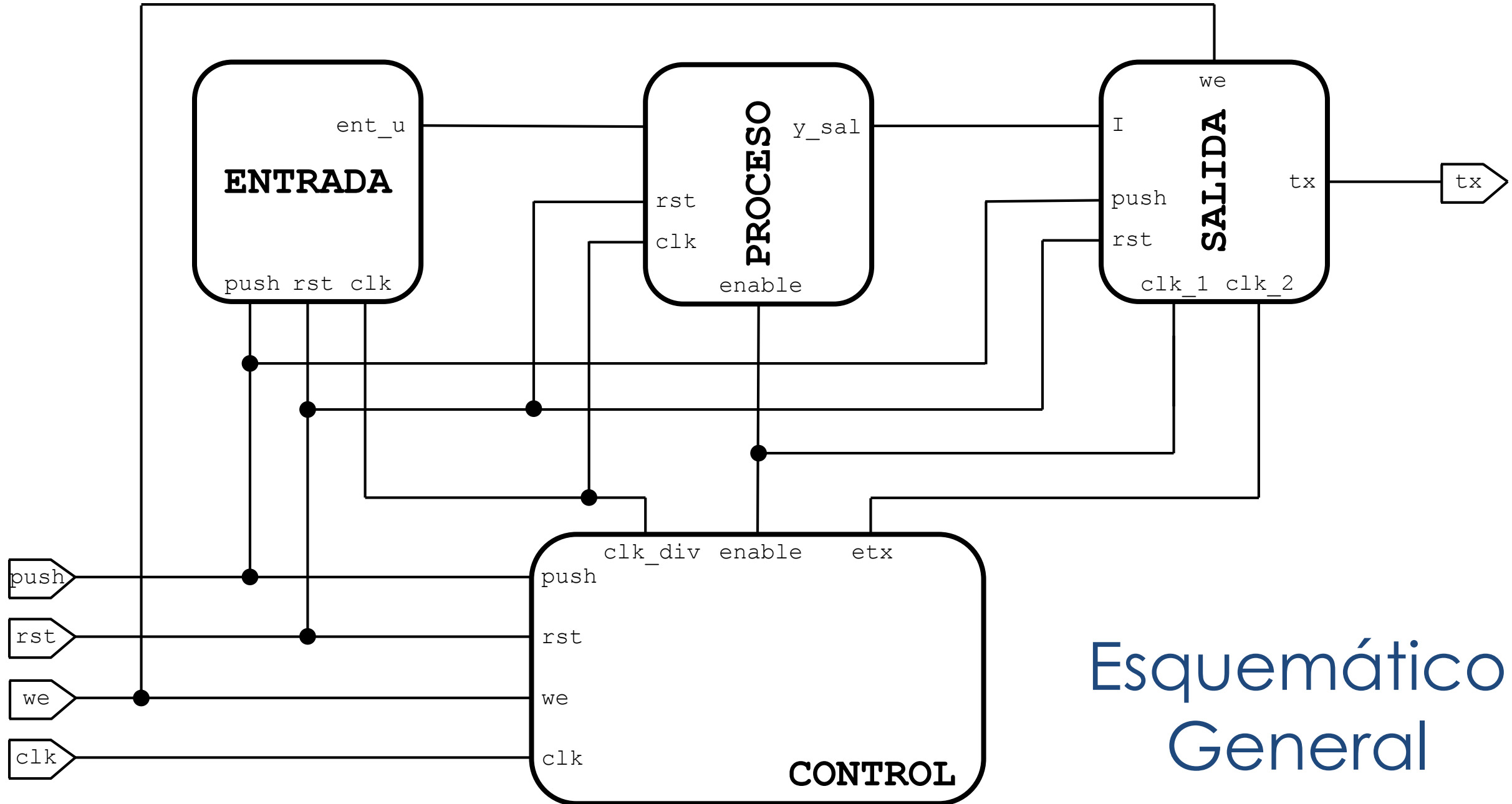


- Respuesta del sistema:



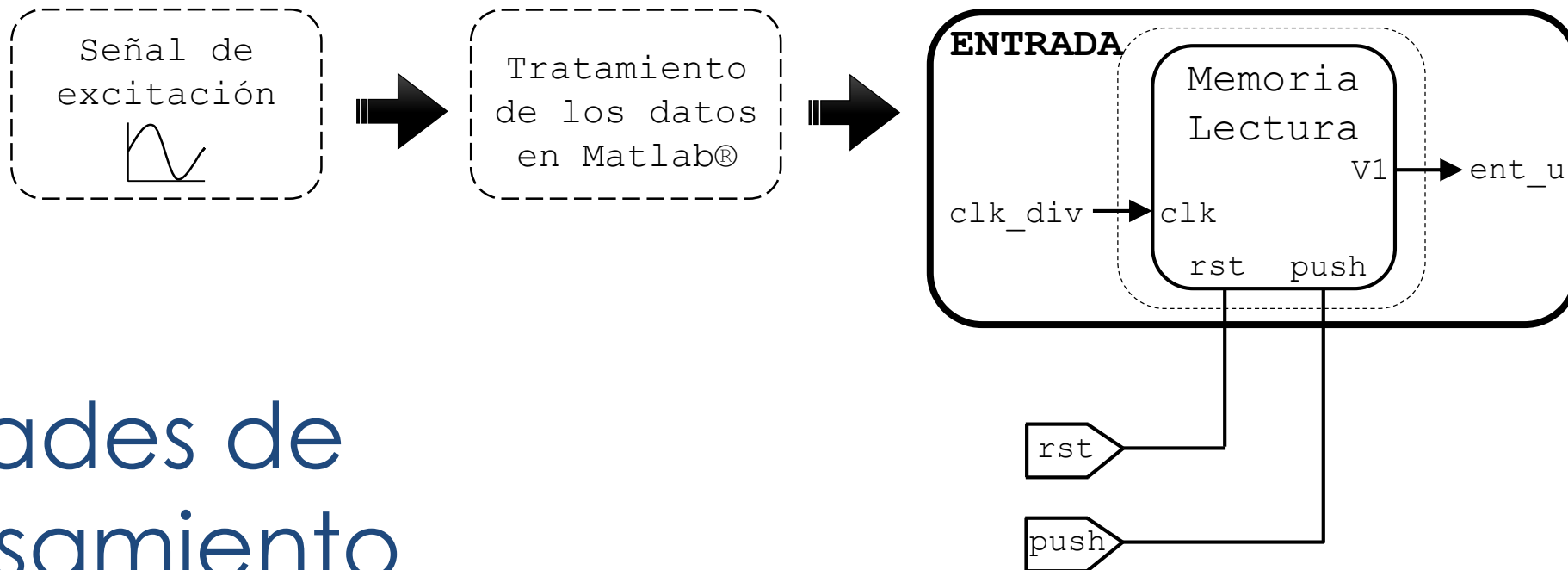
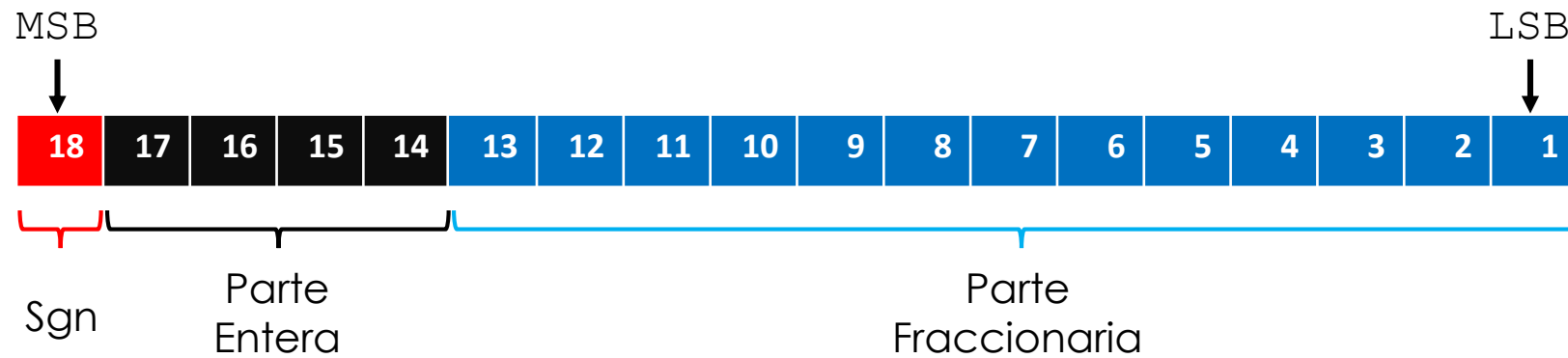
Implementación digital en FPGA

Bloque 3



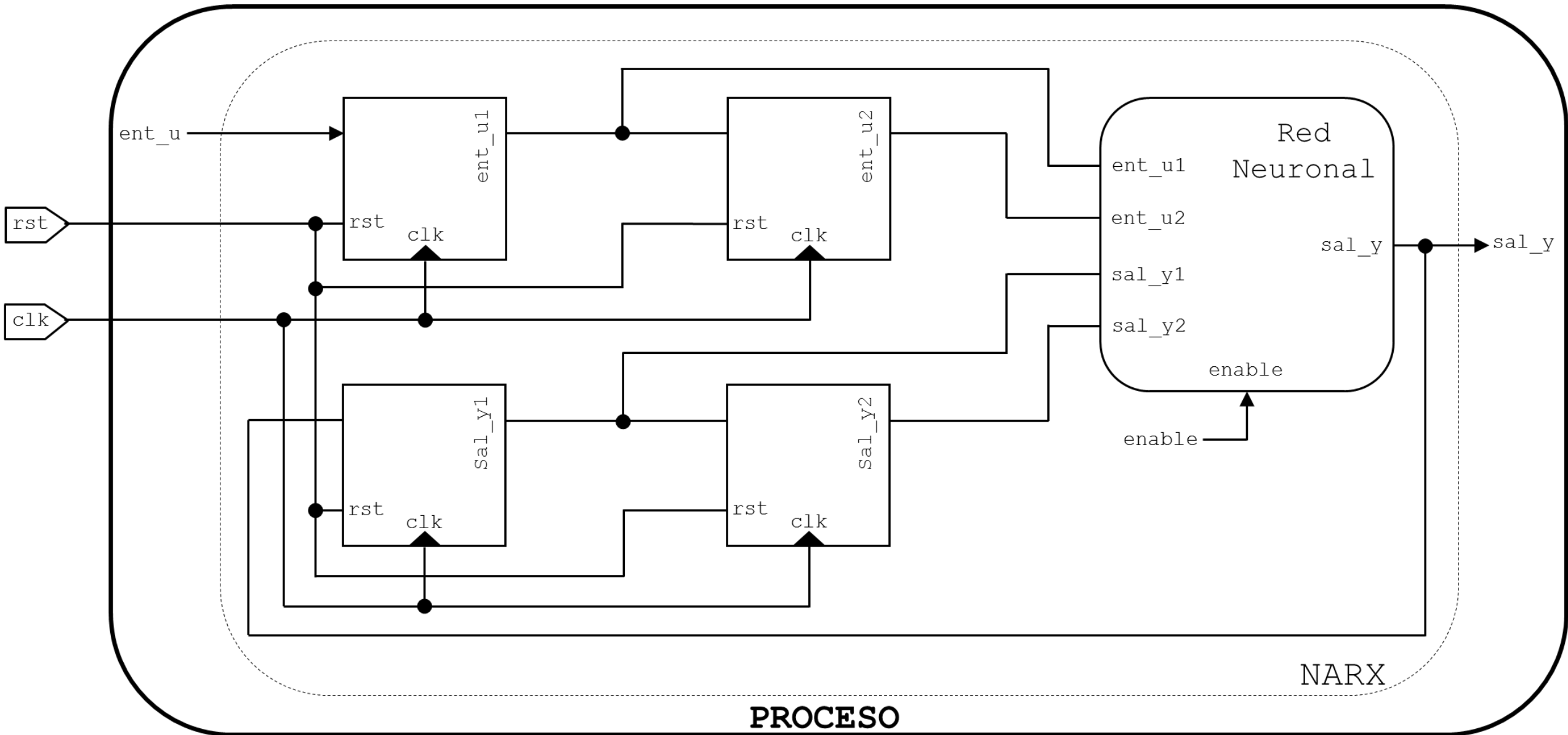
Esquemático General

- Módulo de Entrada:

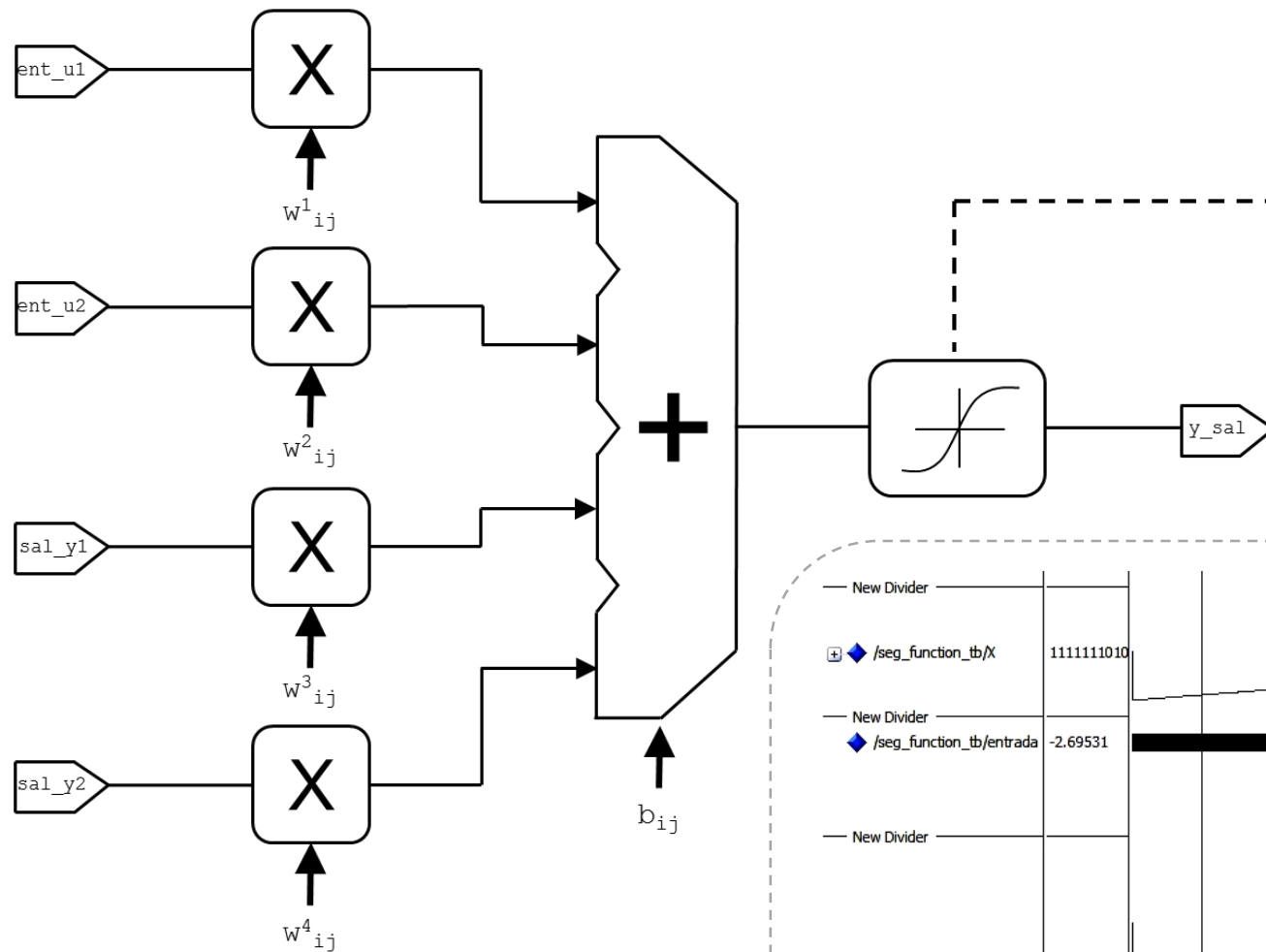


Unidades de procesamiento

- Módulo de Procesamiento:



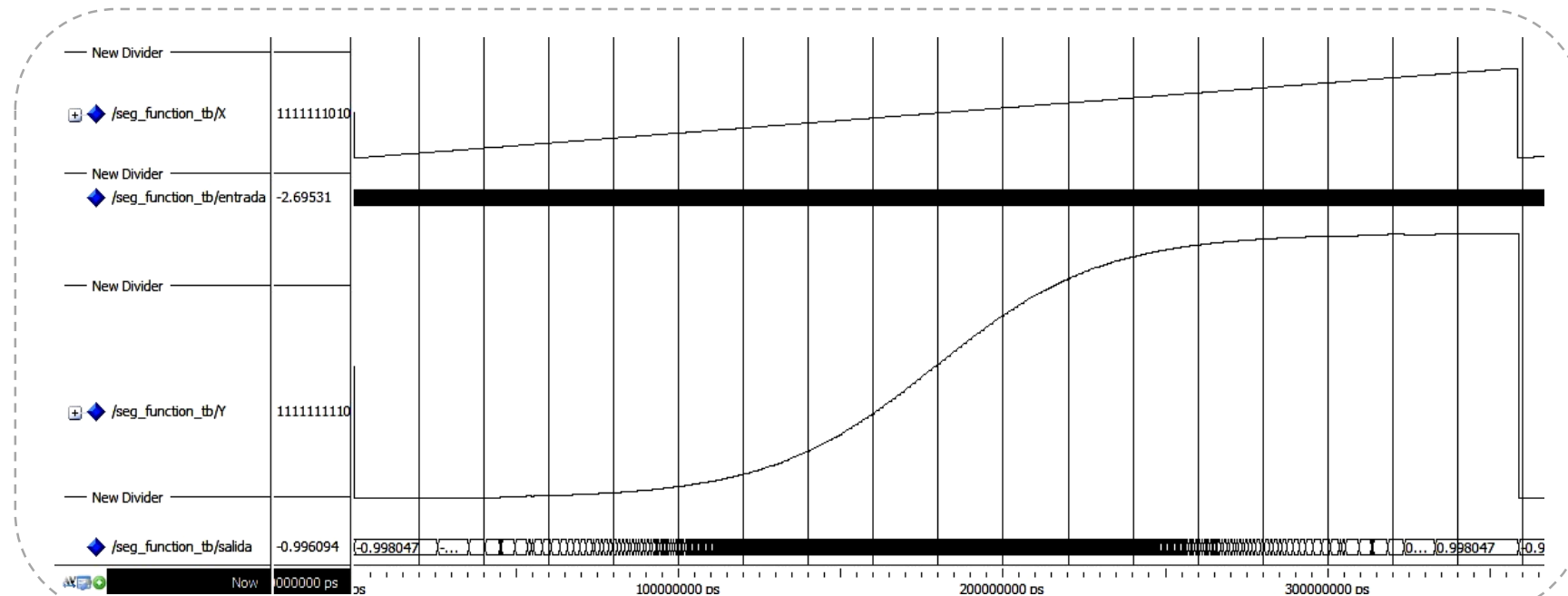
Unidad del modelo de neurona:



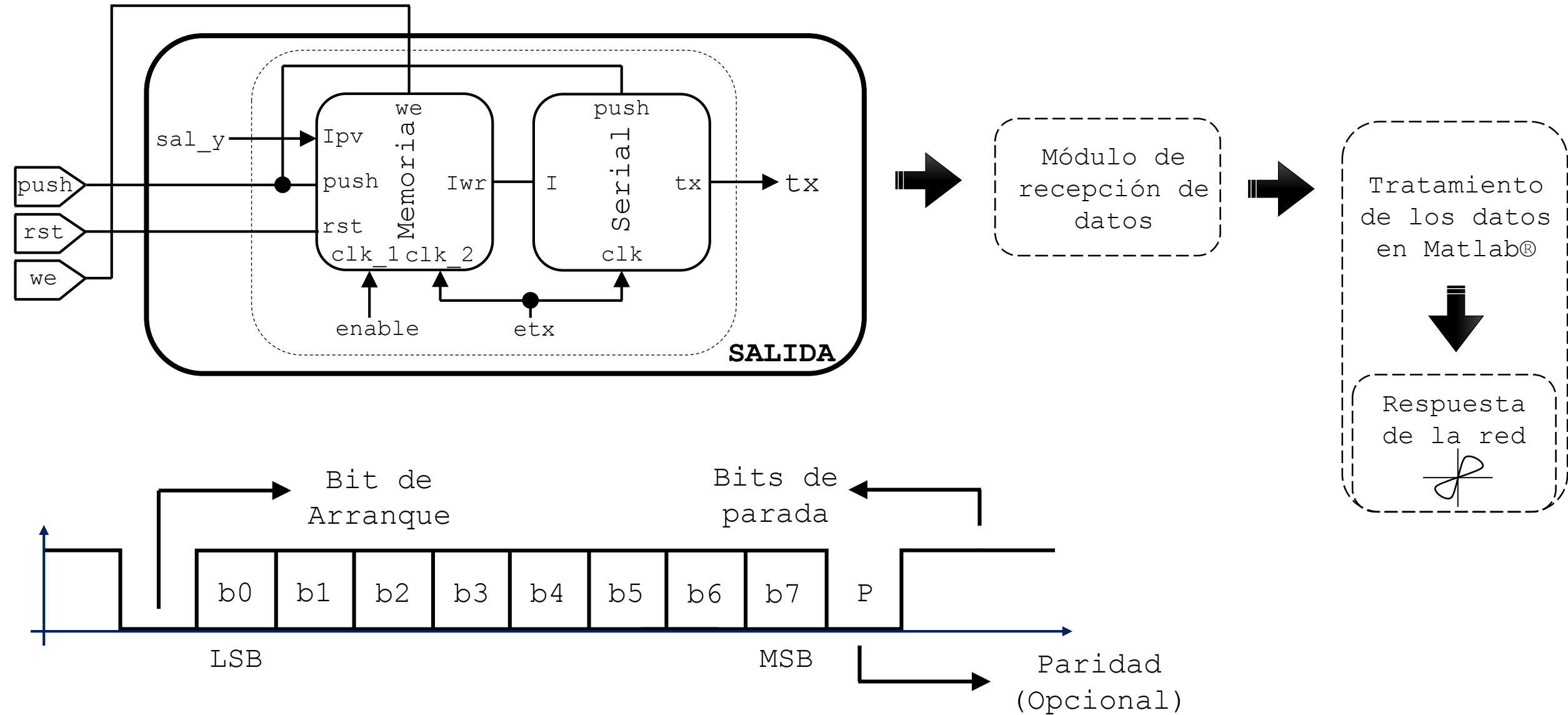
Tangente Sigmoidal:

$$f(x) = \frac{1 - e^{-x}}{1 + e^{-x}}$$

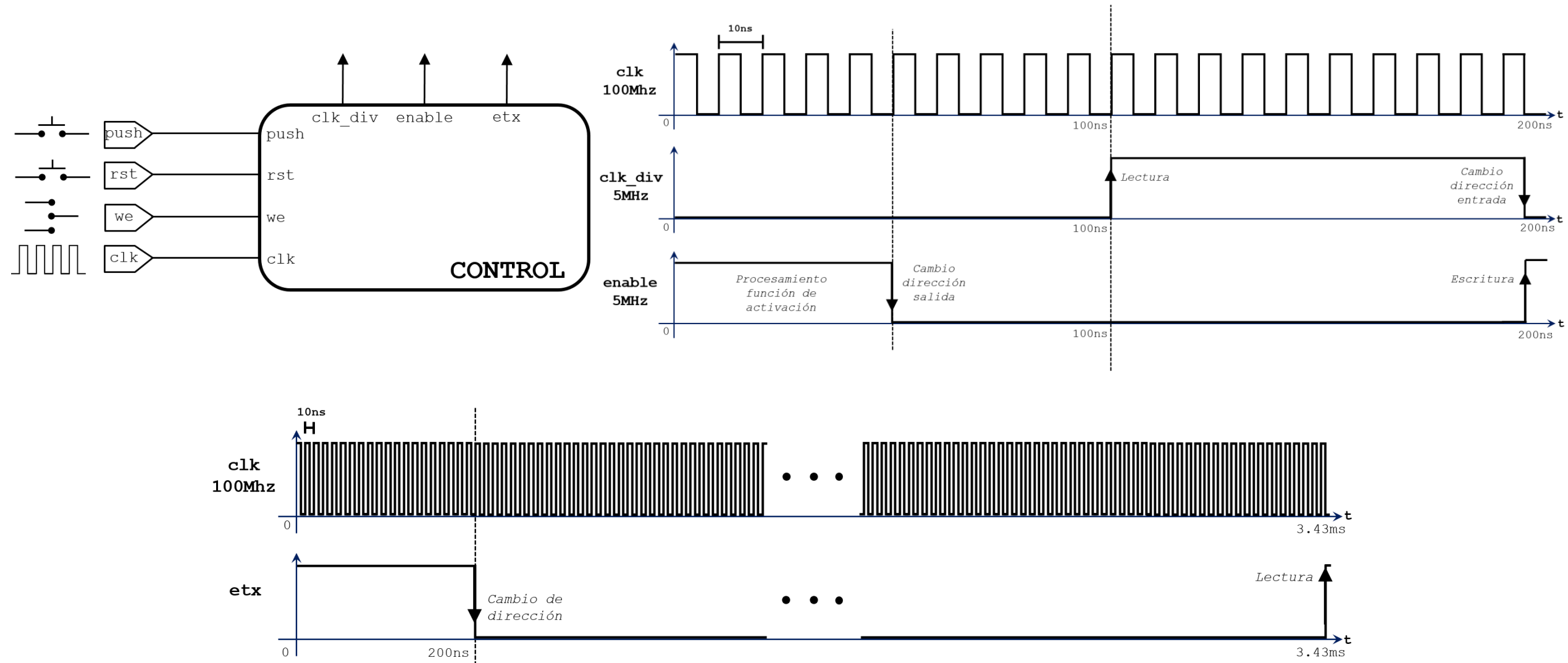
Aproximación de la función (Modelsim):



- Módulo de Salida:

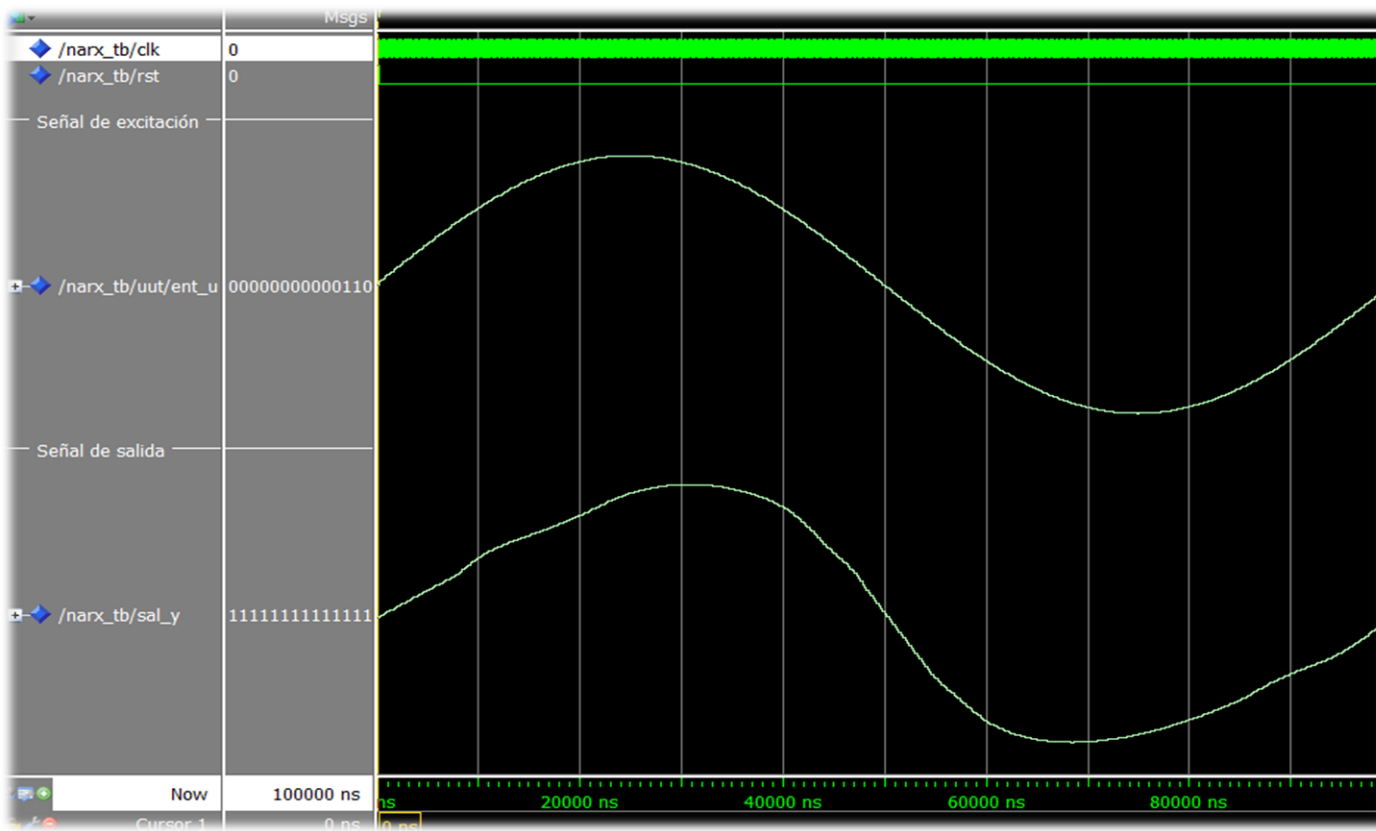


- Módulo de control:



Resultados

- Simulación en Modelsim:

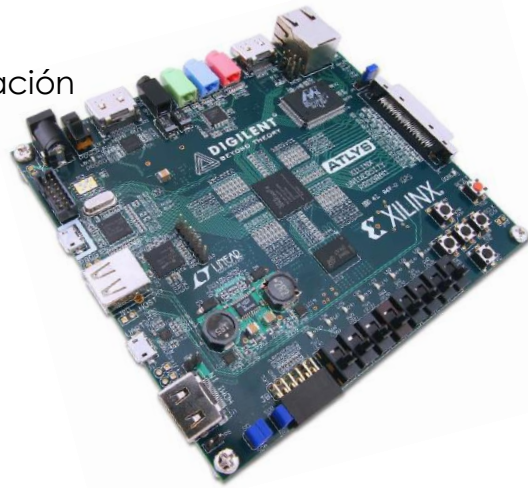


- Resumen de recursos empleados:

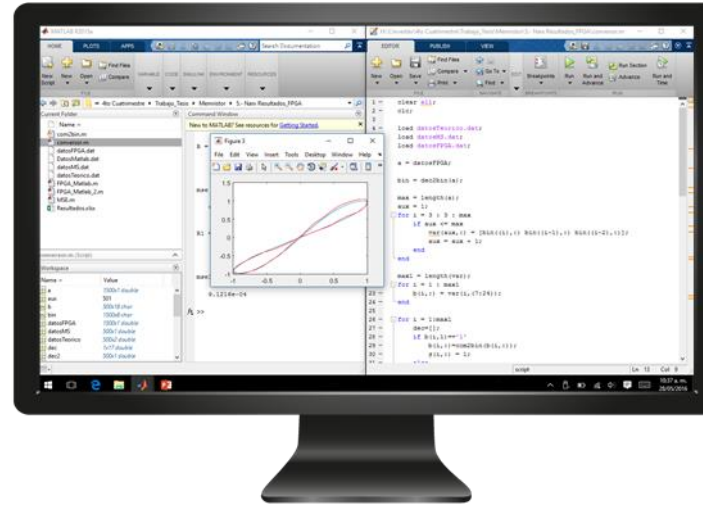
Slice Logic Utilization	Used	Available	Utilization
Number of Slice Registers	259	54,576	1%
Number of Slice LUTs	629	27,288	2%
Number of occupied Slices	222	6,822	3%
Number of bonded IOBs	5	218	2%
Number of RAMB8BWERS	1	232	1%
Number of DSP48A1s	22	58	37%

- Resultados de la implementación

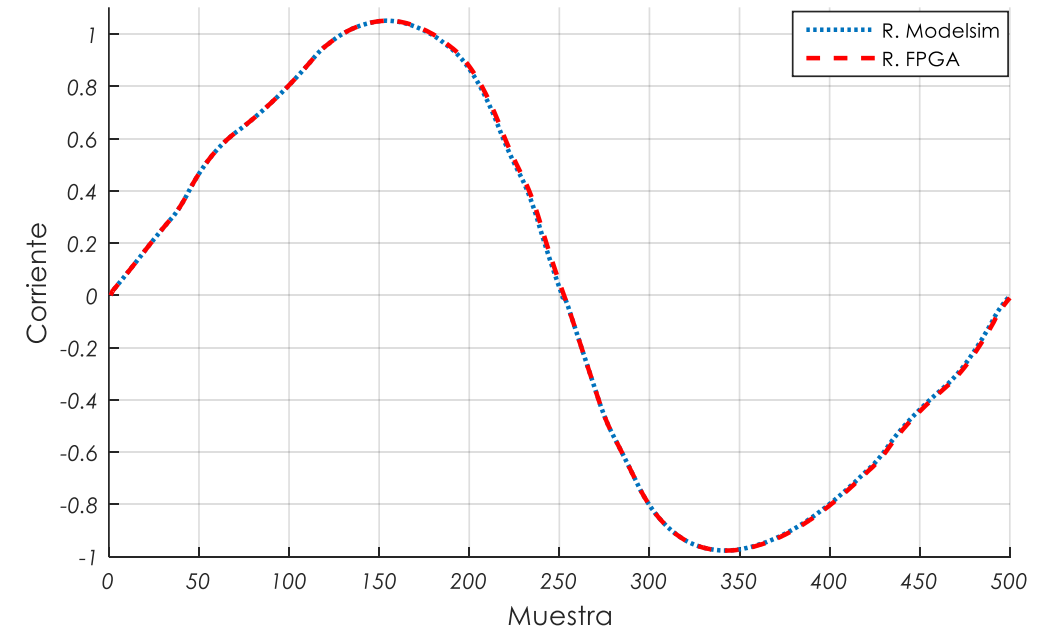
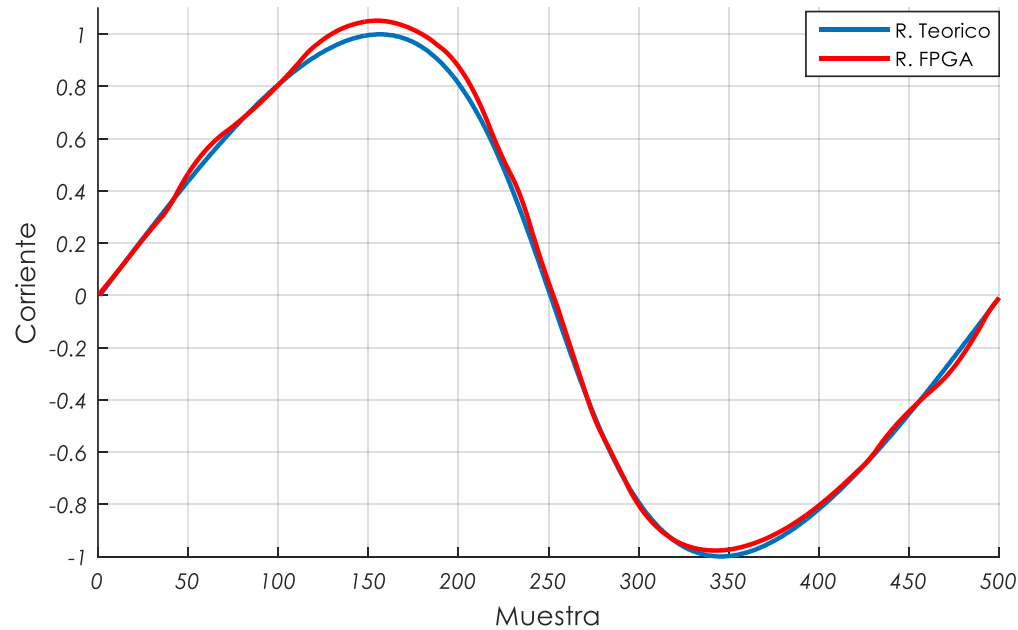
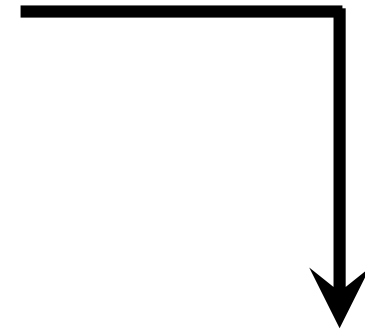
Implementación



Transmisión



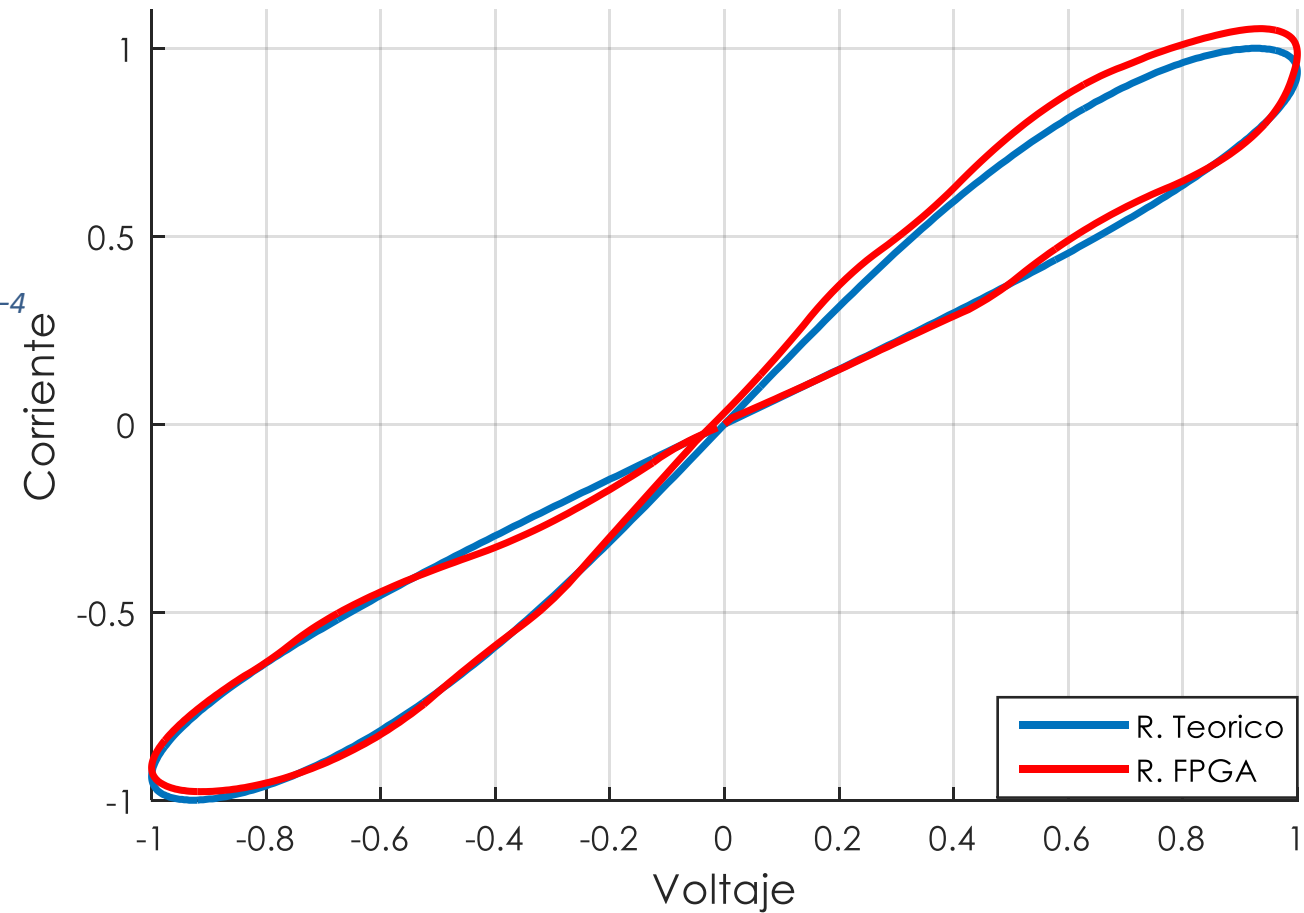
Análisis



- Evaluación de los resultados:

$$MSE = \frac{1}{N} \sum_{i=1}^N (t_i - a_i)^2 \rightarrow MSE = 9.1399 \times 10^{-4}$$

$$R = \frac{\sum_{q=1}^Q (t_q - \bar{t})(a_q - \bar{a})}{(Q - 1)s_t s_a} \rightarrow R = 0.9996$$



Conclusiones:



- Se efectuó el análisis del modelo brindado por Hewlett Packard basado en la teoría de Chua.
- Fue posible la realización de un modelo a bloques capaz de reproducir las expresiones y comprobar su funcionamiento en un sistema mas robusto.
- Basados en datos numéricos se llevó a cabo la descripción de la metodología para la construcción de una red capaz de aproximar la respuesta del memristor.
- A diferencia de lo reportado, se realizó la implementación en tecnología FPGA de la arquitectura de red.

Trabajo Futuro:

- Considerar el desarrollo del modelo en red neuronal en función de la relación constitutiva *carga-flujo*.
- Es posible realizar un estudio particular de los mecanismos que definen el comportamiento del dispositivo. De esta manera, es posible mejorar la respuesta del modelo en red neuronal para la aproximación del comportamiento del Memristor.
- En función de un mejor ajuste en la respuesta de predicción de la red, es posible, efectuar la modificación de los parámetros de enteramiento.
- Con base en la modificación de los parámetros de la arquitectura de red, es necesario considerar la adecuación de la implementación en el FPGA.

Gracias

Dr. Felipe Gómez Castañeda
Dr. J. Antonio Moreno Cadenas
Dr. Oliverio Arellano Cárdenas
M. en C. Luis Martin Flores Nava
M en C. Gerardo Tornez Xavier



2:05 p. m.