



Proyecto de Doctorado

Aproximación de respuesta no lineal y dinámica
de un memristor en tecnología digital

Presenta:

M. en C. Gerardo Marcos Tornez Xavier

Directores de Tesis:

Dr. Felipe Gómez Castañeda

Dr. José Antonio Moreno Cadenas

Octubre 2019

Contenido

- **Hipótesis y objetivos**
- **Bloque 1: El Memristor**
 - Aspectos fundamentales
 - Modelos: Lineal, Lineal con función de ventana, Pickett y TEAM
- **Bloque 2: Uso del modelo en redes neuronales**
 - Problemas de optimización
 - Asignación
 - Transporte
 - Optimizador memristivo
- **Bloque 3: Prototipo digital del memristor en tecnología FPGA**
 - Modelo lineal con función de ventana
 - ThEshold Adaptive Memristor model TEAM
- **Conclusiones generales y Productividad**
- **Trabajo futuro**

Hipótesis

Es posible usar un recurso computacional programable para la emulación de un memristor en sustitución de un memristor físico real.

Objetivos

1. Desarrollo de un prototipo digital del memristor en tecnología FPGA

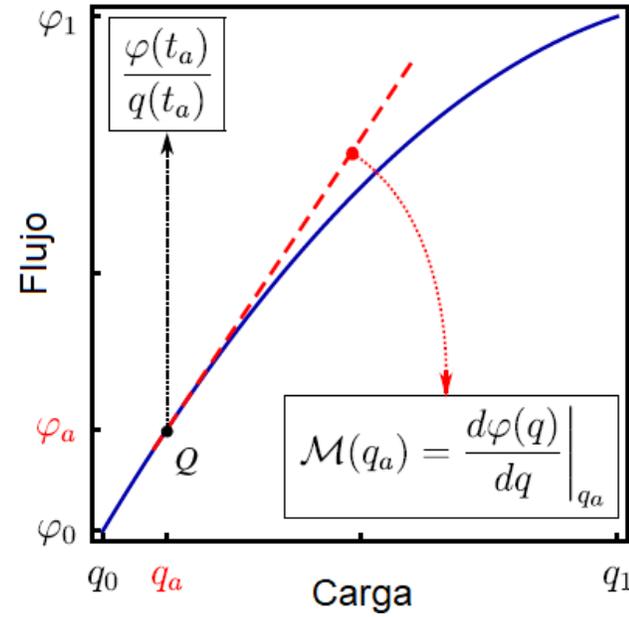
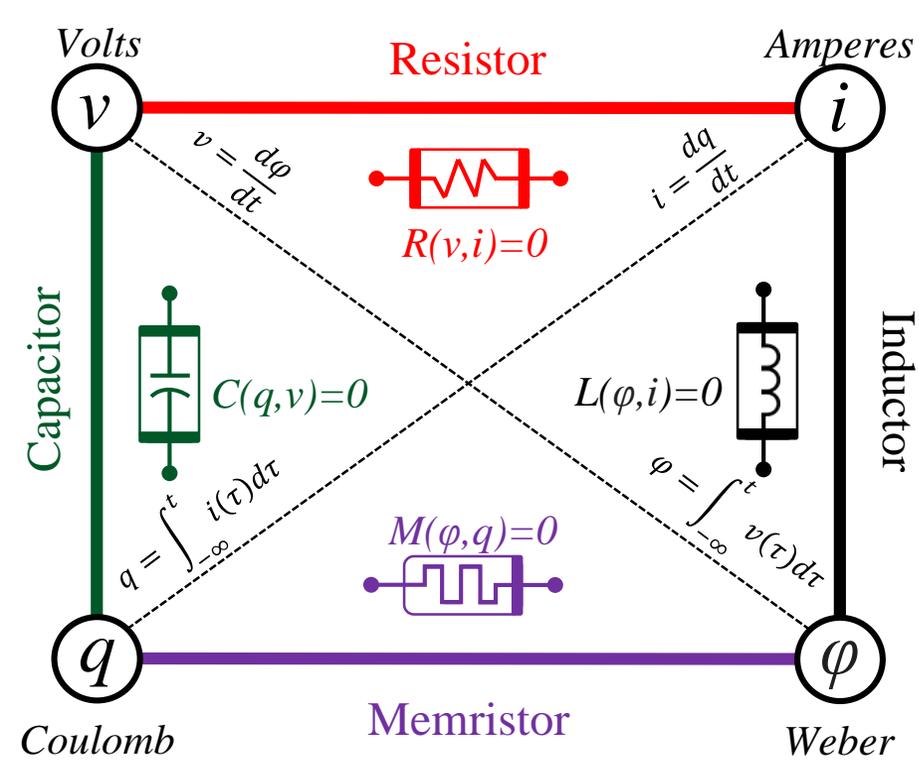
Creación de una componente digital de un sistema memristivo fundamental, como vehículo experimental alternativo a los existentes por medios tecnológicos tradicionales, empleando una metodología de co-simulación de sistemas eléctricos no lineales, a través de la interacción entre el memristor digital y el sistema de cómputo personal o PC.

2. Uso del modelo en redes neuronales

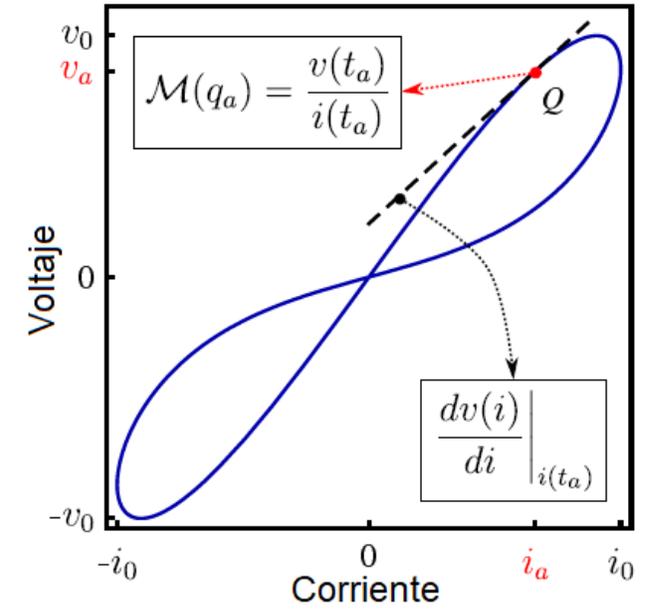
Demostración del uso de redes neuronales memristivas en la solución de problemas de optimización, se usan los modelos recurrentes de sistemas neuronales del tipo Hopfield. Específicamente los paradigmas de optimización combinatoria de asignación y transporte.

Contenido

- Hipótesis y objetivos
- **Bloque 1: El Memristor**
 - Aspectos fundamentales
 - Modelos: Lineal, Lineal con función de ventana, Pickett y TEAM
- **Bloque 2: Uso del modelo en redes neuronales**
 - Problemas de optimización
 - Asignación
 - Transporte
 - Optimizador memristivo
- **Bloque 3: Prototipo digital del memristor en tecnología FPGA**
 - Modelo lineal con función de ventana
 - ThEshold Adaptive Memristor model TEAM
- Conclusiones generales y Productividad
- Trabajo futuro



Relación flujo - carga



Relación voltaje - corriente

Aspectos fundamentales

Memristancia controlada por carga eléctrica

$$\phi = \hat{\phi}(q)$$

$$\frac{d\phi}{dt} = \frac{d\hat{\phi}(q)}{dq} \frac{dq}{dt}$$

$$v = M(q)i$$

Memductancia controlada por flujo magnético

$$q = \hat{q}(\phi)$$

$$\frac{dq}{dt} = \frac{d\hat{q}(\phi)}{d\phi} \frac{d\phi}{dt}$$

$$i = W(\phi)v$$

Sistemas memristivos

$v = R(x, i)i$ Relación del transporte estático

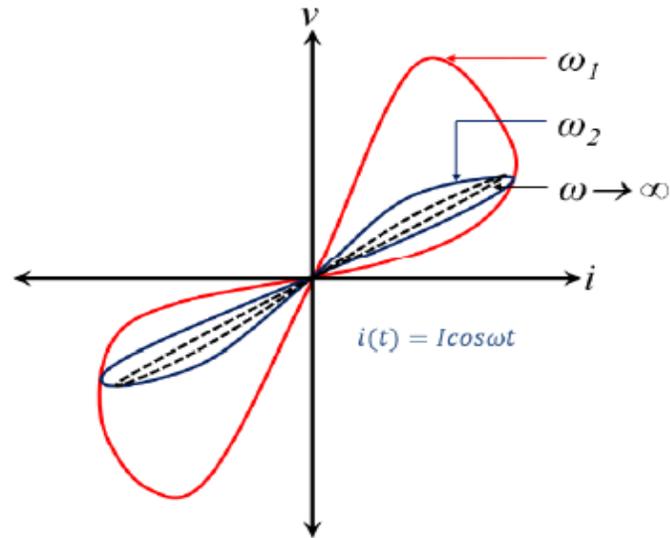
$dx/dt = f(x, i)$ Ecuación de estado

$i = G(x, v)v$

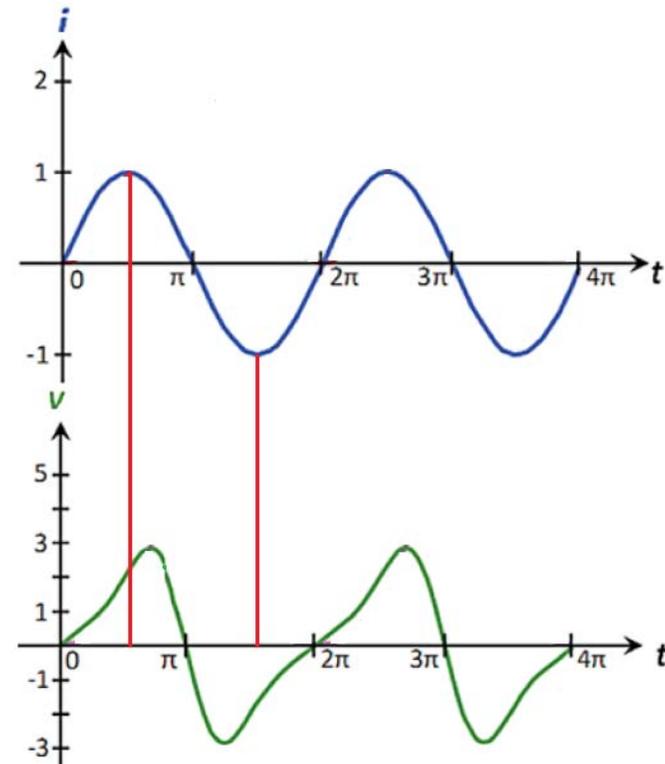
$dx/dt = f(x, v)$

Sistema controlado por corriente

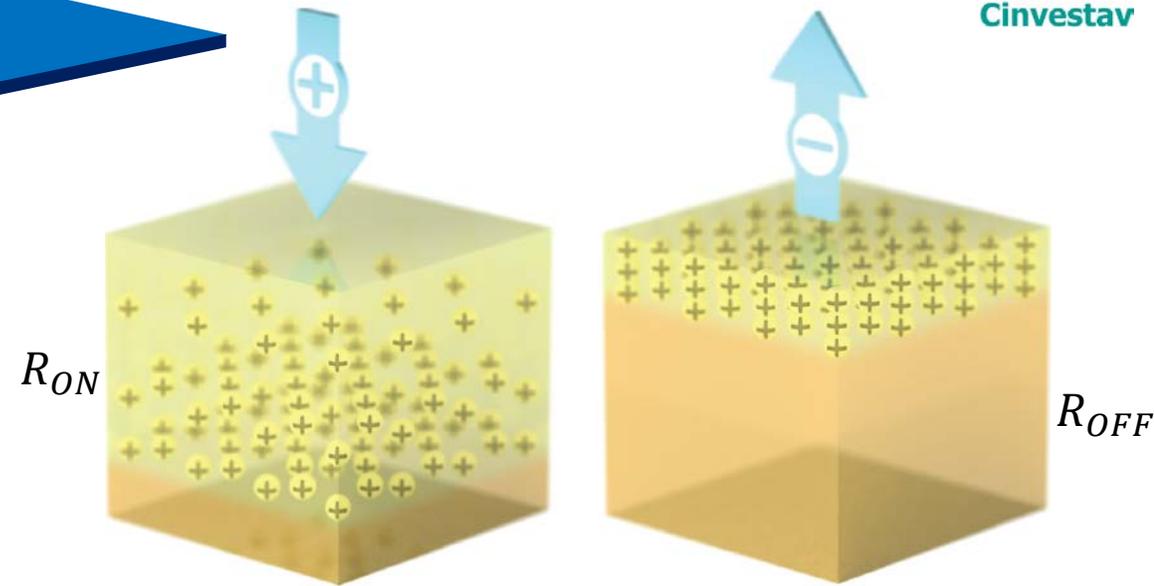
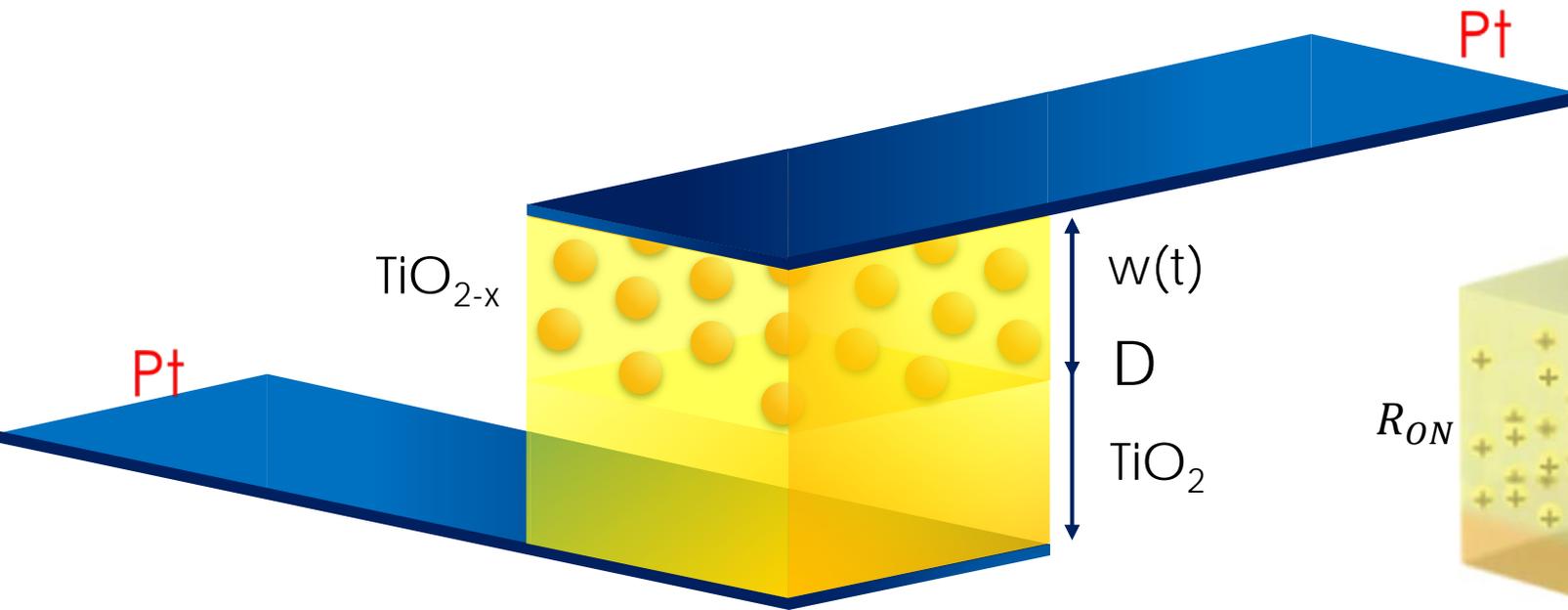
Sistema controlado por voltaje



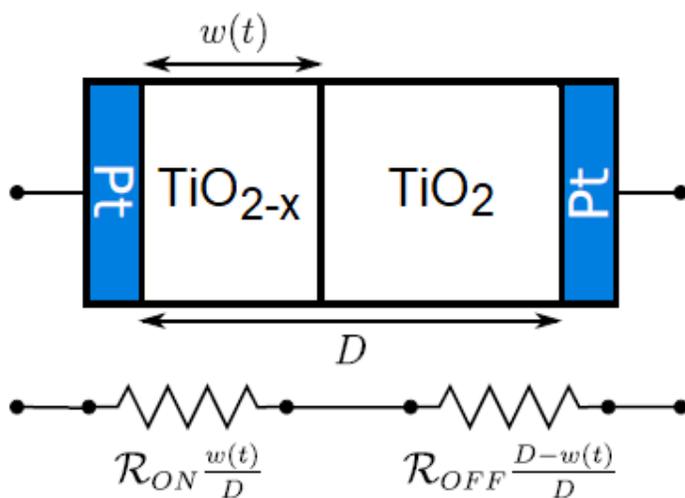
Relación voltaje – corriente con histéresis



Memristor de Hewlett Packard



Funcionamiento



Modelo lineal de
arrastre de dopantes

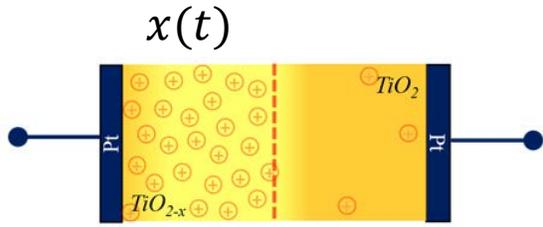
$$R_{mem}(w) = R_{ON} \frac{w(t)}{D} + R_{OFF} \left(1 - \frac{w(t)}{D} \right) \quad x = \frac{w}{D}, \quad [0,1]$$

$$v(t) = R_{mem}(x)i(t)$$

$$\frac{dx(t)}{dt} = \mu_v \frac{R_{ON}}{D^2} i(t)$$

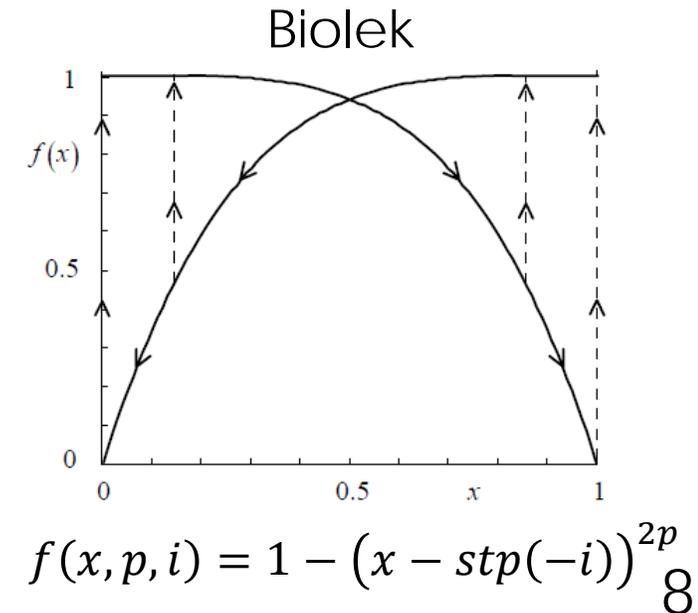
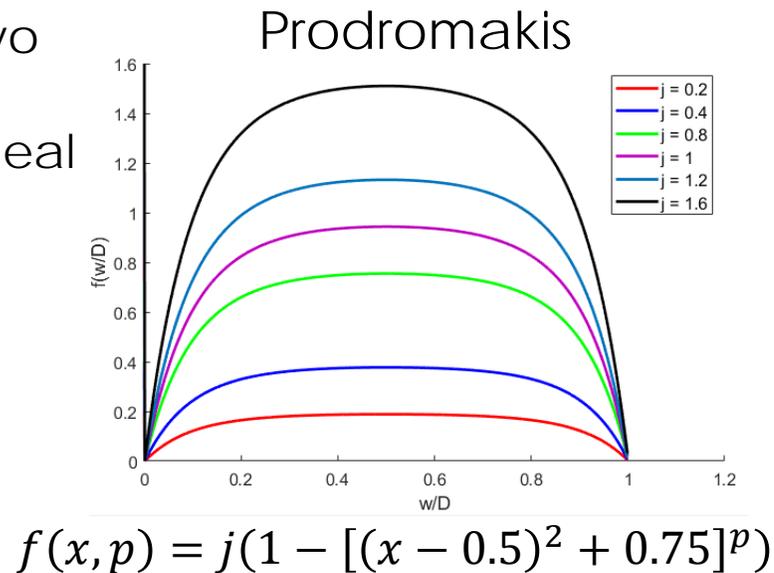
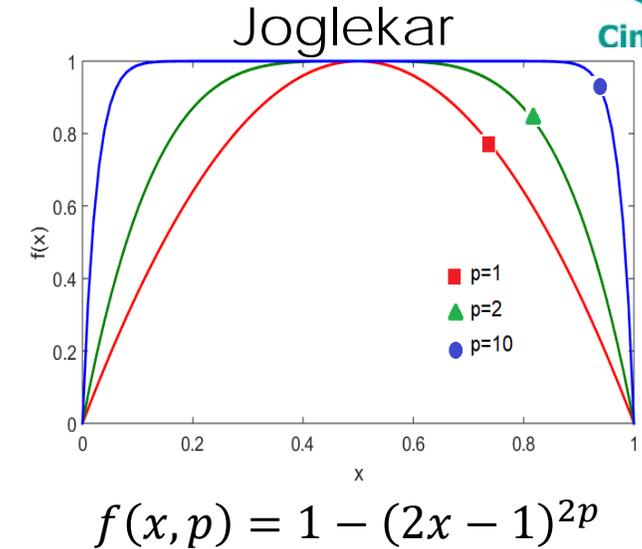
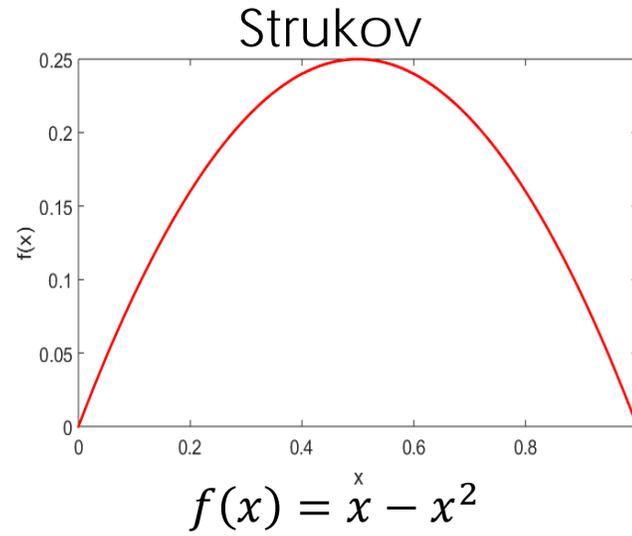
μ_v : movilidad iónica promedio [$10^{-14} m^2 s^{-1} V^{-1}$]

Modelo lineal con función de ventana

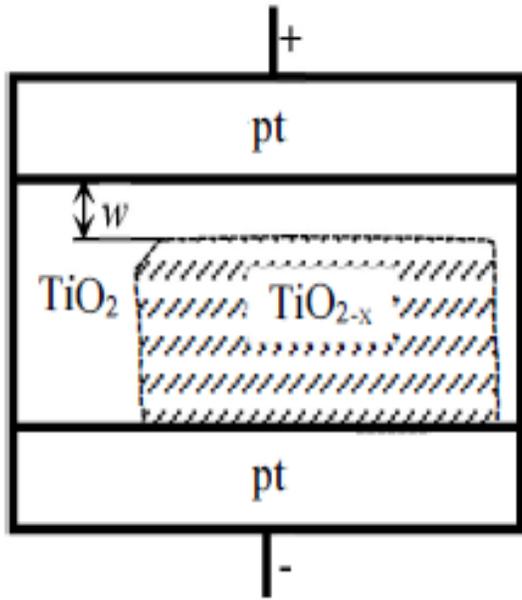


$$\frac{dx(t)}{dt} = \mu_v \frac{R_{ON}}{D^2} i(t) \cdot f(x)$$

- Considerar condiciones de frontera
- Arrastre no lineal en todo el dispositivo
- Enlace entre el modelo lineal y no lineal
- Parámetro de control
- Ser escalable



Modelo de Pickett



Conmutación hacia el estado OFF cuando $i > 0$

$$\frac{dw}{dt} = c_{off} \sinh\left(\frac{i}{i_{off}}\right) \exp\left[-\exp\left(\frac{w - a_{off}}{w_c} - \frac{|i|}{b}\right) - \frac{w}{w_c}\right]$$

Conmutación hacia el estado ON cuando $i < 0$

$$\frac{dw}{dt} = c_{on} \sinh\left(\frac{i}{i_{on}}\right) \exp\left[-\exp\left(-\frac{w - a_{on}}{w_c} - \frac{|i|}{b}\right) - \frac{w}{w_c}\right]$$

$$i = \frac{j_0 A}{\Delta w^2} \left\{ \phi_I e^{-B\sqrt{\phi_I}} - (\phi_I + e|v_g|) e^{-B\sqrt{\phi_I + e|v_g|}} \right\}$$

- Complicado
- Relación corriente - voltaje no explicita
- No es genérico
- Computacionalmente ineficiente

Threshold Adaptive Model TEAM

$$\frac{dx}{dt} = k_{off} \left(\frac{i(t)}{i_{off}} - 1 \right)^{\alpha_{off}} f_{off}(x) \quad 0 < i_{off} < i$$

$$\frac{dx}{dt} = k_{on} \left(\frac{i(t)}{i_{on}} - 1 \right)^{\alpha_{on}} f_{on}(x) \quad i < i_{on} < 0$$

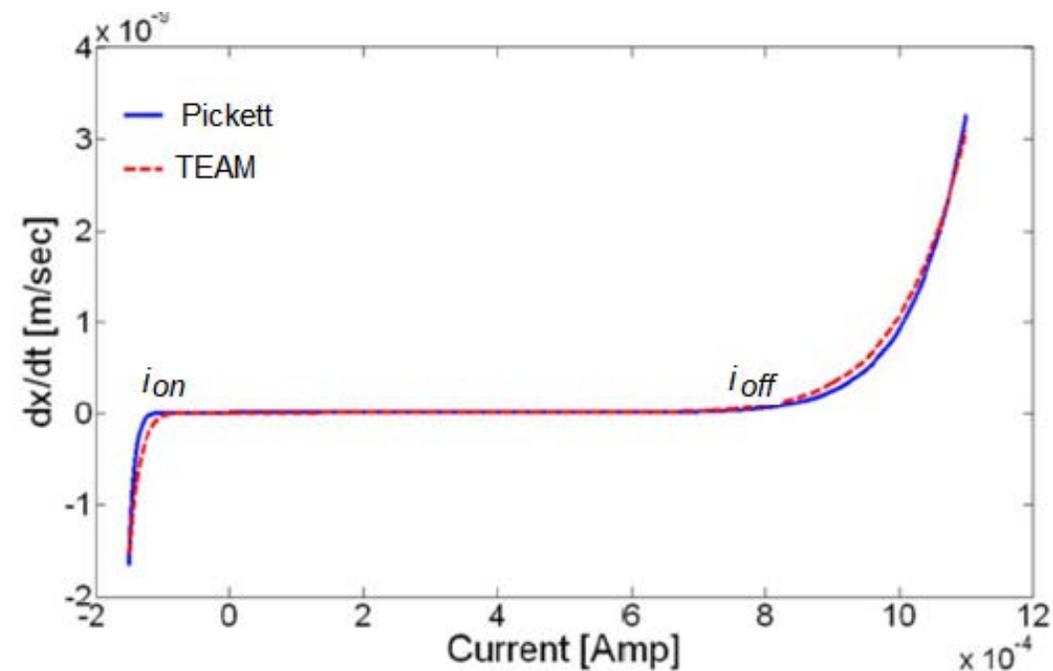
$$\frac{dx}{dt} = 0 \quad i_{on} < i < i_{off}$$

$$f_{off}(x) = \exp \left[-\exp \left(\frac{x - a_{off}}{w_c} \right) \right]$$

$$f_{on}(x) = \exp \left[-\exp \left(-\frac{x - a_{on}}{w_c} \right) \right]$$

$$v(t) = \left[R_{ON} + \frac{R_{OFF} - R_{ON}}{x_{off} - x_{on}} (x - x_{on}) \right] i(t)$$

$$v(t) = R_{on} \exp \left(\frac{\lambda}{x_{off} - x_{on}} (x - x_{on}) \right) i(t), \quad \lambda = \ln(R_{off}/R_{on})$$



k_{off}, k_{on} : parámetros de ajuste [m/s]

a_{off}, a_{on}, w_c : parámetros de ajuste [m]

$\alpha_{off}, \alpha_{on}$: parámetros de ajuste

x_{off}, x_{on} : limite superior e inferior de x [m]

R_{OFF}, R_{ON} : resistencia máxima y mínima [Ω]

i_{off}, i_{on} : corriente de umbral

Contenido

- Hipótesis y objetivos
- **Bloque 1: El Memristor**
 - Aspectos fundamentales
 - Modelos: Lineal, Lineal con función de ventana, Pickett y TEAM
- **Bloque 2: Uso del modelo en redes neuronales**
 - Problemas de optimización
 - Asignación
 - Transporte
 - Optimizador memristivo
- **Bloque 3: Prototipo digital del memristor en tecnología FPGA**
 - Modelo lineal con función de ventana
 - ThEshold Adaptive Memristor model TEAM
- Conclusiones generales y Productividad
- Trabajo futuro

Problemas de optimización



Problema de asignación

	Tarea 1	Tarea 2	Tarea 3
Agente 1	7	6	8
Agente 2	9	4	3
Agente 3	5	8	6

COSTO MÍNIMO 14

$$\text{Minimizar } z = \sum_{i=1}^n \sum_{j=1}^n c_{ij} v_{ij}$$

$$\text{Sujeto a } \sum_{j=1}^n v_{ij} = 1, \quad i = 1, \dots, n$$

$$\sum_{i=1}^n v_{ij} = 1, \quad j = 1, \dots, n$$

c_{ij} : costo de asignar agente (i) a la tarea (j)

v_{ij} : variable de decisión

Problema de transporte

	Destino 1	Destino 2	Destino 3	Oferta
Fuente 1	8	6	1	40
Fuente 2	4	3	5	60
Fuente 3	5	2	9	20
Demanda	30	80	10	

COSTO MÍNIMO = 440.862

$$\text{Minimizar } z = \sum_{i=1}^n \sum_{j=1}^n c_{i,j} v_{i,j}$$

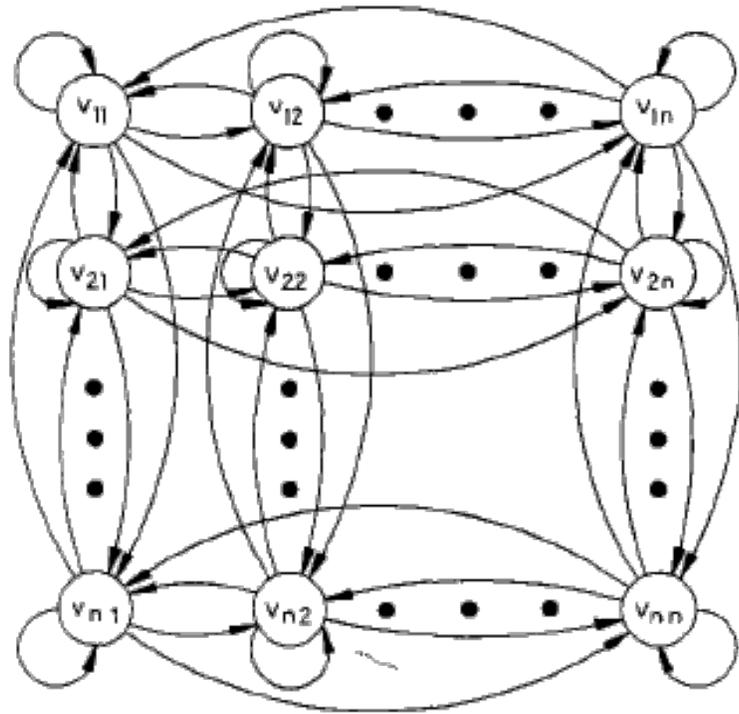
$$\text{Sujeto a } \sum_{j=1}^n v_{i,j} = a_i, \quad i = 1, \dots, n$$

$$\sum_{i=1}^n v_{i,j} = b_j, \quad j = 1, \dots, n$$

c_{ij} : costo de asignar fuente (i) al destino (j)

$v_{i,j}$: variable de decisión

a_i, b_j : oferta y demanda



Red Neuronal de Wang

Problema de asignación

$$\frac{du_{ij}(t)}{dt} = -\eta \sum_{k=1}^n v_{ik}(t) - \eta \sum_{l=1}^n v_{lj}(t) + 2\eta - \lambda c_{ij} e^{-\frac{t}{\tau}}$$

Problema de transporte

$$\frac{du_{i,j}(t)}{dt} = -\eta \sum_{k=1}^n \bar{v}_{ik}(t) - \eta \sum_{l=1}^n \bar{v}_{lj}(t) + \eta \theta_{ij} - \lambda c_{ij} e^{-\frac{t}{\tau}}$$

η, τ : parámetros escalares positivos

t : variable de tiempo

c_{ij} : conjunto de costos

λ : parámetro de valor $1/\max(c_{i,j})$

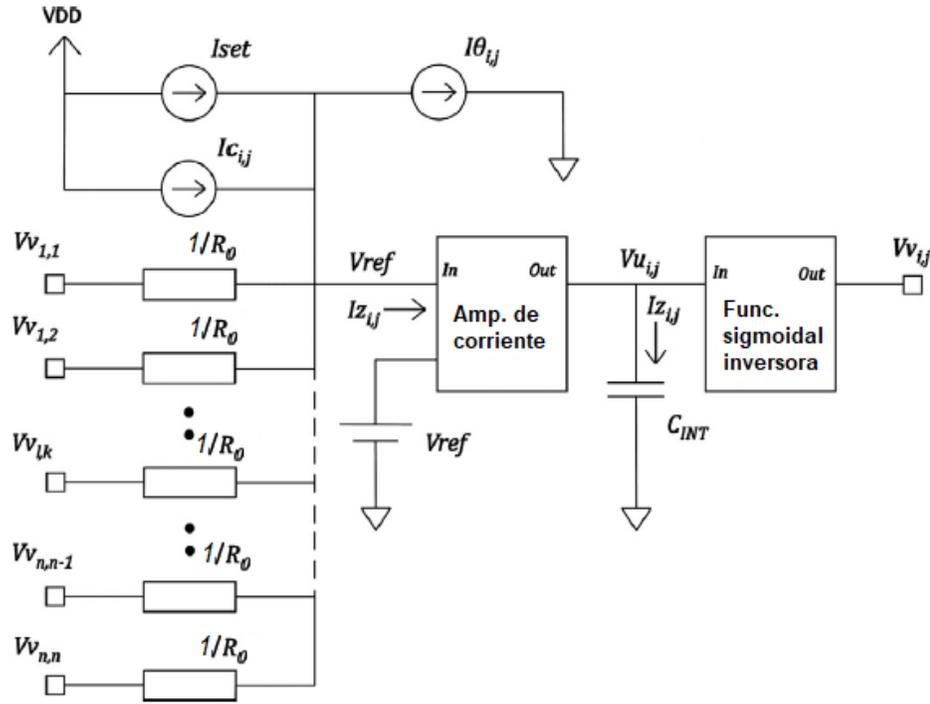
η : peso de conexión lateral

$2\eta, \eta\theta_{ij}$: umbrales de polarización

$\lambda c_{ij} e^{-\frac{t}{\tau}}$: factor de decaimiento

$v_{i,j} = \frac{1}{(1 + e^{-\beta u_{i,j}})}$: función de activación

$$\frac{du_{11}}{dt} = -2\eta v_{11} - \eta(v_{12} + v_{13}) - \eta(v_{21} + v_{31}) + 2\eta - \lambda c_{11} e^{-\frac{t}{\tau}}$$



Neurona eléctrica

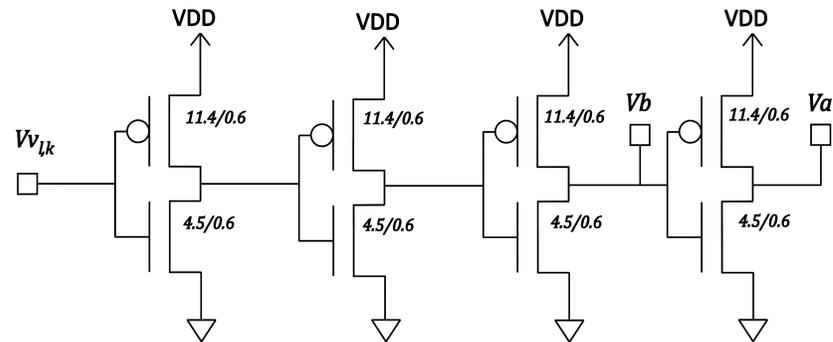
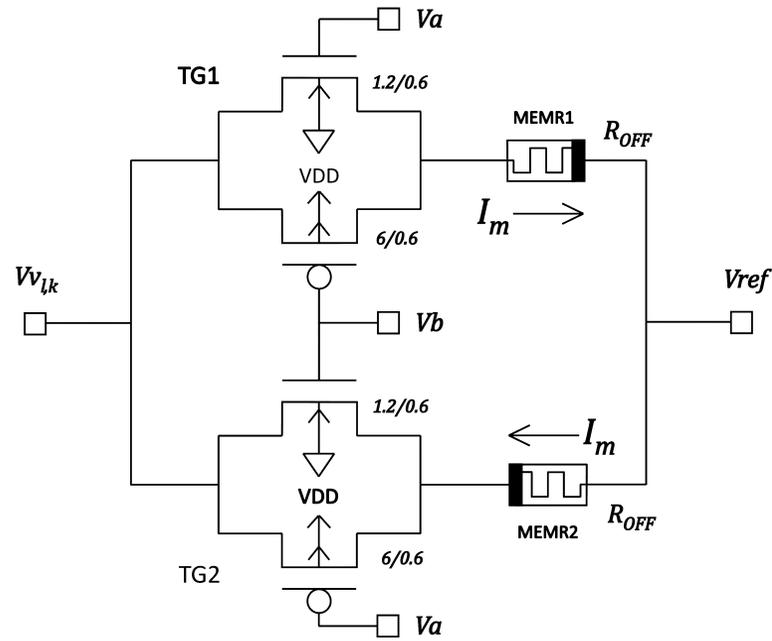
$$Iz_{i,j} = \frac{1}{R_0} \sum_{l,k=1}^n Vv_{l,k} - \frac{2nVref}{R_0} + Ic_{i,j} - I\theta_{i,j} + Iset$$

$$\frac{dVu_{i,j}}{dt} = \frac{1}{C_{INT}} \left\{ \frac{1}{R_0} \sum_{k=1}^n Vv_{i,k} + \frac{1}{R_0} \sum_{l=1}^n Vv_{l,j} + Ic_{i,j} - I\theta_{i,j} \right\}$$

$$I\theta_{i,j} \longrightarrow 2\eta, \eta\theta_{ij}$$

$$Ic_{i,j} \longrightarrow \lambda c_{ij} e^{-\frac{t}{\tau}}$$

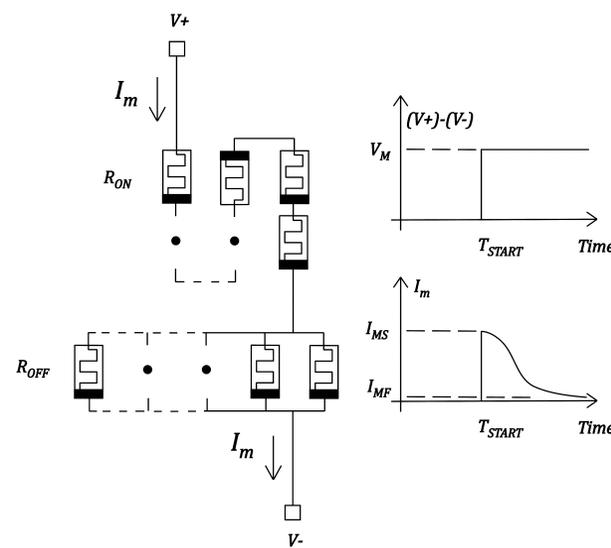
Resistor de valor constante



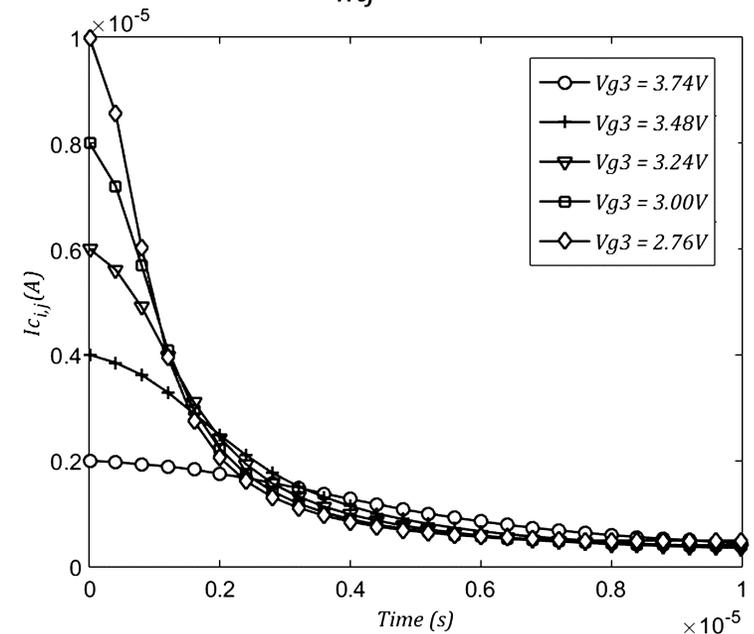
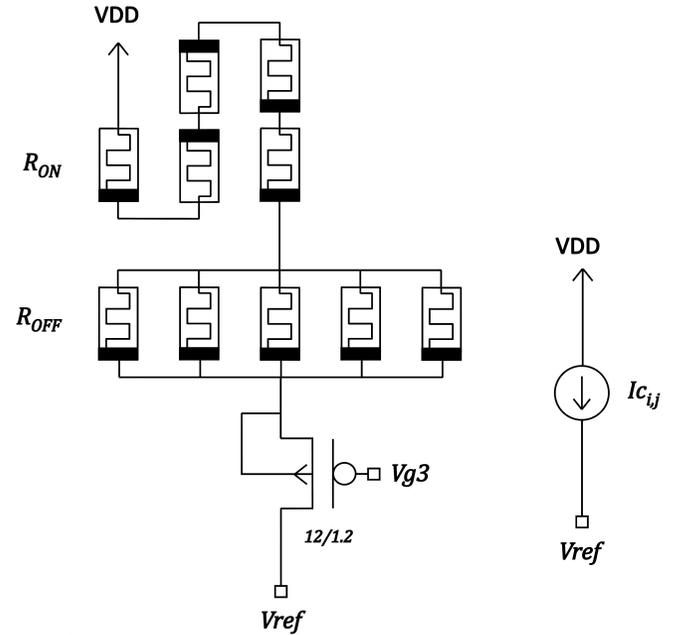
$Vv_{l,k} > Vref \longrightarrow$ TG1

$Vv_{l,k} < Vref \longrightarrow$ TG2

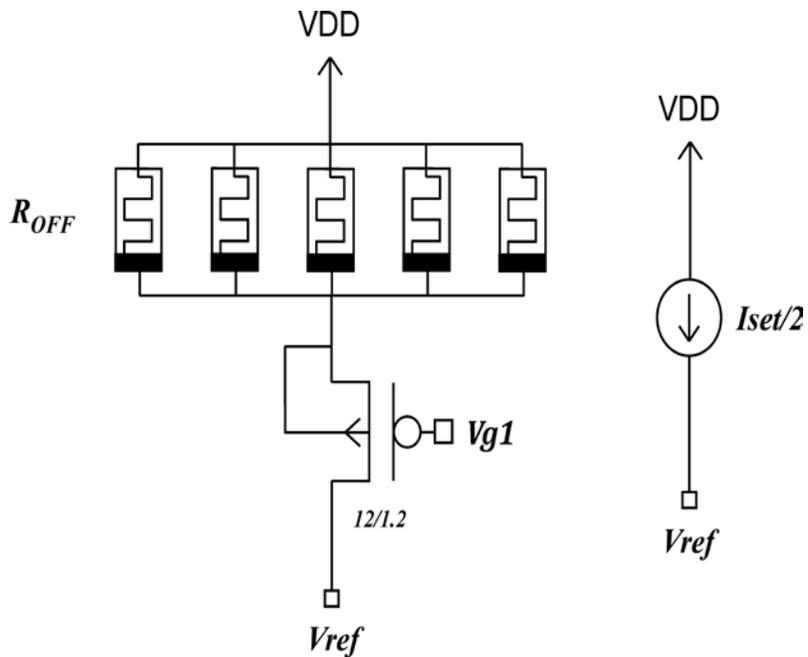
Fuente de corriente con decaimiento $I_{c_{i,j}}$



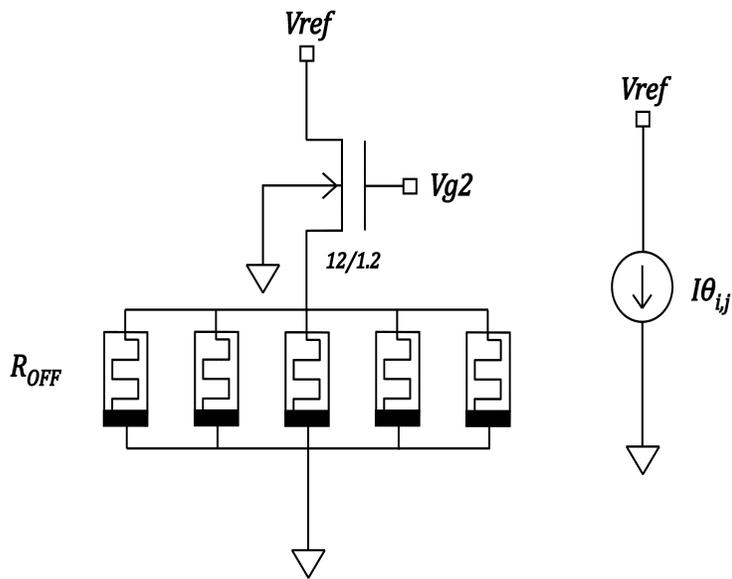
$$I_{MS} \longrightarrow \lambda c_{ij} e^{-\frac{t}{\tau}}$$



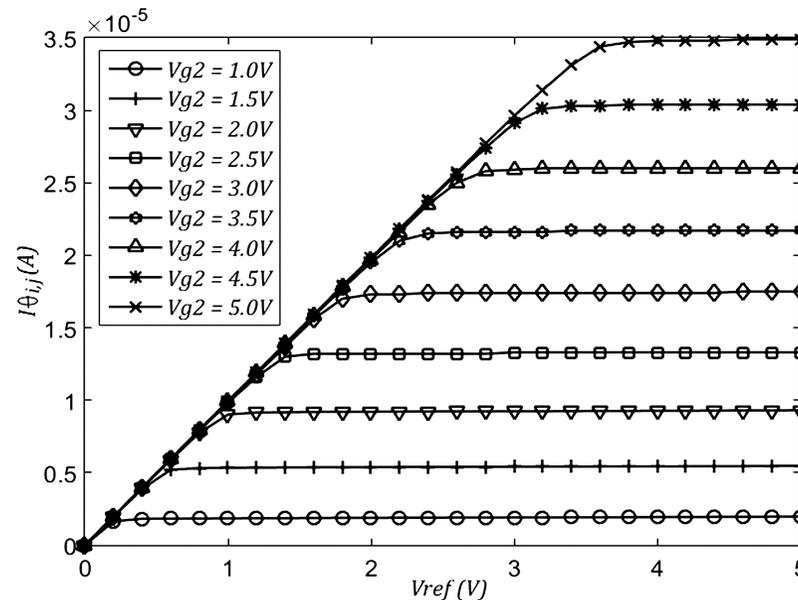
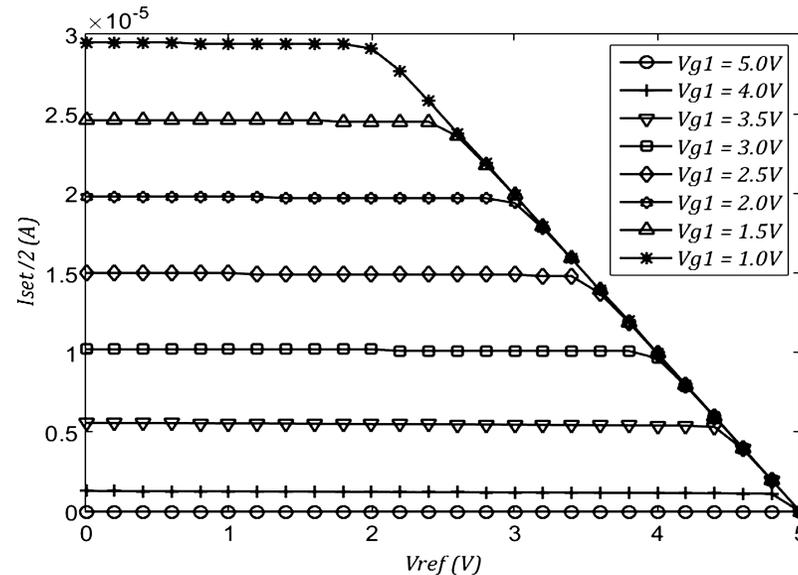
Fuentes de corriente constante I_{set} , $I\theta_{i,j}$



$$I_{set} = \frac{2nV_{ref}}{R_0}$$



$$I\theta_{i,j} \rightarrow 2\eta, \eta\theta_{ij}$$



Problema de asignación

	Tarea 1	Tarea 2	Tarea 3
Agente 1	7	6	8
Agente 2	9	4	3
Agente 3	5	8	6

COSTO MÍNIMO 14

$$I_{c_{i,j}} = (c_{i,j}/\max(c_{i,j}))(10\mu A)$$

$$I_{\theta_{i,j}} = 2\eta(10\mu A)$$

$$I_{set} = \frac{2nV_{ref}}{R_0}$$

$$V_{DD} = 5V$$

$$V_{ref} = 2.5V$$

$$R_{ON} = 1K\Omega$$

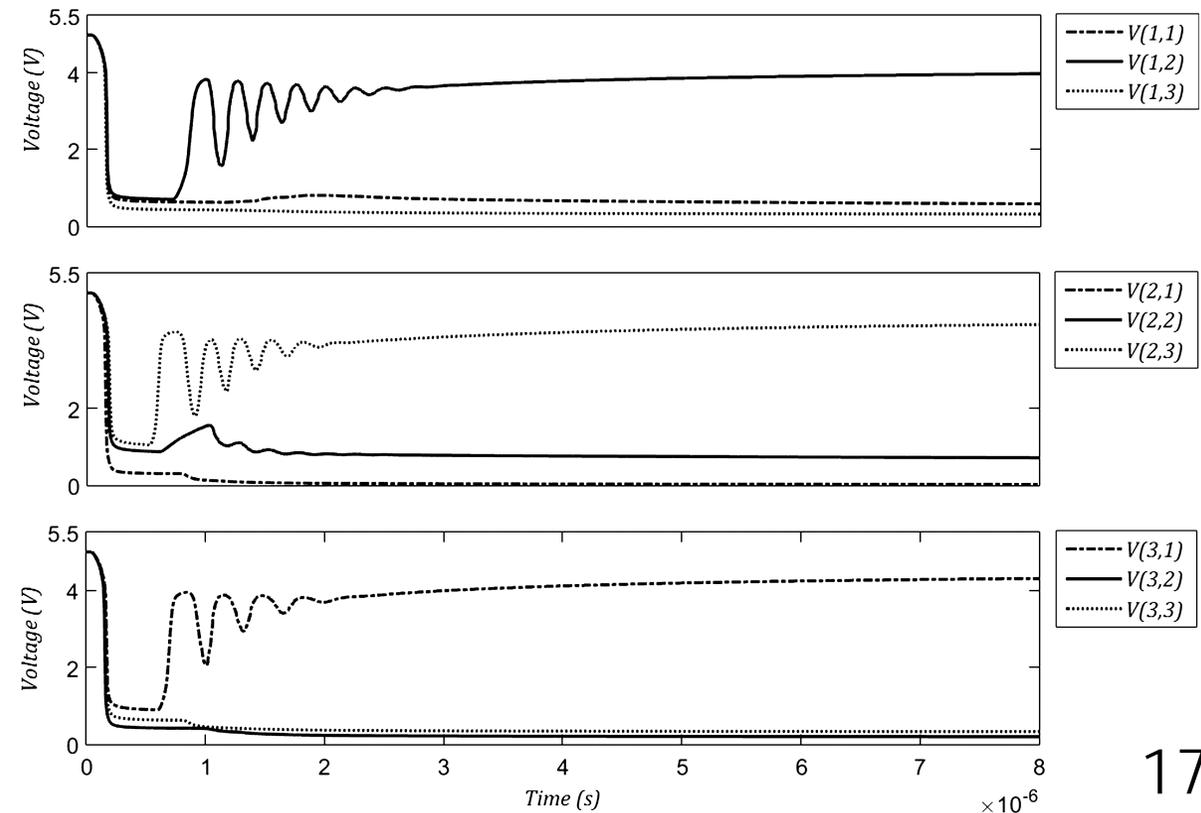
$$R_0 = R_{OFF} = 500K\Omega$$

Solución Analógica $Vv_{i,j}$

	Tarea 1	Tarea 2	Tarea 3
Agente 1	0.58382	3.97953	0.31686
Agente 2	0.02195	0.71387	4.17154
Agente 3	4.30346	0.19650	0.32928

Solución Numérica

	Tarea 1	Tarea 2	Tarea 3
Agente 1	0	1	0
Agente 2	0	0	1
Agente 3	1	0	0



Problema de transporte

	Destino 1	Destino 2	Destino 3	Oferta
Fuente 1	8	6	1	40
Fuente 2	4	3	5	60
Fuente 3	5	2	9	20
Demanda	30	80	10	

$$Ic_{i,j} = (c_{i,j}/\max(c_{i,j}))(10\mu A)$$

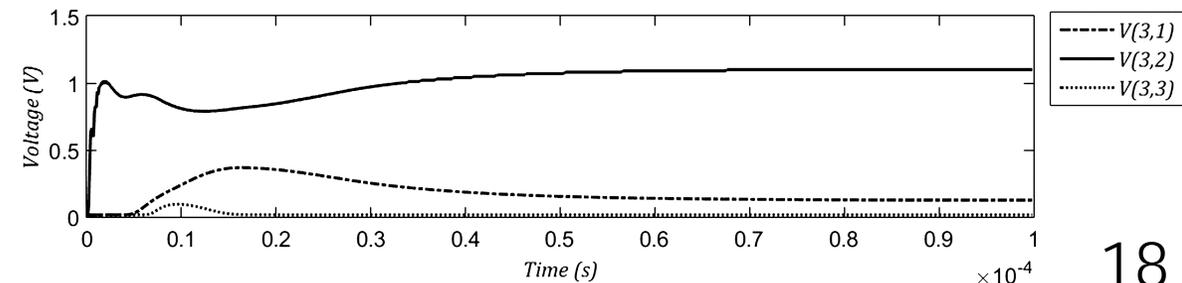
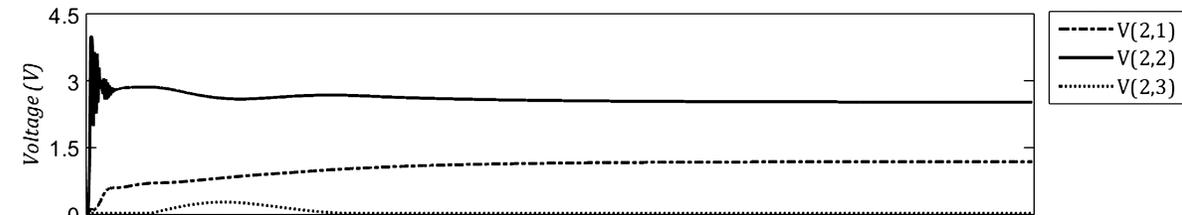
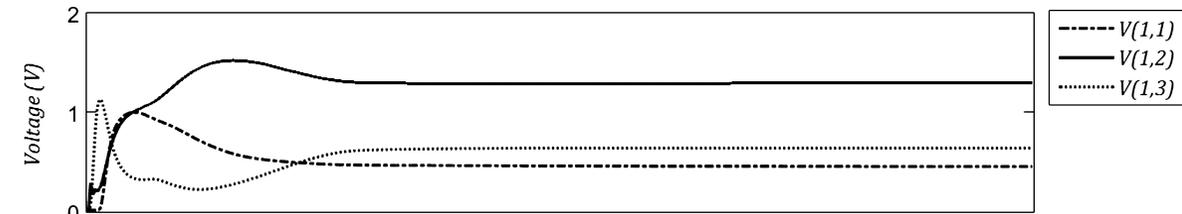
$$Ia_i = (a_i/\max(a_i, b_j))(10\mu A)$$

$$Ib_j = (b_j/\max(a_i, b_j))(10\mu A)$$

$$I\theta_{i,j} = Ia_i + Ib_j$$

Solución Analógica COSTO MÍNIMO = 438.397

	Destino 1	Destino 2	Destino 3	Oferta
Fuente 1	7.2763	20.774	10.261	38.312
Fuente 2	18.959	40.311	0.2370	59.508
Fuente 3	1.9790	17.653	0.2357	19.867
Demanda	28.215	78.738	10.734	



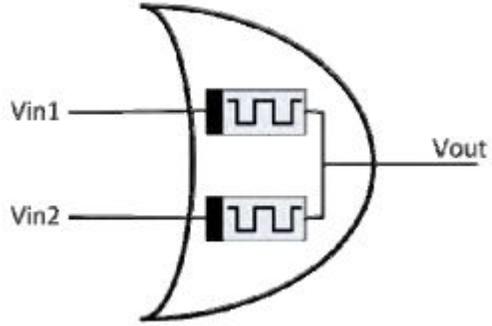
Solución Numérica COSTO MÍNIMO = 440.862

	Destino 1	Destino 2	Destino 3	Oferta
Fuente 1	0.1541	29.763	9.8503	39.767
Fuente 2	29.465	30.327	0.1541	59.947
Fuente 3	0.1541	19.712	0.1541	20.020
Demanda	29.773	79.803	10.158	

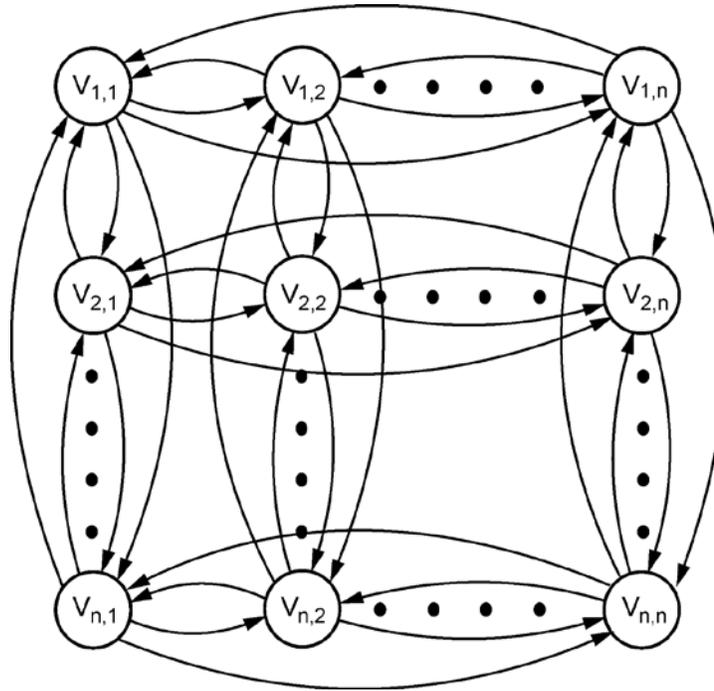
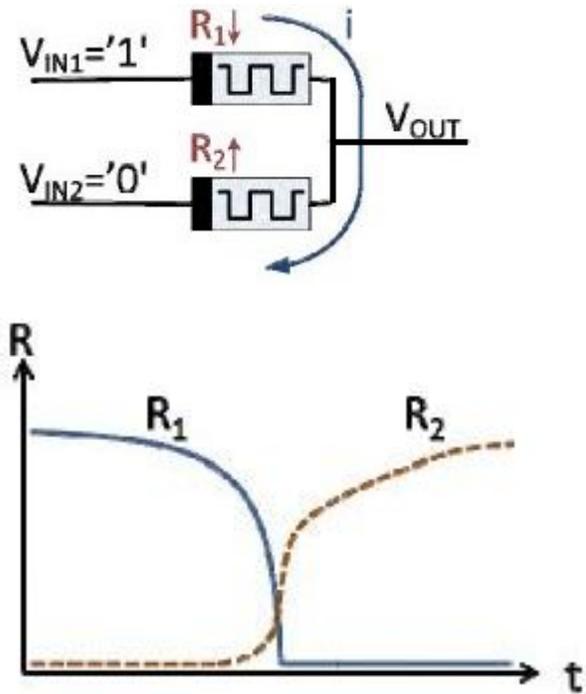
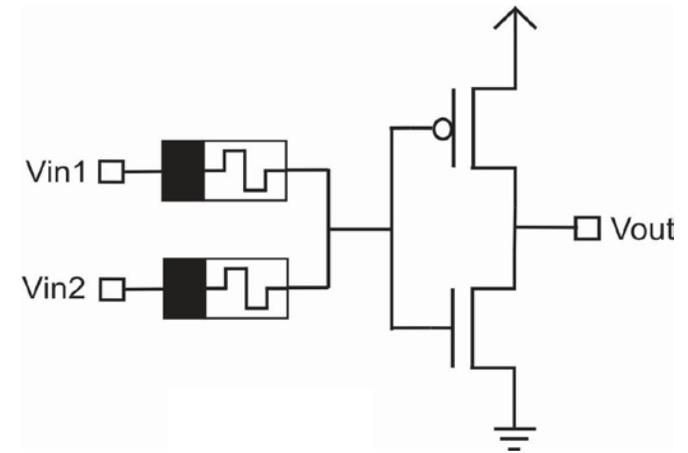
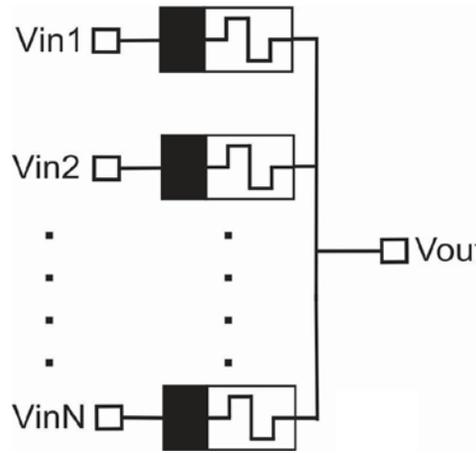
Optimizador memristivo



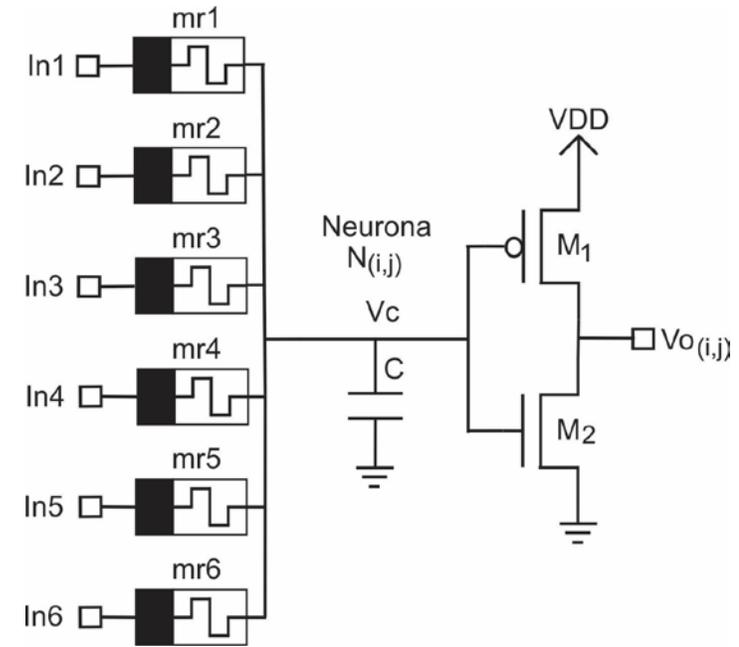
Cinvestav



Compuerta OR



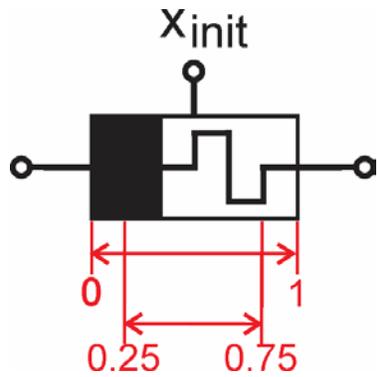
Red neuronal



Neurona eléctrica

$$N_{mr} = 2(N)^2(N - 1) \quad 19$$

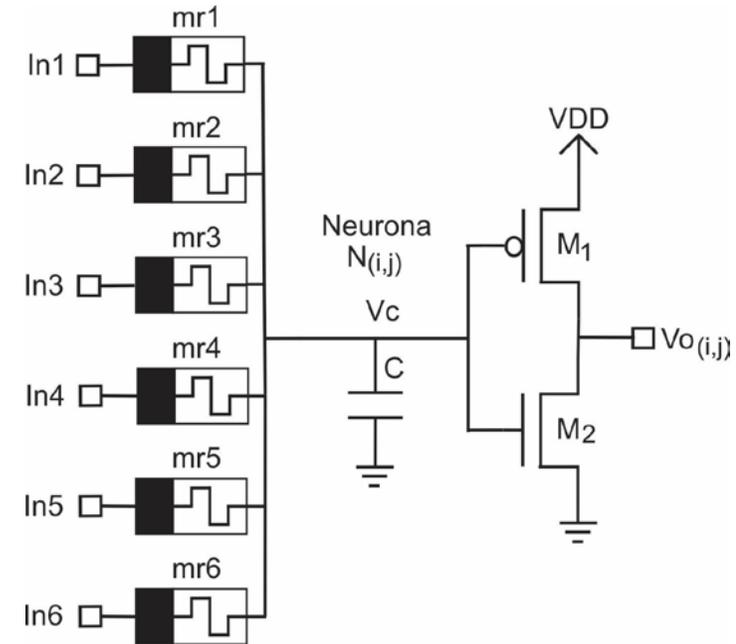
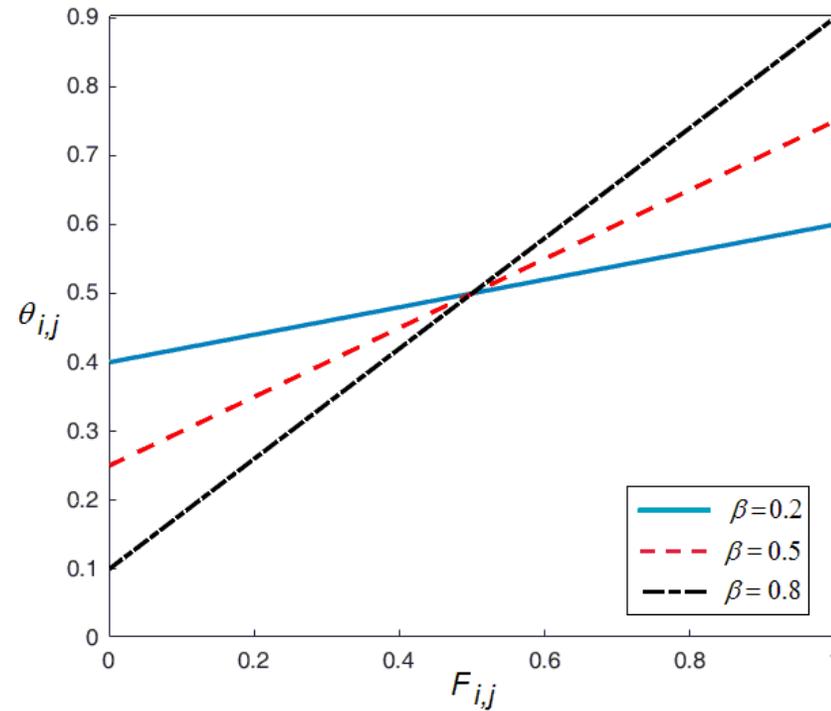
$$F = \begin{bmatrix} 0.25 & 0.56 & 0.82 & 0.29 \\ 0.50 & 0.62 & 0.90 & 0.48 \\ 0.70 & 0.48 & 0.20 & 0.50 \\ 0.63 & 0.24 & 0.06 & 0.37 \end{bmatrix} \quad \rightarrow \quad \theta_1 = \begin{bmatrix} 0.375 & 0.530 & 0.660 & 0.395 \\ 0.500 & 0.560 & 0.700 & 0.490 \\ 0.600 & 0.490 & 0.350 & 0.500 \\ 0.565 & 0.370 & 0.280 & 0.435 \end{bmatrix}$$

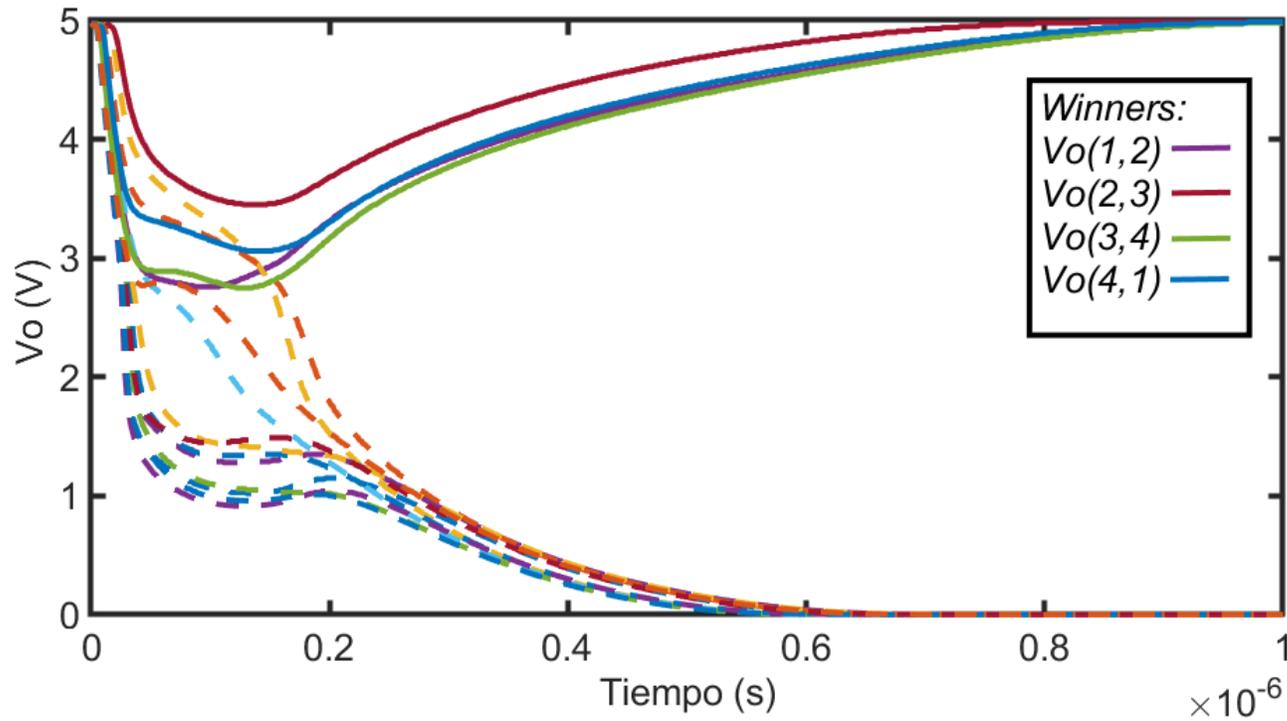


$$\theta_{i,j} = (0.5 + \beta(F_{i,j} - 0.5))$$

$$\beta = 0.5$$

$$x_{init} = D * \theta$$





Respuesta dinámica

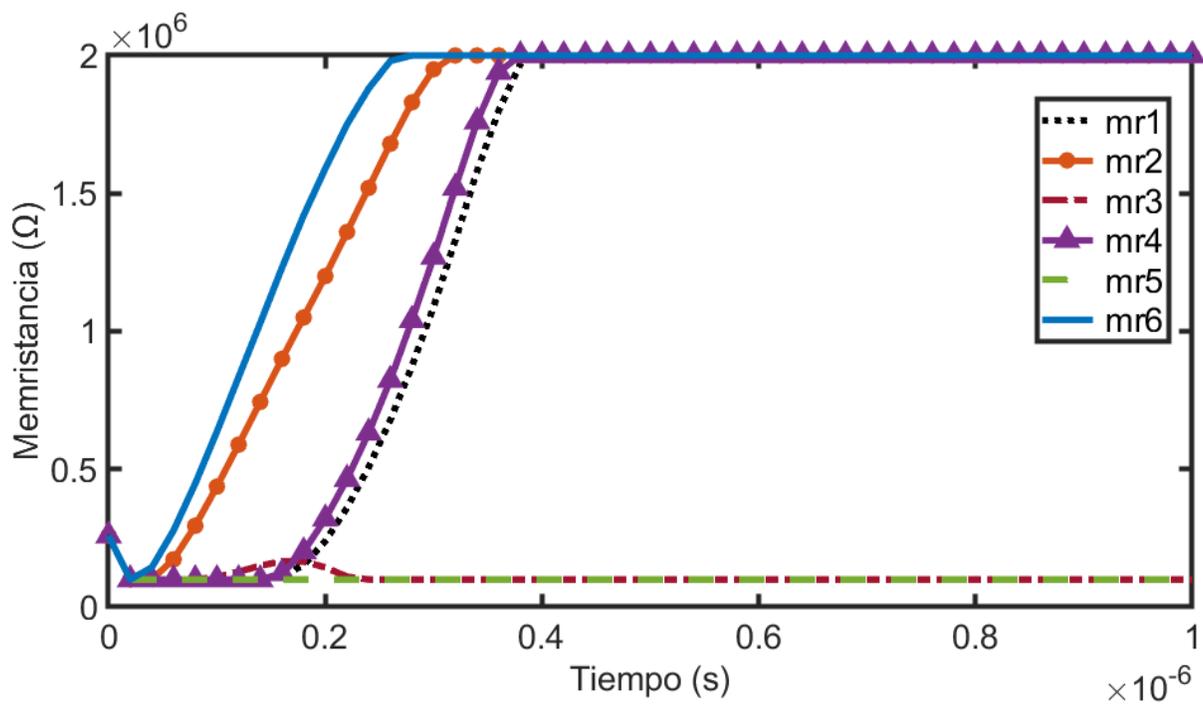
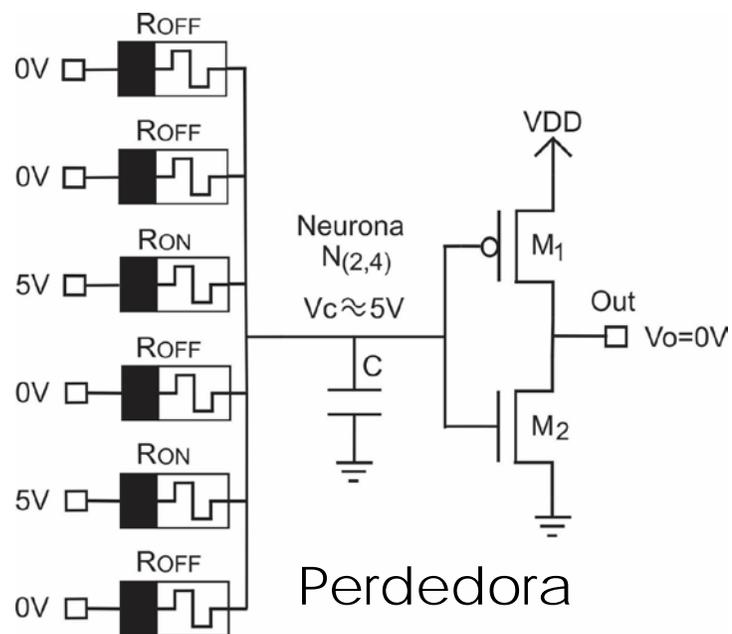
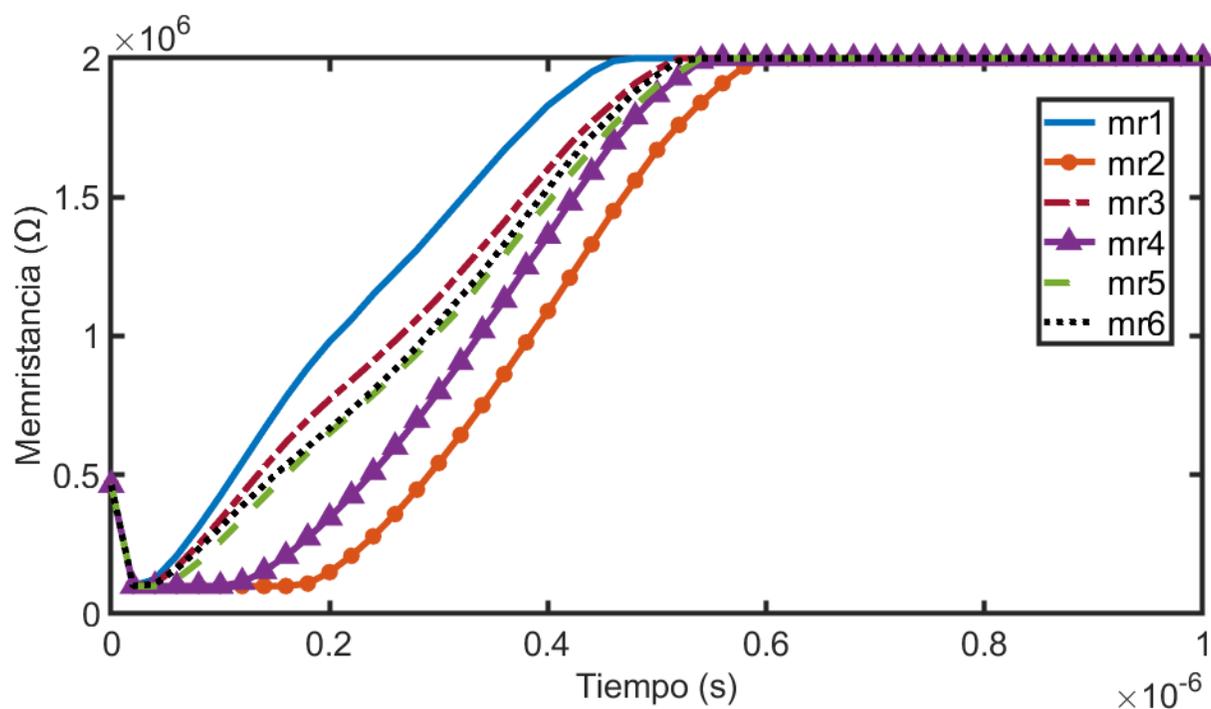
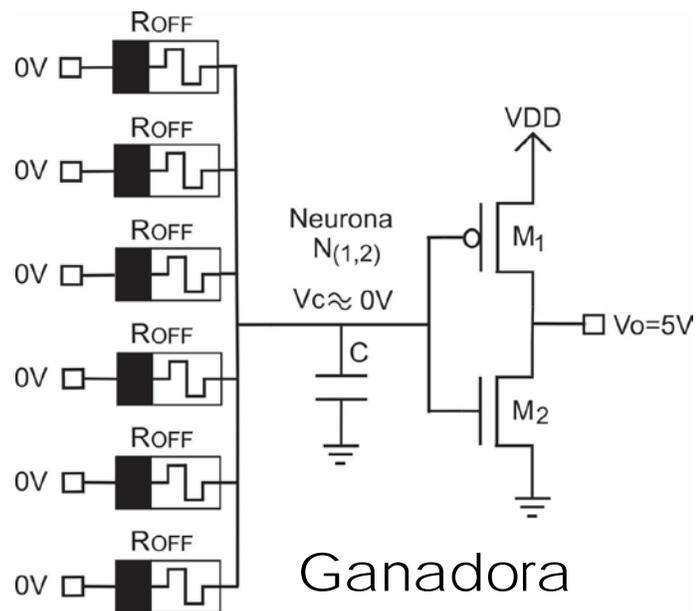
$$P = \begin{bmatrix} 0 & 1 & 0 & 0 \\ 0 & 0 & 1 & 0 \\ 0 & 0 & 0 & 1 \\ 1 & 0 & 0 & 0 \end{bmatrix}$$

Solución optimizador
memristivo

$$F = \begin{bmatrix} 0.25 & 0.56 & 0.82 & 0.29 \\ 0.50 & 0.62 & 0.90 & 0.48 \\ 0.70 & 0.48 & 0.20 & 0.50 \\ 0.63 & 0.24 & 0.06 & 0.37 \end{bmatrix}$$

Solución algoritmo
húngaro

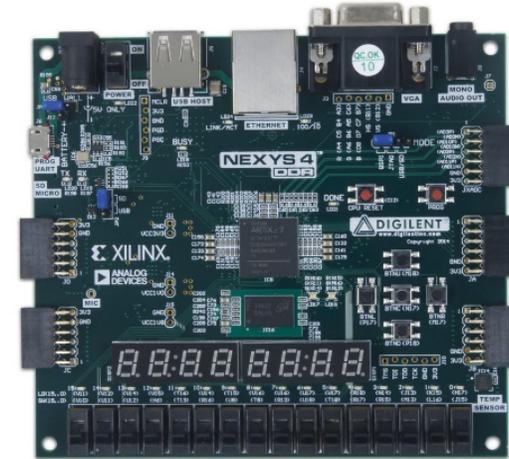
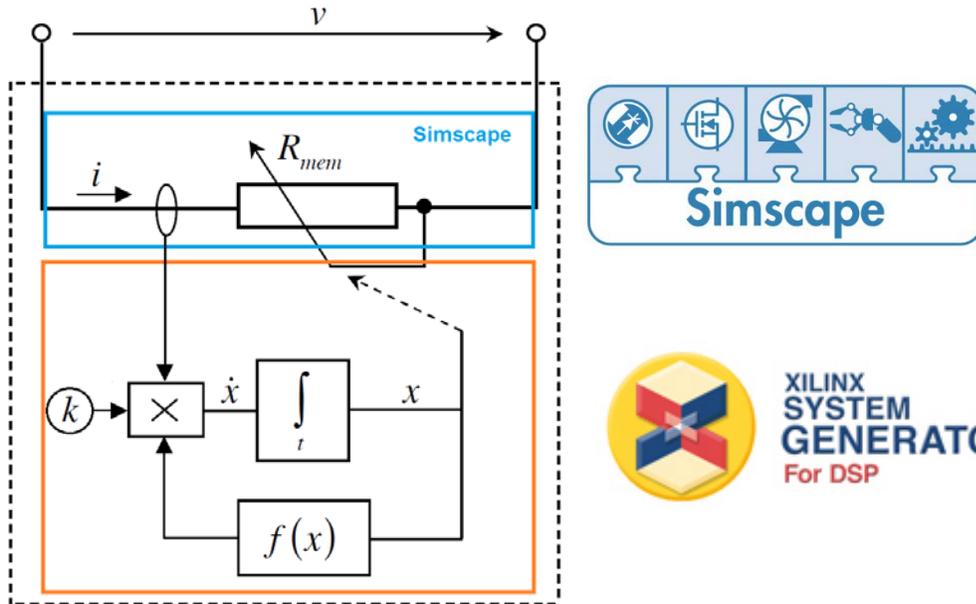
Costo máximo = 2.59



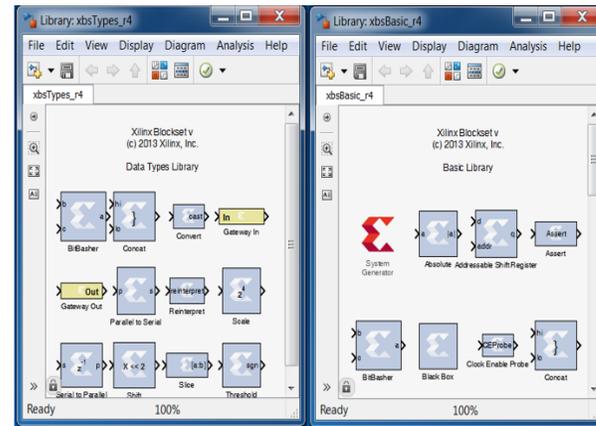
Contenido

- Hipótesis y objetivos
- **Bloque 1: El Memristor**
 - Aspectos fundamentales
 - Modelos: Lineal, Lineal con función de ventana, Pickett y TEAM
- **Bloque 2: Uso del modelo en redes neuronales**
 - Problemas de optimización
 - Asignación
 - Transporte
 - Optimizador memristivo
- **Bloque 3: Prototipo digital del memristor en tecnología FPGA**
 - Modelo lineal con función de ventana
 - ThEshold Adaptive Memristor model TEAM
- Conclusiones generales y Productividad
- Trabajo futuro

Prototipo digital del memristor en tecnología FPGA



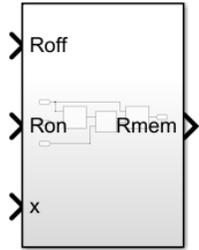
Tarjeta Nexys 4
FPGA familia Artix 7



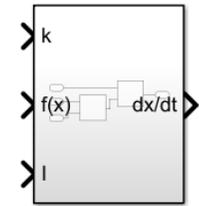
Modelo lineal con función de ventana
Modelo TEAM

Modelo lineal con función de ventana

Bloques funcionales desarrollados

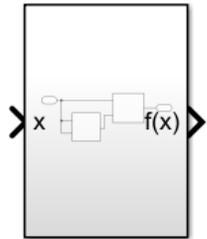


Resistencia

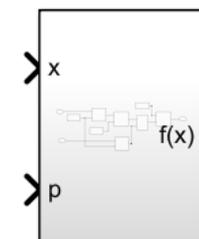


Ecuacion de estado

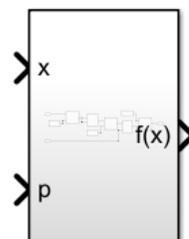
Expresiones del modelo



Strukov

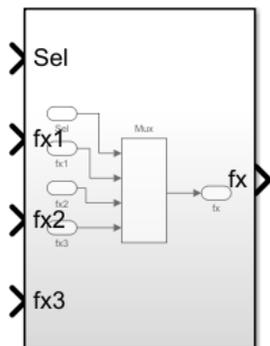


Joglekar

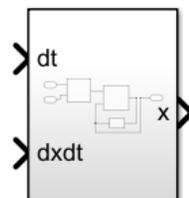


Prodromakis

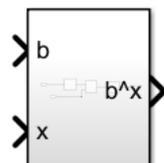
Funciones de ventana



Seleccionador



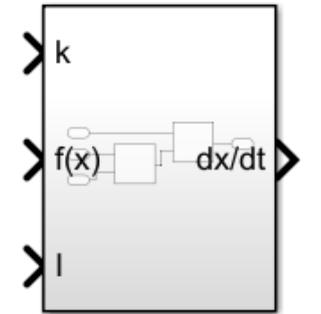
Integrador



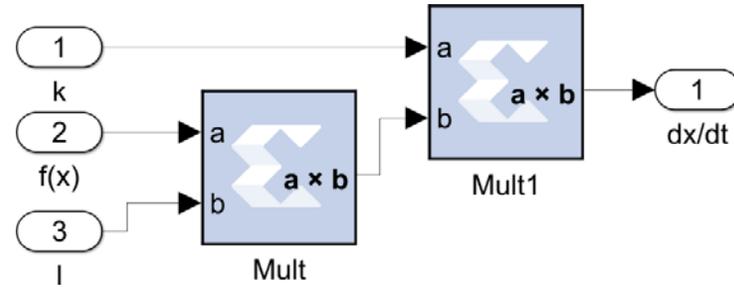
Potencia

Elementos matemáticos y de control

Expresiones del modelo

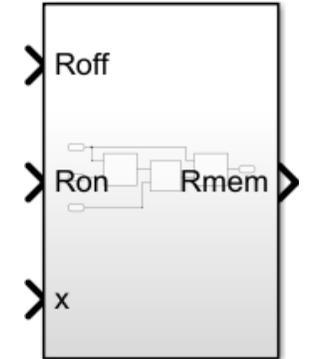


Ecuacion de estado

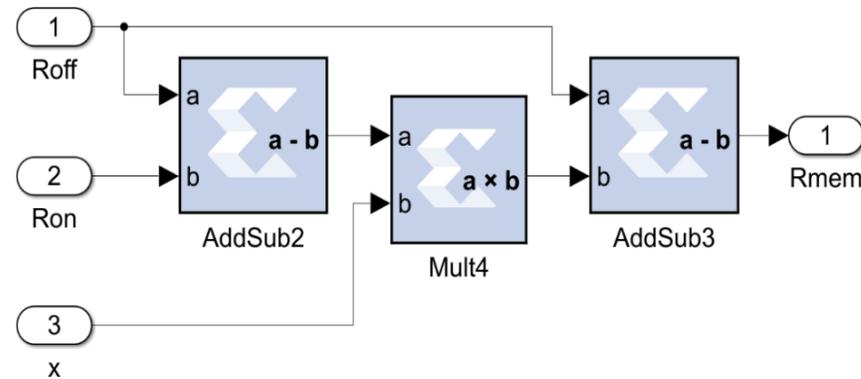


$$\frac{dx}{dt} = ki(t)f(x)$$

$$k = \frac{\mu_v R_{on}}{D^2}$$

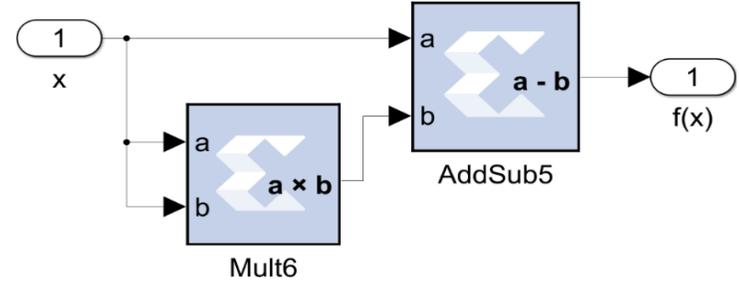
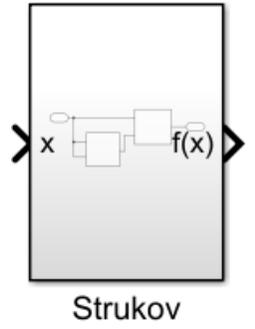


Resistencia

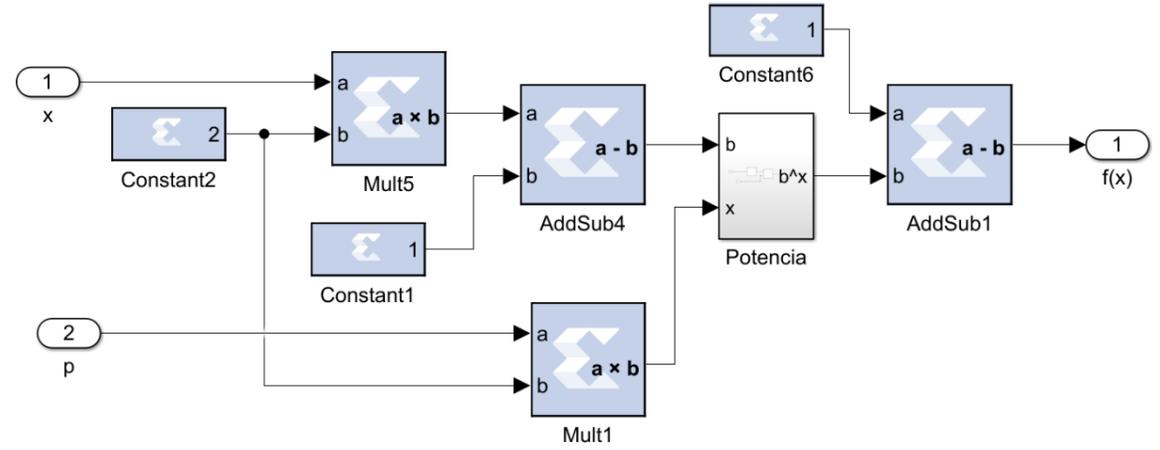
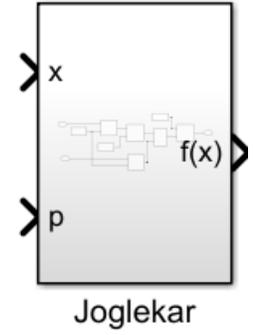


$$R_{mem}(x) = R_{off} - (R_{off} - R_{on}) x$$

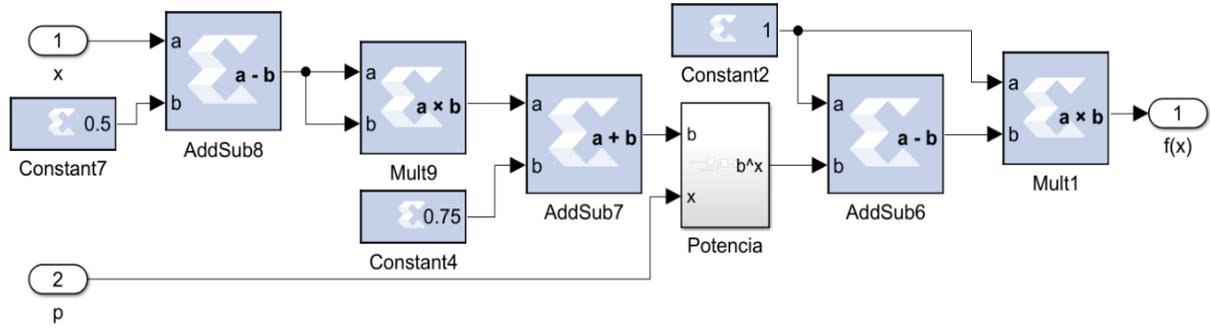
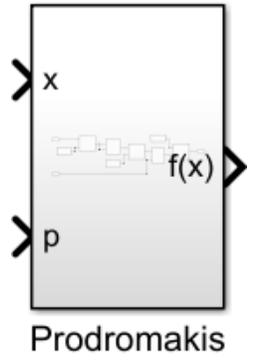
Funciones de ventana



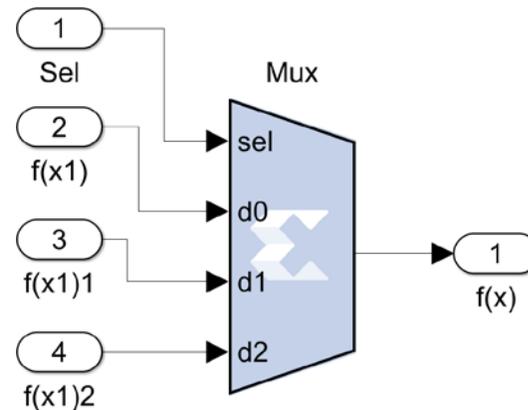
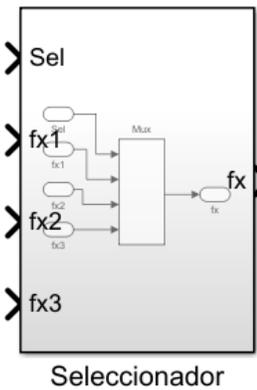
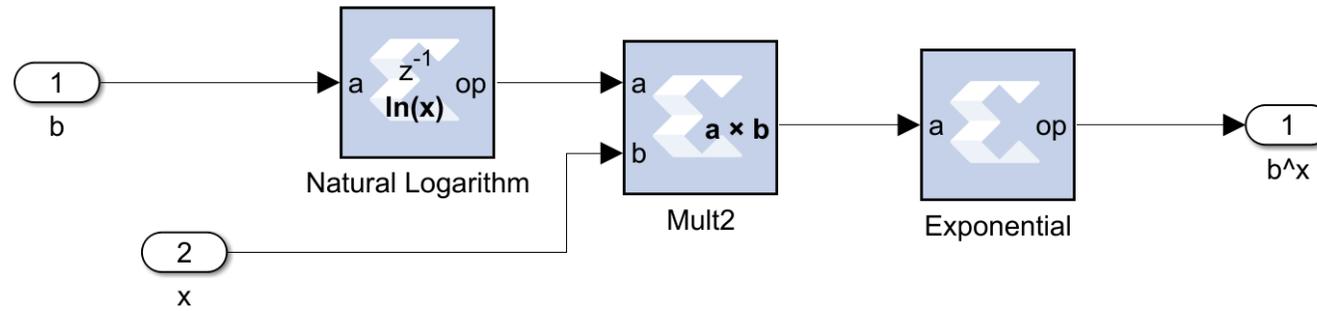
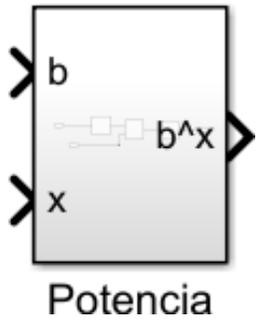
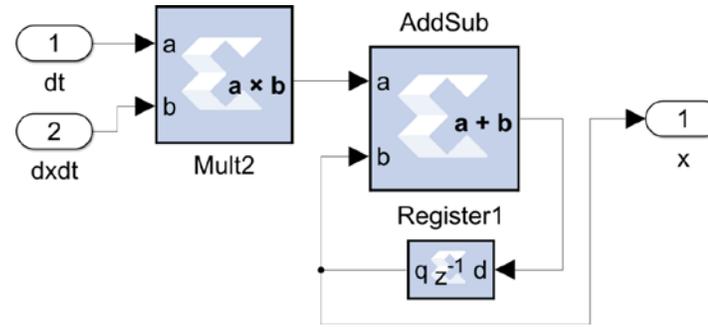
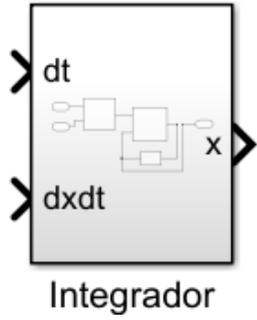
$$f(x) = x - x^2$$



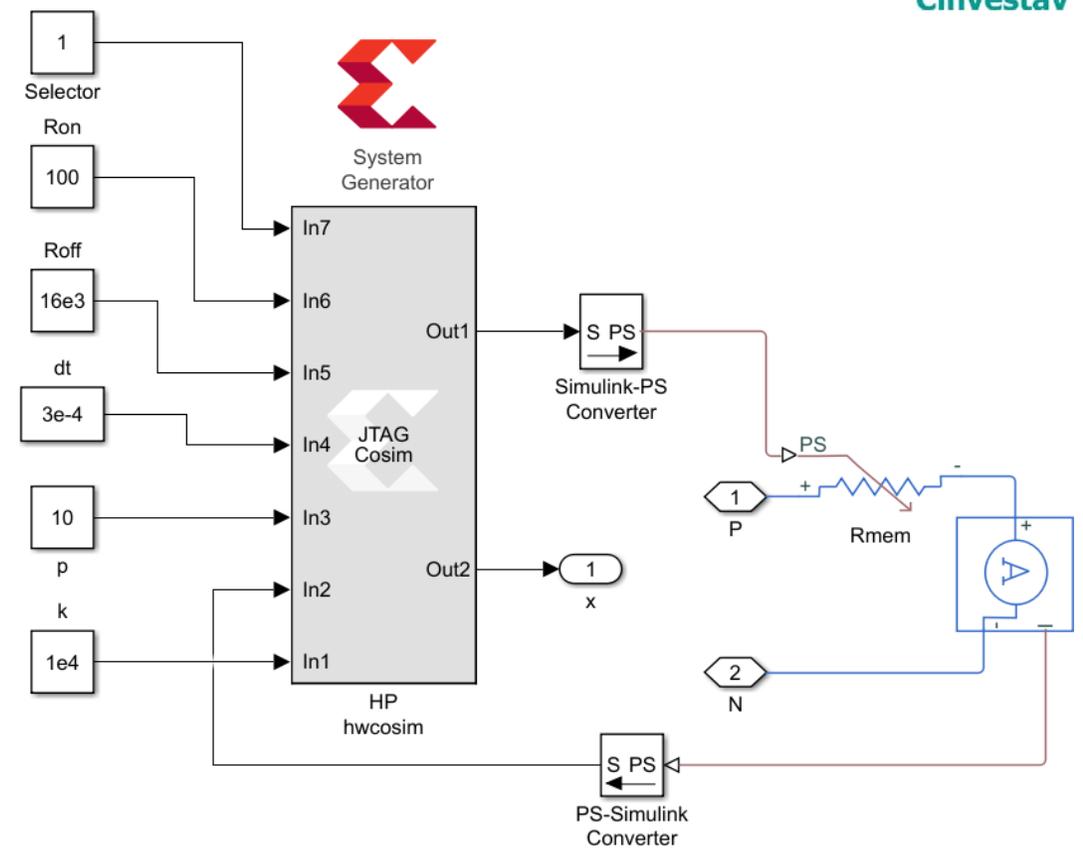
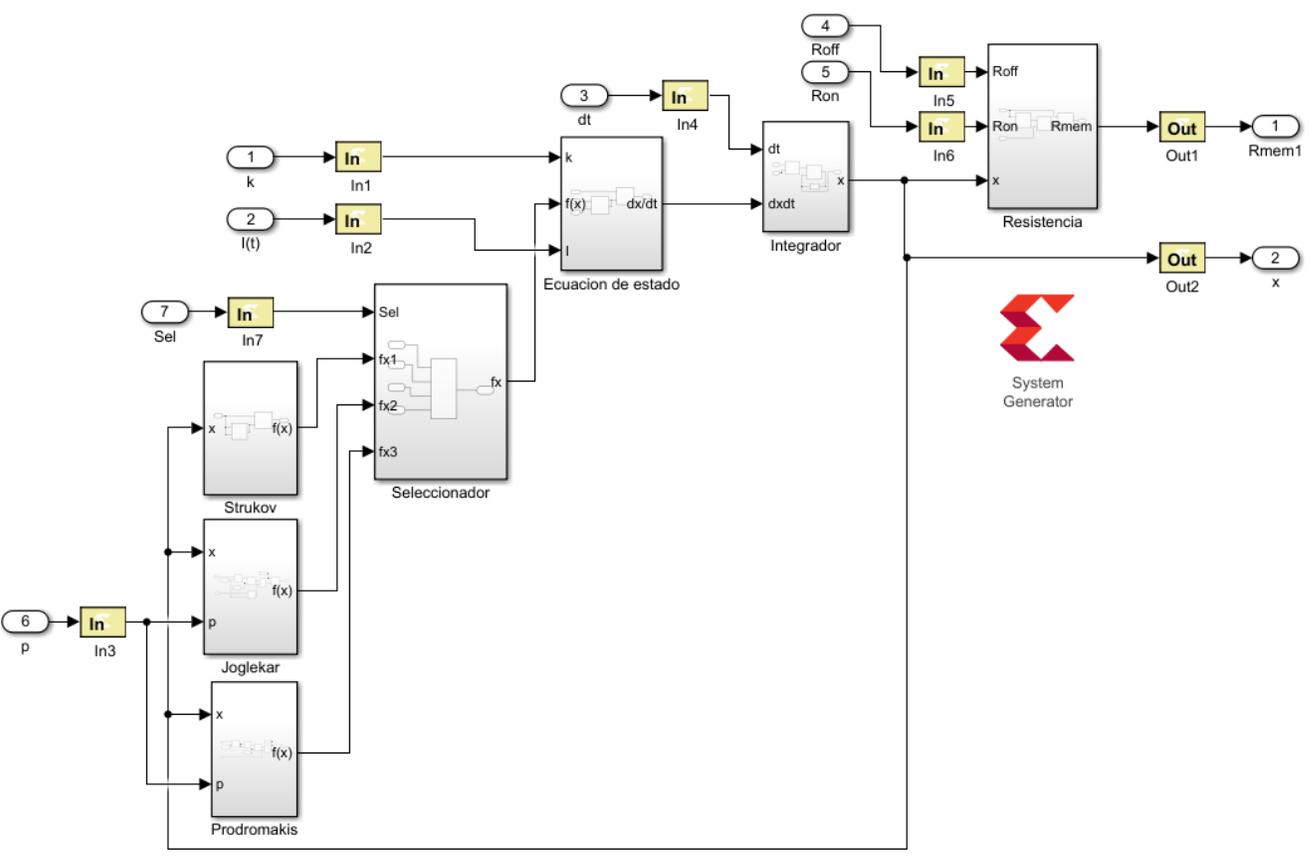
$$f(x) = 1 - (2x - 1)^{2p}$$



$$f(x) = j(1 - [(x - 0.5)^2 + 0.75]^p)$$



Selección	Función de ventana
Sel = 00	Strukov
Sel = 01	Joglekar
Sel = 10	Prodromakis



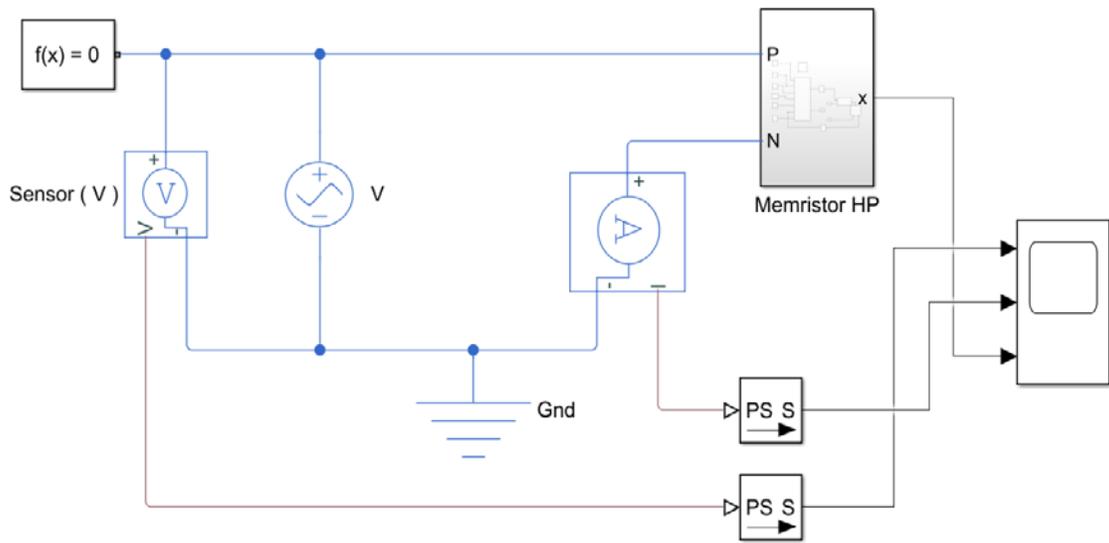
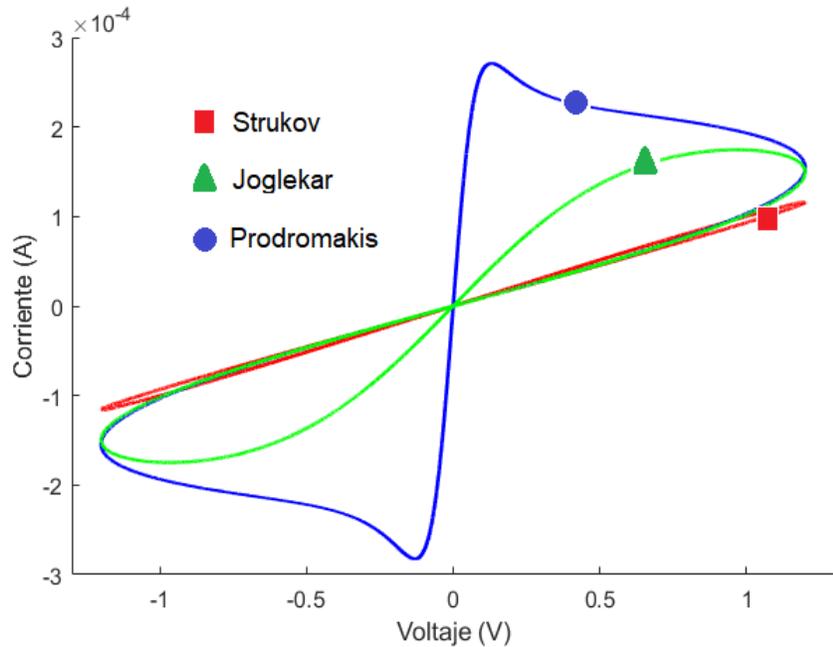


Diagrama eléctrico



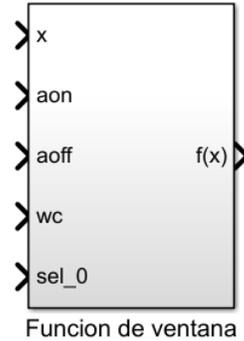
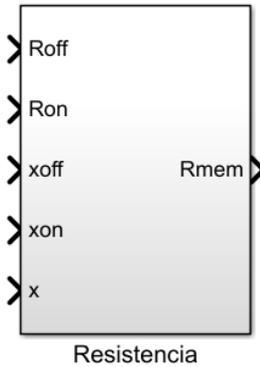
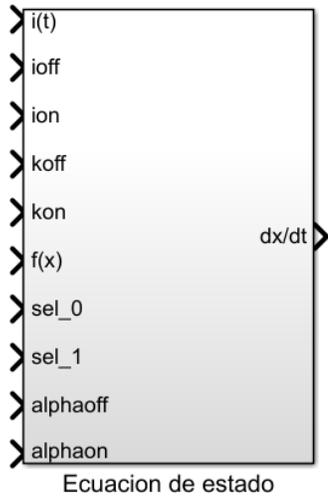
Curva de histéresis

Recursos lógicos del FPGA

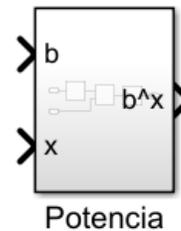
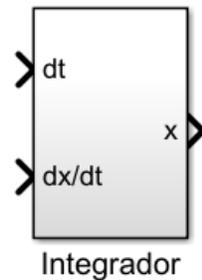
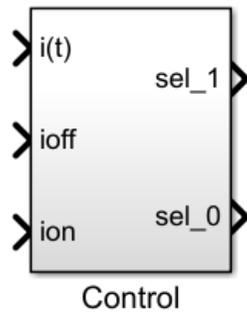
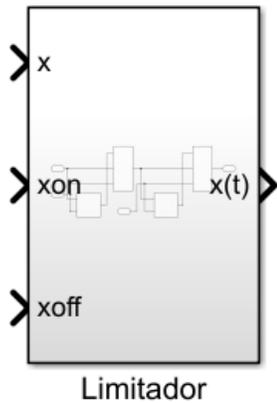
	DSPs (240)	LUTs (63400)	Registers (126800)
Ecuación de estado	6	202	0
Resistencia	3	887	0
Strukov	3	482	0
Joglekar	16	3346	32
Prodromakis	13	3640	32
Integrador	3	489	122
Total	44	9046	186

ThEshold Adaptive Memristor model TEAM

Bloques funcionales desarrollados

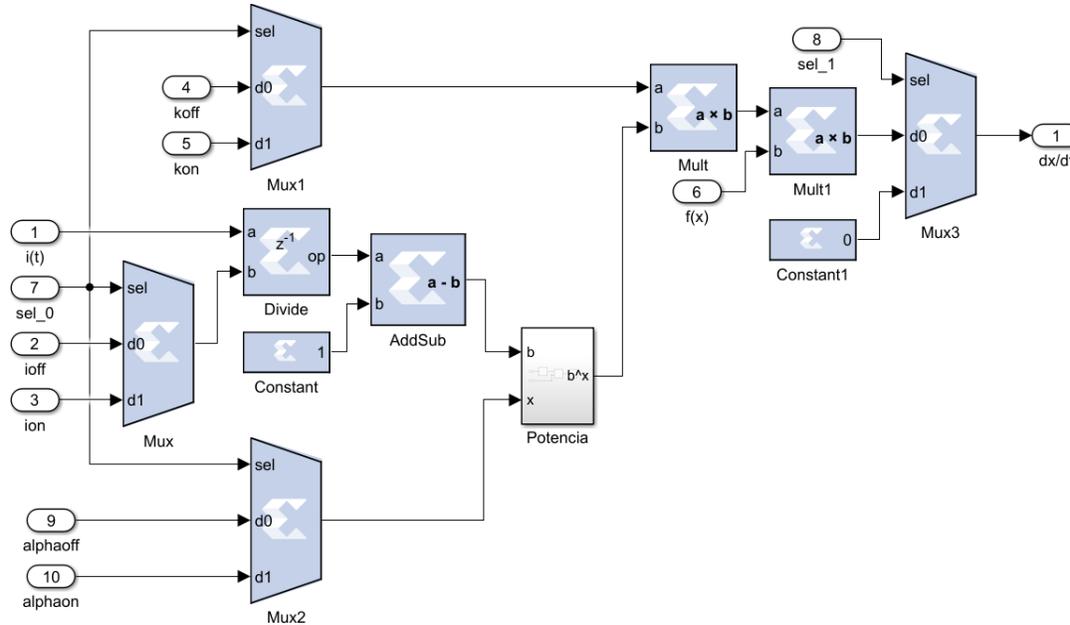
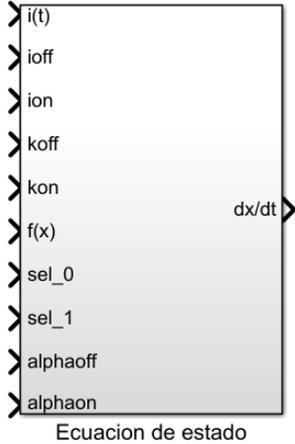


Expresiones del modelo



Elementos matemáticos y de control

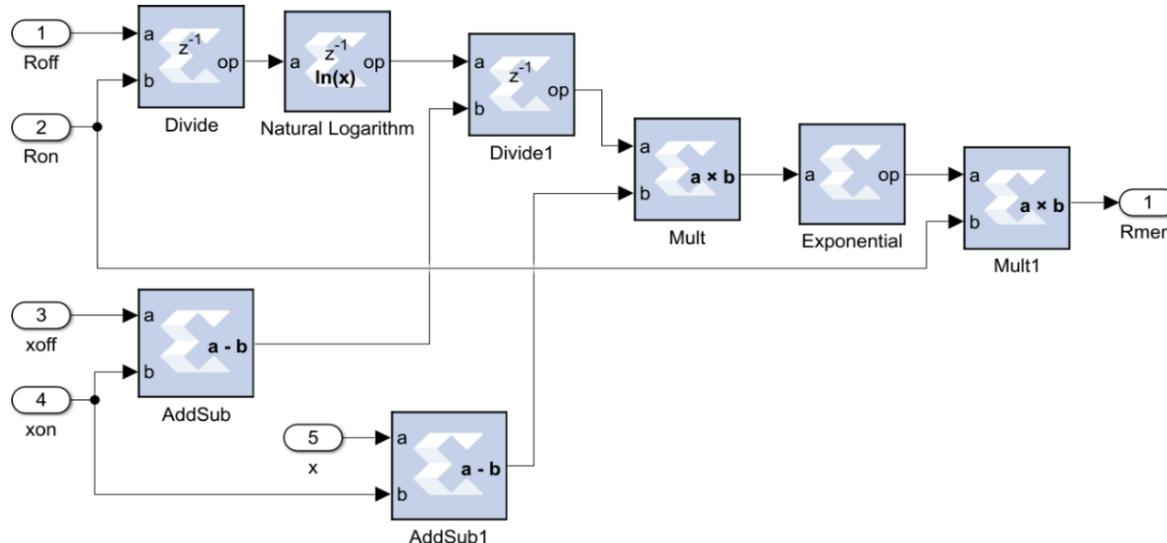
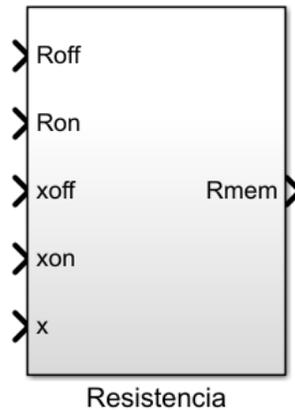
Expresiones del modelo



$$\frac{dx}{dt} = k_{off} \left(\frac{i(t)}{i_{off}} - 1 \right)^{\alpha_{off}} f_{off}(x) \quad 0 < i_{off} < i$$

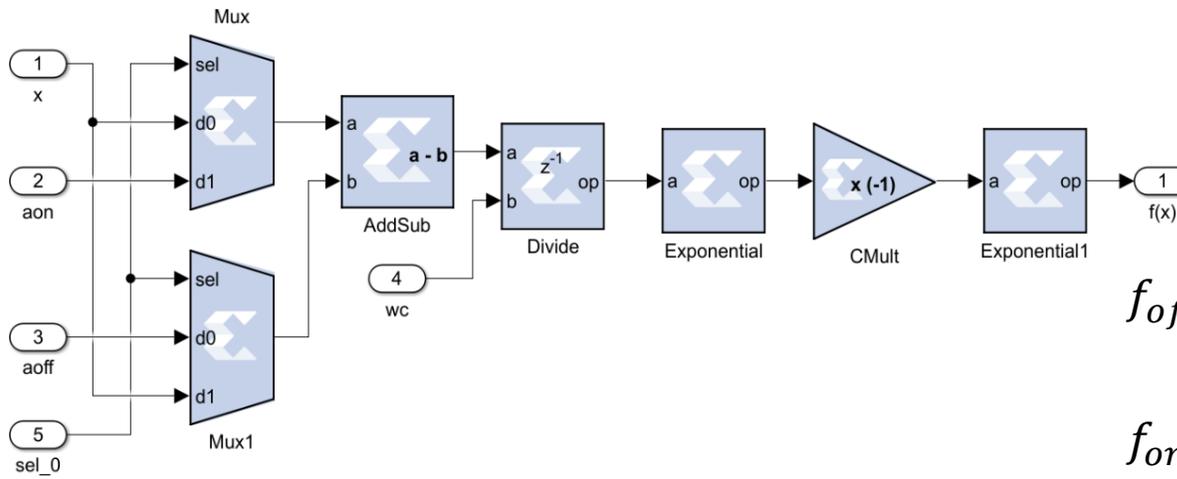
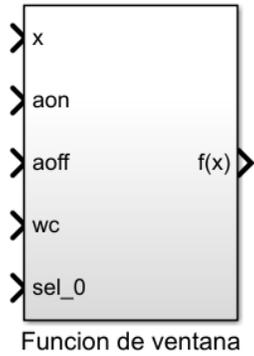
$$\frac{dx}{dt} = k_{on} \left(\frac{i(t)}{i_{on}} - 1 \right)^{\alpha_{on}} f_{on}(x) \quad i < i_{on} < 0$$

$$\frac{dx}{dt} = 0 \quad i_{on} < i < i_{off}$$



$$R_{mem} = R_{on} \exp \left(\frac{\lambda}{x_{off} - x_{on}} (x - x_{on}) \right)$$

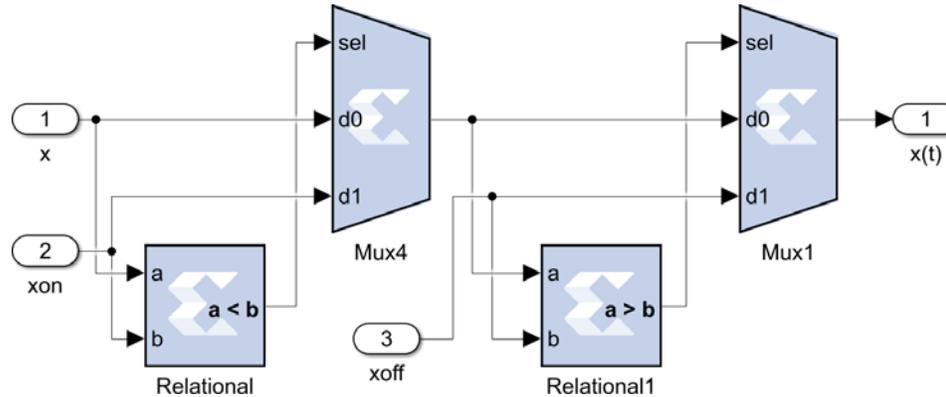
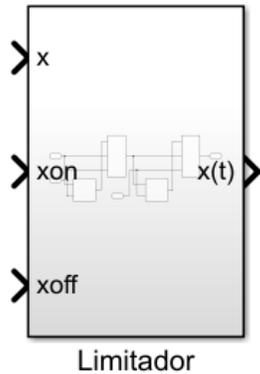
$$\lambda = \ln \left(\frac{R_{off}}{R_{on}} \right)$$



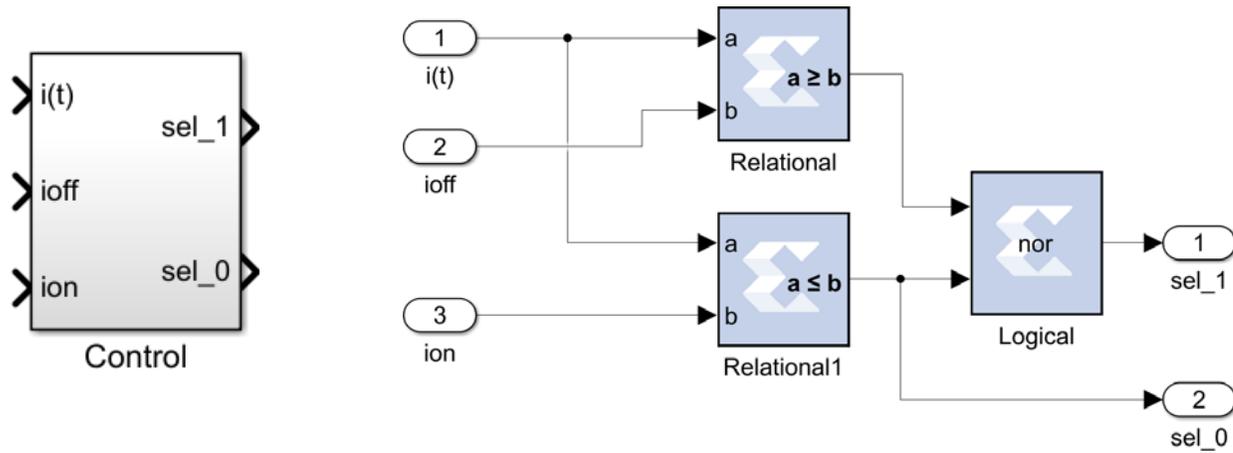
$$f_{off}(x) = \exp \left[-\exp \left(\frac{x - a_{off}}{w_c} \right) \right] \quad 0 < i_{off} < i$$

$$f_{on}(x) = \exp \left[-\exp \left(\frac{a_{on} - x}{w_c} \right) \right] \quad i < i_{on} < 0$$

Elementos matemáticos y de control



1. $x < x_{on} \rightarrow x = x_{on}$
2. $x > x_{off} \rightarrow x = x_{off}$
3. $x_{on} < x < x_{off} \rightarrow x = x$

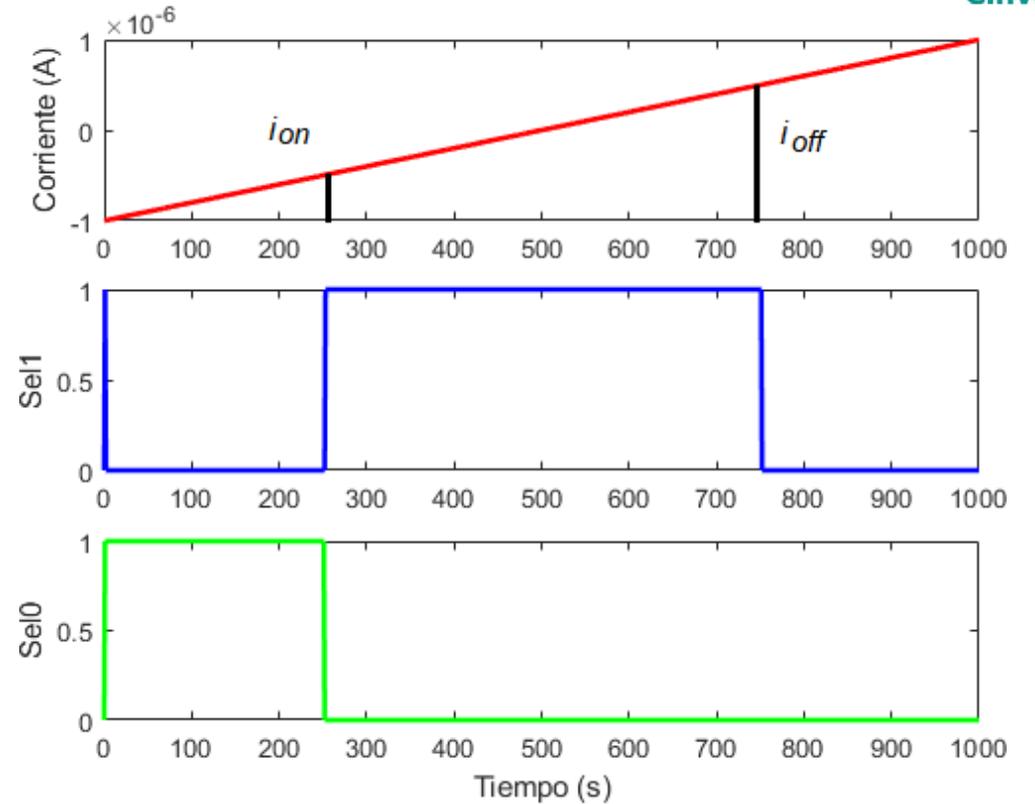


Ecuación de estado

Selector	Mux	Mux1	Mux2	Selector	Mux3
$sel_0 = 0$	i_{off}	k_{off}	α_{off}	$sel_1 = 0$	dx/dt
$sel_0 = 1$	i_{on}	k_{on}	α_{on}	$sel_1 = 1$	0

Función de ventana

Selector	Mux	Mux1
$sel_0 = 0$	$x(t)$	a_{off}
$sel_0 = 1$	a_{on}	$x(t)$



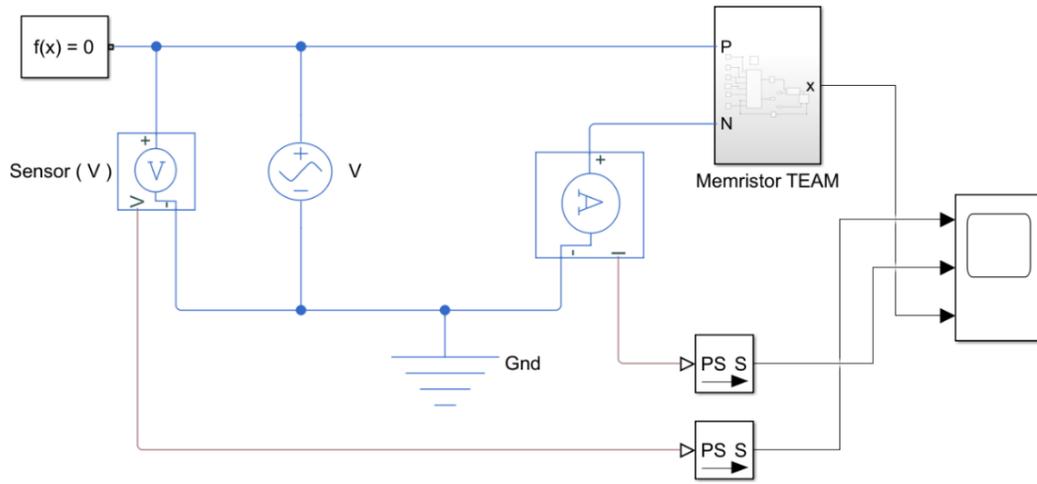
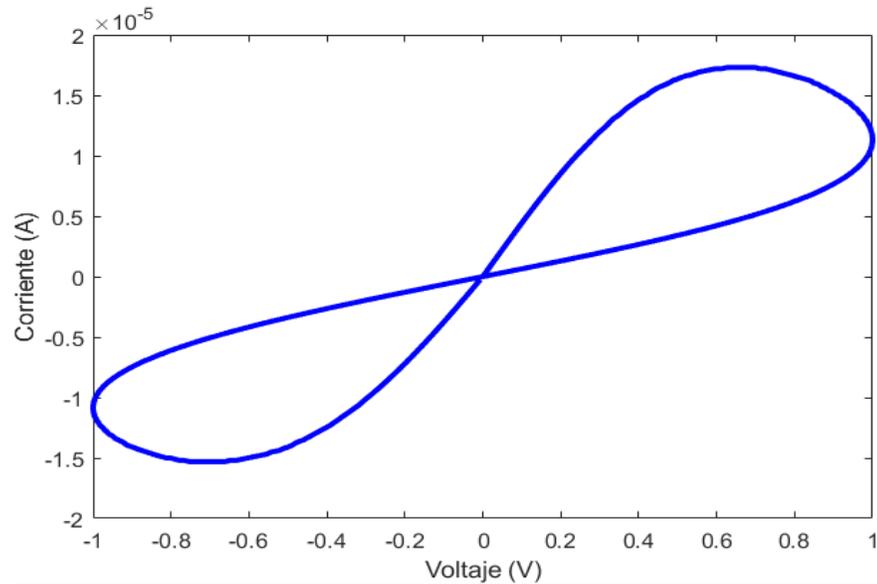


Diagrama eléctrico



Curva de histéresis

Recursos lógicos del FPGA

	DSPs (240)	LUTs (63400)	Registers (126800)
Ecuación de estado	16	3802	64
Resistencia	13	4846	96
Función de ventana	14	2869	32
Control	0	120	0
Limitador	0	184	0
Integrador	3	552	32
Total	46	12373	224

Contenido

- Hipótesis y objetivos
- **Bloque 1: El Memristor**
 - Aspectos fundamentales
 - Modelos: Lineal, Lineal con función de ventana, Pickett y TEAM
- **Bloque 2: Uso del modelo en redes neuronales**
 - Problemas de optimización
 - Asignación
 - Transporte
 - Optimizador memristivo
- **Bloque 3: Prototipo digital del memristor en tecnología FPGA**
 - Modelo lineal con función de ventana
 - ThEshold Adaptive Memristor model TEAM
- **Conclusiones generales y Productividad**
- Trabajo futuro

Conclusiones generales

1. Se ha creado una componente digital de desarrollo de sistemas memristivos fundamentales, para ser usada como vehículo experimental alternativo a los existentes por medios tecnológicos tradicionales.

Esta componente digital ha mostrado experimentalmente un esquema de desarrollo de sistemas memristivos usando tecnología de sistemas digitales en la forma de componentes FPGA, que incluye plataformas numéricas de análisis de comportamiento (MATLAB/Simulink) y co-simulación para la definición de núcleos (cores): en este caso, un memristor numérico o virtual.

2. Se usaron redes neuronales memristivas en la solución de problemas de optimización.

Estas redes neuronales han mostrado el potencial innovador y emergente que el memristor puede tener como nuevo componente eléctrica en el diseño de circuitos CMOS analógicos y digitales.

Productividad

Gerardo Marcos Tornez Xavier, Felipe Gómez Castañeda, Luis Martín Flores Nava, José Antonio Moreno Cadenas **“Memristive recurrent neural network”** [Neurocomputing](#), 273 (2018), pp. 281-295

G.M. Tornez-Xavier, M.A. Gutiérrez-Mondragón, L.M. Flores-Nava, F. Gómez-Castañeda, J.A. Moreno-Cadenas **“Memristor Hybrid Model for Nonlinear Analog Circuit Design”** 2017 14th International Conference on Electrical Engineering, Computing Science and Automatic Control ([CCE](#)), Mexico City

G.M. Tornez-Xavier, L.M. Flores-Nava, F. Gómez-Castañeda, J.A. Moreno-Cadenas **“Memristive Optimizer for the Assignment Task”** 2018 15th International Conference on Electrical Engineering, Computing Science and Automatic Control ([CCE](#)), Mexico City

Contenido

- Hipótesis y objetivos
- **Bloque 1: El Memristor**
 - Aspectos fundamentales
 - Modelos: Lineal, Lineal con función de ventana, Pickett y TEAM
- **Bloque 2: Uso del modelo en redes neuronales**
 - Problemas de optimización
 - Asignación
 - Transporte
 - Optimizador memristivo
- **Bloque 3: Prototipo digital del memristor en tecnología FPGA**
 - Modelo lineal con función de ventana
 - ThEshold Adaptive Memristor model TEAM
- Conclusiones generales y Productividad
- **Trabajo futuro**

- Uso del dispositivo digital programable para desarrollar sistemas eléctricos con comportamiento caótico.
- Caracterización de parámetros típicos de memristores particulares (corriente y voltaje de umbral, Resistencias ON y OFF, entre otros).
- Desarrollo de programador de memristores para integración en circuitos CMOS y, su evaluación por co-simulación.
- Desarrollo de algoritmos dependientes de tiempo para ajustar la resistencia de memristores que emulen la función sináptica de sistemas neuromórficos y, su evaluación por co-simulación.

GRACIAS POR SU ATENCIÓN